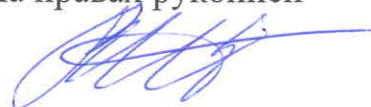


Федеральное государственное бюджетное образовательное учреждение
высшего образования

Московский авиационный институт
(национальный исследовательский университет)

На правах рукописи



Щетинин Владимир Евгеньевич

ОДНОФАЗНЫЕ ИНВЕРТОРЫ С МНОГОЯЧЕЙКОВОЙ СТРУКТУРОЙ

Специальность

05.09.03 – «Электротехнические комплексы и системы»

ДИССЕРТАЦИЯ

на соискание ученой степени

кандидата технических наук

Научный руководитель:

кандидат технических наук, доцент

Аверин Сергей Владимирович

Москва 2017

СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	4
1. СПОСОБЫ ФОРМИРОВАНИЯ МНОГОЯЧЕЙКОВОГО ОДНОФАЗНОГО ИНВЕРТОРА С СИНУСОИДАЛЬНЫМ ВЫХОДНЫМ НАПРЯЖЕНИЕМ.....	11
1.1 Однофазные инверторы с широтно-импульсной модуляцией	11
1.2 Ограничения однопоточных инверторов по массе силовых компонентов	26
1.3 Структура многоячейкового инвертора	34
1.4 Моделирование многоячейкового инвертора.....	35
Выводы по 1 главе.....	40
2. ОДНОФАЗНЫЙ ИНВЕРТОР С СУММИРОВАНИЕМ ТОКОВ ЯЧЕЕК....	41
2.1 Особенности инверторов с параллельным подключением ячеек.....	41
2.2 Включение ячеек инвертора с суммированием тока с ненулевым фазовым сдвигом.....	48
2.3 Анализ контуров протекания тока при равномерном сдвиге фаз ячеек инвертора по схеме суммирования токов.....	51
2.4 Трансформаторные схемы многоячейковых инверторов.....	58
Выводы по 2 главе.....	63
3. АЛГОРИТМ ФОРМИРОВАНИЯ НАПРЯЖЕНИЯ НА ВЫХОДЕ МНОГОЯЧЕЙКОВОГО ИНВЕРТОРА С РАВНОЙ ЗАГРУЖЕННОСТЬЮ ЯЧЕЕК	64
3.1 Способы формирования напряжения на выходе многоячейкового инвертора	65

3.2	Алгоритм формирования синусоидальной аппроксимации выходного напряжения многоячейкового инвертора	69
3.3	Анализ результатов моделирования инверторов различных способов формирования выходного напряжения.....	80
3.4	Исследование равной нагруженности ячеек инвертора	86
	Выводы по 3 главе.....	90
4.	ПРАКТИЧЕСКАЯ РЕАЛИЗАЦИЯ СПОСОБА ФОРМИРОВАНИЯ ВЫХОДНОГО НАПРЯЖЕНИЯ МНОГОЯЧЕЙКОВОГО ИНВЕРТОРА С СУММИРОВАНИЕМ НАПРЯЖЕНИЙ ЯЧЕЕК.....	91
4.1	Структура макета инвертора	91
4.2	Алгоритм управления инвертором и программный код	95
4.3	Управление силовыми ключами	99
4.4	Особенности практической реализации многоячейкового инвертора	103
4.5	Лабораторный макет многоячейкового инвертора	105
	Выводы по главе 4.....	109
	ЗАКЛЮЧЕНИЕ	110
	Список сокращений и условных обозначений.....	112
	Список литературы	113
	Список иллюстративного материала.....	125
	Приложения	132

ВВЕДЕНИЕ

Актуальность работы. Одна из важных тенденций в современных системах электроснабжения (СЭС) – рост мощности, потребляемой электрооборудованием. Это связано с ростом числа потребителей, таких как управляющие системы; системы, обеспечивающие питание устройств обработки, хранения и передачи информации; системы обеспечения безопасности, бесперебойности питания и комфортабельных условий работы.

На подвижных объектах параметры питания бортовых систем могут существенно отличаться от параметров первичной СЭС. Для обеспечения питания целого ряда устройств бортового оборудования во вторичной СЭС необходимо наличие инвертора, согласующего эти параметры. Инверторы, входящие в состав СЭС, предназначены для преобразования напряжения постоянного тока первичного источника в переменное с заданным качеством, определяемым величиной коэффициента гармоник и необходимой точностью регулирования выходного напряжения.

В настоящее время потребность в инверторах постоянно растет. В производственных и коммерческих СЭС они используются как самостоятельные устройства систем электропитания, а также в качестве преобразователей в сложных и модульных устройствах. К таким устройствам относятся источники бесперебойного питания, силовые электронные регуляторы электродвигателей, преобразователи частоты. Инверторы широко применяются в составе СЭС, использующих в качестве первичных источников альтернативные источники электроэнергии.

Помимо вышесказанного, на борту летательного аппарата (ЛА) с помощью инверторов обеспечивается резервное питание при отказе основного канала СЭС переменного тока для питания нагрузок первой категории, без которых

невозможно безопасное завершение полёта. При этом в авиации вопросы увеличения мощности питания бортового оборудования стоят более остро, в силу ограничений по массе и габаритам. В то же время, развитие концепции самолета с повышенным уровнем электрификации оборудования (СПУЭО) требует наличия во вторичной СЭС инвертора еще большей мощности, чем в традиционных автономных объектах.

Создание инверторов для перспективных СЭС на основе альтернативных источников энергии, например, ветроэнергетических установок и солнечных энергетических станций, мощность которых находится в диапазоне 2–5 МВт.

Проблемам теории инверторов посвящены труды таких ученых как Г.С. Зиновьев, Ю.И. Конев, Г.М. Малышков, Е.В. Машуков, А.В. Лукин, В.И. Мелешин, Г.С. Мыцык, С.Б. Резников, Е.Е. Чаплыгин, Д.А. Шевцов, В.С. Моин, С.Ф. Коняхин, В.В. Крючков и других специалистов.

Одно из направлений разработки и проектирования инверторов – построение инвертора по принципу многоячейковой структуры, позволяющему увеличить выходную мощность и улучшить качество выходного напряжения. Многоячейковый инвертор создается на основе однофазных регулируемых инверторов, представляющих собой отдельные ячейки. Использование многопоточного принципа позволит равномерно распределить мощность нагрузки по отдельным ячейкам инвертора, а соответствующий алгоритм управления позволит улучшить качество выходного напряжения.

Многоячейковая структура позволит наращивать выходную мощность инвертора, повысить отказоустойчивость, многоячейковый инвертор предполагает повышение экономической эффективности, поскольку единожды разработанная ячейка, оптимальная по стоимости, позволит создавать инвертор с мощностью, определяемой только первичным источником питания.

Существующие алгоритмы управления силовыми ключами многоячейковых инверторов не учитывают возможностей современных цифровых микроконтроллеров в схемах управления инверторами.

Применение микропроцессорного управления позволяет существенно расширить возможности применения сложных алгоритмов управления силовыми ключами для обеспечения лучших характеристик, как по выходной мощности, так и по качеству выходного напряжения, уменьшения массогабаритных показателей выходных фильтров и общей миниатюризации устройства с применением современных полупроводниковых приборов.

При решении задачи увеличения мощности многоячейкового инвертора дополнительным ограничением выступает процесс замены импортной элементной базы в рамках программы импортозамещения.

Таким образом, увеличение мощности инверторов требует решений, реализующих многопоточное преобразование энергии, а, следовательно, задача поиска функциональных и схемотехнических решений и разработка алгоритмов управления силовыми ключами инвертора с многоячейковой структурой на отечественной элементной базе, является актуальной задачей.

Цели и задачи работы. Цель работы – исследование и разработка возможных структурных решений, а также разработка алгоритмов управления силовыми ключами инвертора, позволяющих увеличить мощность канала вторичной СЭС на основе многоканального преобразования электрической энергии при заданном качестве выходного переменного напряжения с использованием существующих импортозамещающих компонентов.

Достижение поставленной цели требует решения следующих задач:

1. Исследование известных структурных, функциональных и схемотехнических решений, способов и алгоритмов формирования выходных напряжений однофазных инверторов.

2. Разработка принципа формирования выходного напряжения и алгоритма управления ключами СПЯ многоячейкового инвертора для обеспечения равной нагруженности каждой ячейки.
3. Разработка схемы силовой преобразовательной ячейки (СПЯ) и их соединения (параллельного и последовательного) для обеспечения равной нагруженности ячеек.
4. Разработка имитационной компьютерной модели для анализа процессов в многоячейковом инверторе.
5. Разработка принципиальной схемы макета для подтверждения принятых алгоритмических и схемотехнических решений.

Объект исследования. Класс преобразователей напряжения постоянного тока в однофазное напряжение переменного тока с многоячейковой структурой для вторичных СЭС.

Предмет исследования. Изучение процессов в многоячейковых инверторах в статических и переходных режимах и формирование алгоритмов, позволяющих повысить допустимую выходную мощность инвертора с заданным качеством выходного напряжения при реализации на современной отечественной элементной базе.

Методы исследования. Для решения поставленных задач в диссертационной работе использовались аналитические методы теории электрических цепей, электротехники, математического анализа и концепция многоячейковой структуры инверторов.

Для проведения математических расчетов параметров исследуемого инвертора применялся программный пакет MathCAD.

Исследование рабочих процессов разрабатываемого инвертора проводилось с применением имитационного компьютерного моделирования в программном пакете OrCAD версии 16.6.

Научная новизна. При решении задач, поставленных в диссертационной работе, получены следующие научные результаты:

1. Проведена систематизация известных структур однофазных инверторов и их режимов работы, выявлены структуры, допускающие возможность использования для построения многоячейковых инверторов, обоснована недостаточная эффективность многоячейкового инвертора с суммированием токов ячеек.
2. Разработана методика расчета углов переключения силовых ключей многоячейкового инвертора для формирования выходного напряжения при нечетном и четном числе СПЯ, обеспечивающая их равную нагруженность.
3. Предложено при расчете углов переключения с четным числом СПЯ, как дополнительное условие расчета для обеспечения равной нагруженности использование коэффициента аппроксимации амплитуды.
4. Предложен алгоритм формирования выходного напряжения многоячейкового инвертора при условии равной нагруженности каждой ячейки инвертора.

Практическая значимость работы. В ходе исследовательской работы получены следующие практические результаты:

1. Подтверждена работоспособность предложенного алгоритма формирования выходного напряжения многоячейкового инвертора.
2. Разработана компьютерная модель многоячейкового инвертора со структурой равно нагруженных ячеек при аппроксимации выходного напряжения по синусоидальному сигналу.
3. Разработаны алгоритм и программа формирования сигналов управления ключами ячеек многофазного инвертора на основе микроконтроллера.

4. Предложено схемотехническое решение многоячейкового инвертора на основе анализа современной отечественной элементной базы как реализации тенденции импортозамещения.

Основные положения, выносимые на защиту:

1. Сопоставительная оценка структур однофазных инверторов, позволяющая провести выбор структур, допускающих возможность использования для построения многоячейковых инверторов.
2. Методика расчета углов переключения силовых ключей многоячейкового инвертора для формирования выходного напряжения при нечетном и четном числе СПЯ, обеспечивающая их равную нагруженность.
3. Алгоритм формирования выходного напряжения многоячейкового инвертора по предложенной методике расчета углов переключения силовых ключей СПЯ с учетом дополнительного условия расчете при четном числе ячеек.
4. Имитационная компьютерная модель многоячейкового инвертора, позволяющая провести исследование процессов в установившихся и переходных режимах и подтвердить работу СПЯ с равной нагруженностью ячеек.
5. Программа формирования сигналов управления ключами ячеек многоячейкового инвертора.

Достоверность полученных результатов. Основные положения и результаты, полученные в диссертационной работе, проверены путем сопоставления результатов, полученных ИКМ в среде OrCAD 16.6. с экспериментальной проверкой основных принципов работы многоячейкового инвертора по предложенному алгоритму на разработанном макете.

Реализация результатов работы. Результаты диссертационной работы использованы в НИР кафедры (№46800— 03060 и №51990—01060), а также в

учебном процессе на кафедре 306 «Микроэлектронные электросистемы» Московского авиационного института (национального исследовательского университета).

Апробация результатов. Основные положения диссертационной работы докладывались и обсуждались на:

1. XII Международной конференций «АВИАЦИЯ И КОСМОНАВТИКА – 2013»
2. XIV Международной конференций «АВИАЦИЯ И КОСМОНАВТИКА – 2015»
3. Международной молодёжной научной конференции «XLII Гагаринские чтения» – 2016
4. Международной молодёжной научной конференции ««XLIII Гагаринские чтения»» – 2017

Публикации. По теме диссертационной работы опубликовано 4 научные работы, из них 3 работы – в изданиях, рекомендованных Высшей аттестационной комиссией для апробации кандидатских и докторских диссертаций.

Структура и объем работы. Диссертационная работа состоит из введения, 4 глав, заключения, списка сокращений и условных обозначений, списка литературы, списка иллюстративного материала и приложений. Работа изложена на 137 страницах текста, содержит 91 рисунок.

1. СПОСОБЫ ФОРМИРОВАНИЯ МНОГОЯЧЕЙКОВОГО ОДНОФАЗНОГО ИНВЕРТОРА С СИНУСОИДАЛЬНЫМ ВЫХОДНЫМ НАПРЯЖЕНИЕМ

1.1 Однофазные инверторы с широтно-импульсной модуляцией

Инверторы – это устройства, преобразующие постоянное напряжение (ток) в переменное напряжение (ток) заданного качества. По принципу действия, назначению, условиям работы конкретные практические схемы инверторов весьма разнообразны. К инверторам подвижных объектов, таким, как бортовые инверторы ЛА предъявляются жесткие требования по массе, габаритам и коэффициенту полезного действия. Также инверторы должны функционировать в жестких условиях эксплуатации, в частности при высоких и низких температурах, повышенной влажности, механических воздействиях и согласно целому ряду требований, предъявляемых к необслуживаемой аппаратуре. Известно, что высоких энергетических и массогабаритных показателей можно достичь только при использовании импульсных режимов.

Рассмотрим известные решения построения инверторов с целью выявить, какие элементы инвертора наиболее существенно влияют на массогабаритные показатели.

В зависимости от вида источника питания инвертора и особенностей протекания в нем электромагнитных процессов различают инверторы напряжения, тока и резонансные инверторы. Резонансные инверторы разрабатываются на частоту выходного напряжения до десятков килогерц и используются в основном в электротермии. Наиболее широкое применение получили инверторы напряжения и тока.

Инвертор с синусоидальным выходным напряжением, вне зависимости от функциональной схемы имеет в своем составе следующие элементы:

- силовой преобразовательный каскад, преобразующий постоянное входное напряжение в последовательность прямоугольных импульсов;
- силовой фильтр, формирующий близкую к синусоидальной форму выходного напряжения инвертора;
- устройство управления, обеспечивающее формирование последовательности импульсов для управления силовыми ключами инвертора;
- устройство, обеспечивающее гальваническую развязку и соответствие значений входного и выходного напряжений.

В зависимости от способа выполнения устройства гальванической развязки и согласования уровней напряжения, инверторы могут быть построены либо по традиционной схеме с низкочастотным трансформатором, которая, либо по структуре с двойным преобразованием.

Традиционная схема (Рисунок 1.1) в последнее время применяется значительно реже из-за худших массогабаритных показателей.

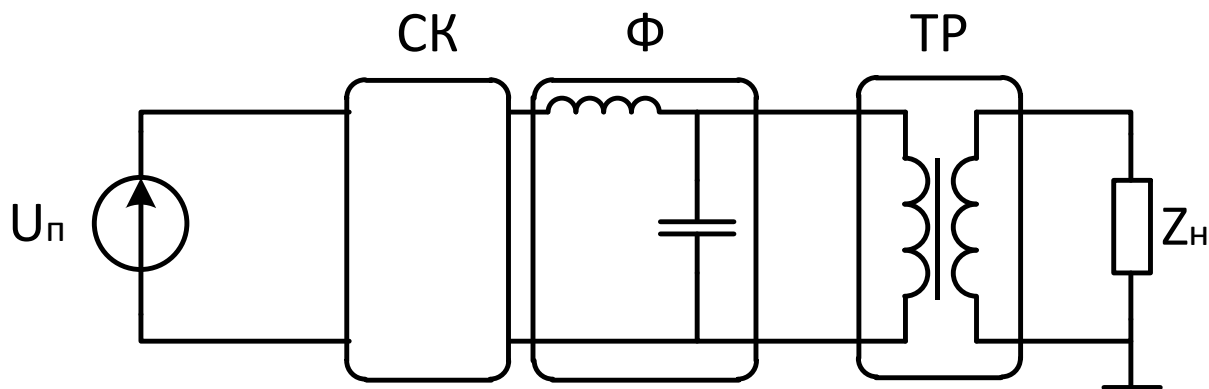


Рисунок 1.1 – Структура инвертора с низкочастотным трансформатором, в качестве устройства согласования входного и выходного напряжений

$U_{п}$ – источник питания, СК – силовой каскад, Ф – фильтр,
 ТР – трансформатор, $Z_{н}$ – нагрузка инвертора

Схема с двойным преобразованием (Рисунок 1.2) вследствие возможности минимизировать трансформатор устройства, обеспечивающего гальваническую

развязку и соответствие значений входного и выходного напряжений, нашла наибольшее распространение при разработке современных инверторов

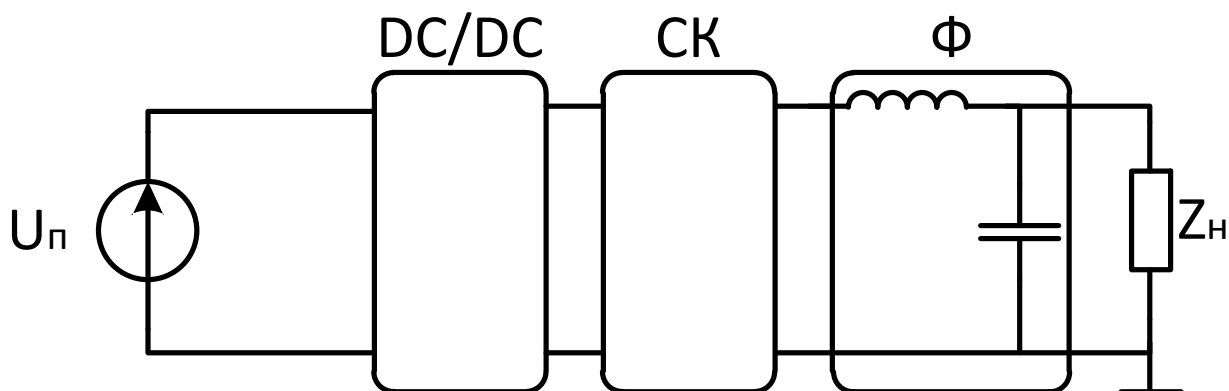


Рисунок 1.2 – Структура инвертора с согласующим конвертором в качестве устройства согласования входного и выходного напряжения

$U_{п}$ – источник питания, DC/DC – конвертор, СК – силовой каскад,

Φ – фильтр, $Z_{н}$ – нагрузка инвертора

Большинство инверторов содержит силовой каскад, построенный по одной из трех схем:

- двухтактный каскад с трансформатором с отводом от средней точки (так называемая схема Push–Pull),
- полумостовой каскад,
- мостовой каскад.

Проведем сравнительный анализ этих схем.

Инвертор с пушпульным силовым каскадом приведен на Рисунке 1.3

На Рисунке 1.3 VT1 и VT2 – полупроводниковые переключающие приборы.

Особенность схемы состоит в том, что транзисторы необходимо выбирать на удвоенное напряжение питания.

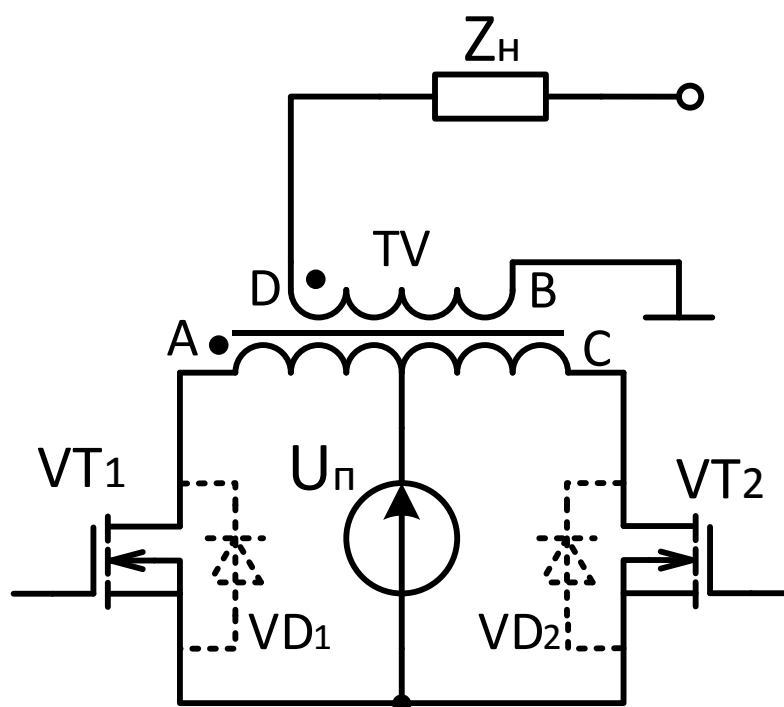


Рисунок 1.3 – Схема силовой части инвертора с пушпульным каскадом

Когда VT_1 включен, вывод А выхода трансформатора TV подключается к отрицательному полюсу источника питания. На одноименном выводе D наводится отрицательный потенциал, и на нагрузке наводится отрицательное напряжение. При выключении VT_1 , включается VT_2 , и на нагрузке наводится положительное напряжение. Диоды VD_1 и VD_2 проводят ток, от наведенной ЭДС самоиндукции. Диоды VD_1 и VD_2 также необходимо выбирать на удвоенное напряжение питания. Необходимость выбирать полупроводниковые приборы на удвоенное напряжение питания является одним из недостатков схемы, другим – то, что даже при высокочастотной модуляции перемагничивание трансформатора происходит на частоте сети. Это и определило непопулярность двухтактного преобразователя в последнее время. Достоинством схемы – минимальное число элементов инвертора.

На Рисунке 1.4 показана силовая часть полумостового инвертора.

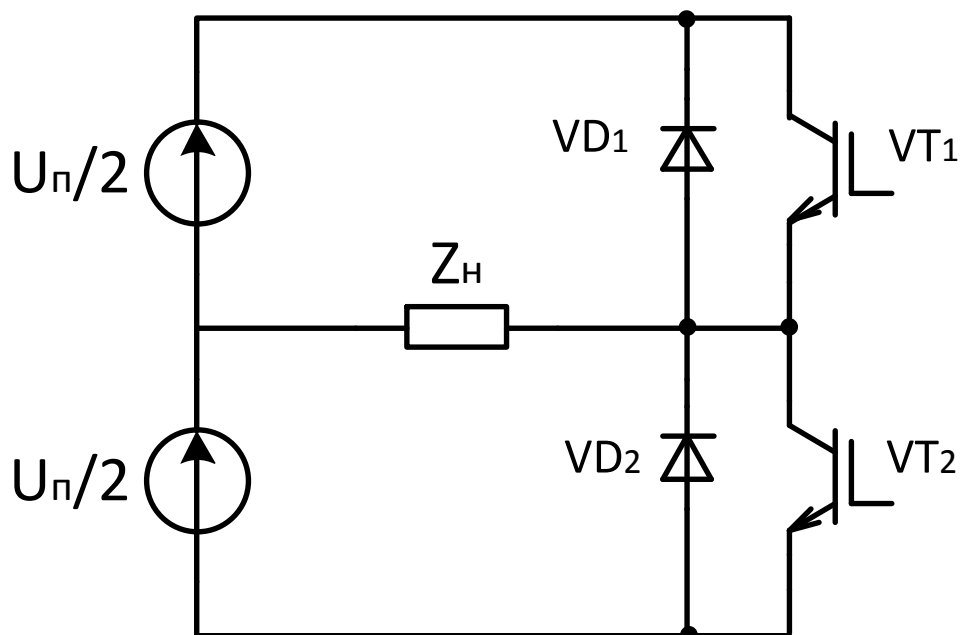


Рисунок 1.4 – Схема полумостового инвертора

За счет поочередного переключения транзисторов VT1 и VT2 в нагрузке формируется переменное напряжение. Как и в предыдущей схеме, диоды VD1 и VD2 проводят ток, от наведенной ЭДС самоиндукции. Для работы полумостовой схемы требуется расщепленный источник питания, поэтому наиболее часто такой силовой каскад применяется в структуре Рисунка 1.2. Действующее значение выходного напряжения $U_{\text{вых}} = U_{\text{п}}/2$, а напряжение на выключенном транзисторе равно $U_{\text{п}}$, что выгодно отличает данную схему от предыдущей.

Инвертор, выполненный по мостовой схеме (Рисунок 1.5), обеспечивает формирование переменного напряжения поочередным диагональным включением транзисторов VT1, VT2 и VT3, VT4. Для замыкания токов от наведенной ЭДС самоиндукции используется четыре диода VD1–VD4. Форма тока нагрузки определяется характером нагрузки. Для регулирования частоты переменного напряжения изменяется частота коммутации ключей инвертора. Силовые полупроводниковые приборы для такой структуры выбираются, как и у полумосто-

вой схемы на напряжение питания, однако число полупроводниковых элементов в этой схеме вдвое больше чем, у двух предыдущих. Достоинством этой схемы, в отличие от двух предыдущих, является возможность формировать напряжения с нулевой паузой, что позволяет формировать напряжения с лучшим гармоническим составом.

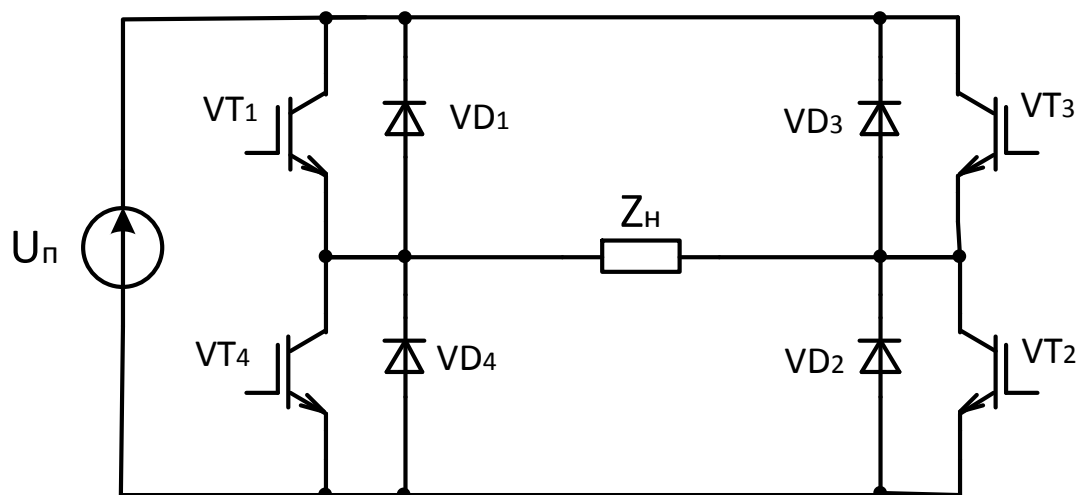


Рисунок 1.5 – Схема мостового инвертора

Выходное напряжение инвертора для любой структуры силового каскада имеет импульсный характер. На Рисунке 1.6 показано напряжение для простейшего алгоритма коммутации ключами инвертора для любой из рассмотренных структур.

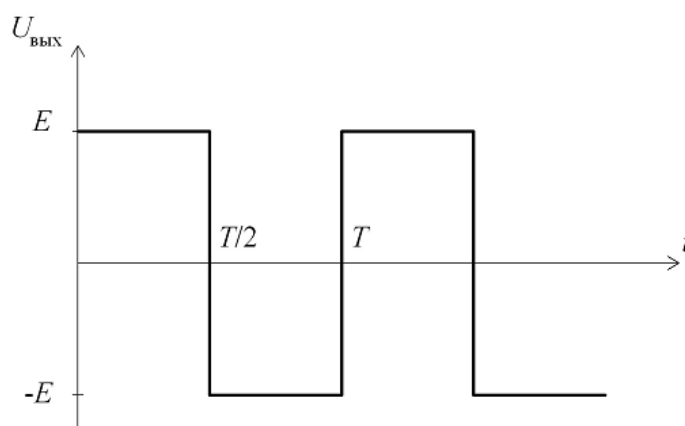


Рисунок 1.6 – Выходное напряжение инвертора до применения фильтров

Разложение в ряд Фурье сигнала (Рисунок 1.6) содержит только нечетные гармоники:

$$u_{\text{вых}}(t) = \frac{E_0}{4\pi} \sum_{n=1,3,5,\dots}^{\infty} \frac{1}{n} \sin(n\omega_1 t). \quad (1.1)$$

Амплитуда n -й гармоники определяется как:

$$U_n = \frac{E_0}{4\pi n}. \quad (1.2)$$

Для уменьшения амплитуд гармоник с номерами $n = 3, 5, \dots, n$ на выходе инвертора включают LC-фильтр нижних частот (ФНЧ). Схема однозвенного ФНЧ показана на Рисунке 1.7. Однако использование только ФНЧ оказывается недостаточно эффективным. Для подавления третьей и пятой гармоник, имеющих наибольшие амплитуды, необходим фильтр нижних частот с частотой среза, близкой к частоте первой гармоники. Для реализации такого фильтра требуются дроссель и конденсатор больших номиналов. Соответственно, такой фильтр имеет большие массу и габариты.

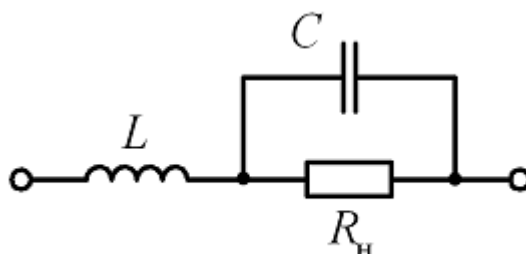


Рисунок 1.7 – Схема однозвенного LC фильтра

Наряду с теплоотводящими радиаторами силового каскада силовой элементы силового фильтра (дроссель и конденсатор) наиболее трудно поддаются миниатюризации. Для уменьшения массы и габаритов частоту среза силового фильтра должна быть выше, что позволит подавлять в спектре выходного напряжения низшие из высших гармоник ($n = 3, 5$). Напряжение с уменьшен-

ным содержанием высших гармоник можно сформировать, применяя различные виды импульсной модуляции.

В настоящее время известны следующие основные режимы улучшения спектра выходного напряжения на входе силового фильтра:

- амплитудно–импульсная модуляция (АИМ);
- использование дополнительных коммутаций;
- широтно–импульсная модуляция (ШИМ);
- амплитудно–широтно–импульсная модуляция (АШИМ);

Режим ШИМ – один из наиболее эффективных с точки зрения улучшения качества выходного напряжения инвертора. В этом режиме выходное напряжение формируется в виде серии высокочастотных импульсов, длительность которых изменяется (модулируется) по определенному закону, преимущественно – синусоидальному. Частота следования импульсов называется несущей (или тактовой) частотой, а частота, с которой изменяются длительности импульсов, – частотой модуляции. Поскольку несущая частота обычно существенно выше частоты модуляции, то гармоники кратные несущей частоте, присутствующие в спектре выходного напряжения, относительно легко подавляются с помощью соответствующего фильтра.

Способы формирования напряжения режима ШИМ. В основе ШИМ лежат различные варианты задания моментов переключения транзисторов. Основные методы, используемые при формировании ШИМ:

- Использование опорной частоты для формирования ШИМ.
- ШИМ с синусоидальным опорным напряжением
- ШИМ со ступенчатым опорным напряжением
- Оптимизированная ШИМ.
- Полуоптимизированная ШИМ.
- ШИР–КД [56].

Формирование ШИМ с использованием опорной частоты. Для формирования выходного сигнала ШИМ используется сравнение треугольного (пилообразного) напряжения повышенной частоты с опорным синусоидальным сигналом с частотой выходного напряжения (Рисунок 1.8). Этот метод ранее был популярен ввиду его простоты и возможности реализации аналоговыми способами.

Процесс модуляции на опорной частоте нелинеен и описывается трансцендентными уравнениями, что вызывает сложности при реализации режима ШИМ с помощью цифрового управления на основе микроконтроллера.

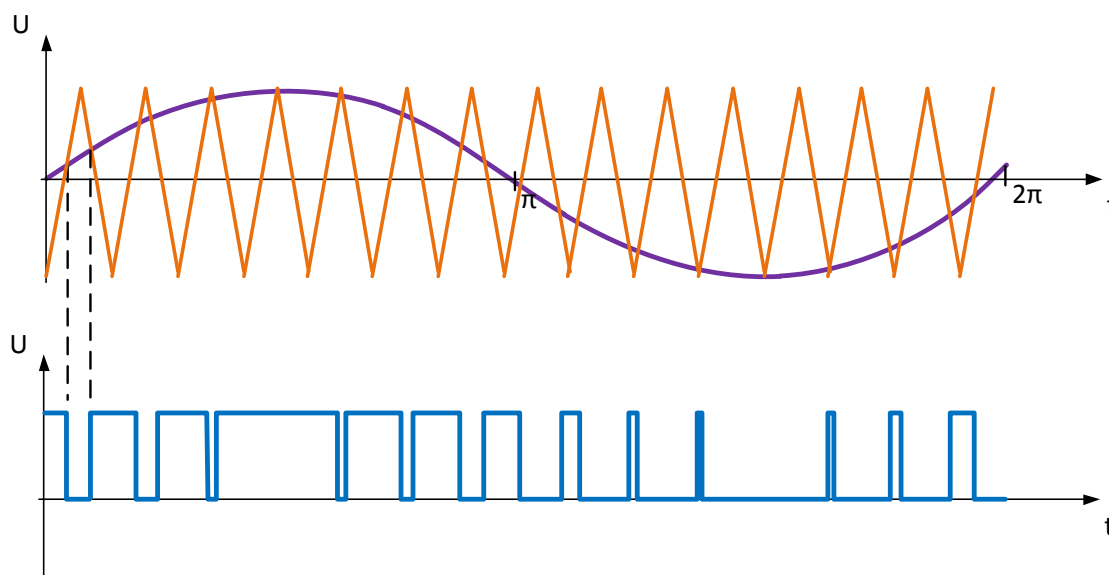


Рисунок 1.8 – Диаграммы напряжений ШИМ с использованием опорной частоты

Двухуровневая ШИМ с синусоидальным опорным напряжением (ШИМ–СИН) (Рисунок 1.9). Длительность импульсов пропорциональна амплитудам модулируемого сигнала и задается следующим уравнением [56]:

$$t_{и} = \frac{T}{2} \left[1 + \frac{M}{2} (\sin\omega t_2 + \sin\omega t_1) \right] \quad (1.3)$$

Поскольку форма сигнала ШИМ изменяется от $+U$ до $-U$, такой способ определяется как двухуровневая ШИМ. Среднеквадратичное значение выходного напряжения $U_{\text{вых}} = U/2$, где U – напряжение питания силового каскада.

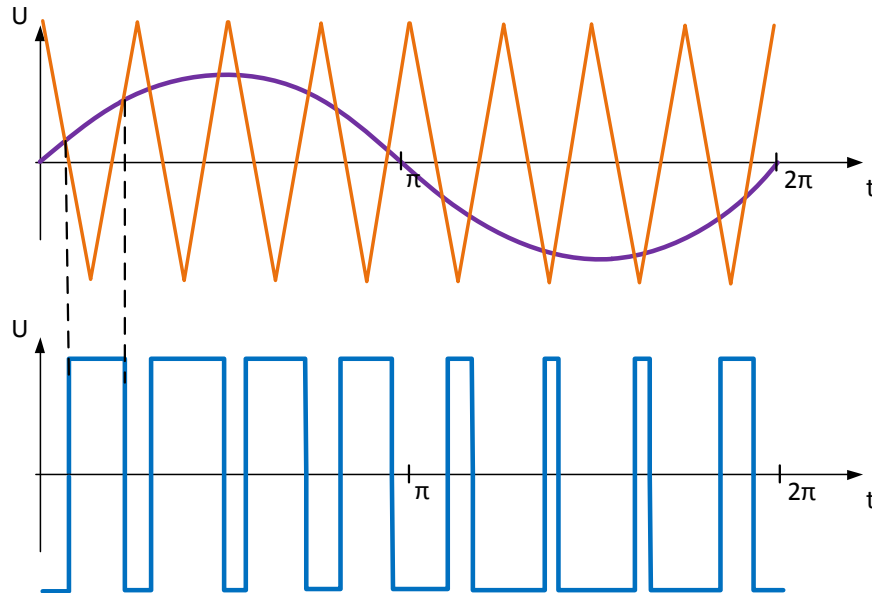


Рисунок 1.9 – Диаграммы напряжений двухуровневой ШИМ–СИН

Трехуровневая ШИМ–СИН (Рисунок 1.10). При сочетании двух двухуровневых ШИМ с определенным фазовым сдвигом можно получить трехуровневую ШИМ. Преимуществом данного метода является соответствие $U_{\text{вых}} = U$.

Трехуровневую форму сигнала можно описать следующим уравнением [56]:

$$t_{\text{и}} = \frac{T}{2} M (\sin \omega t_{\text{ки}} - \sin \omega t_{\text{ни}}), \quad (1.4)$$

где $M = A_1/U_{\text{п}}$ - индекс модуляции; A_1 – амплитуда первой гармоники выходного напряжения; $U_{\text{п}}$ – напряжение питания; $\omega t_{\text{ни}}$, $\omega t_{\text{ки}}$ – координаты начала и конца

i -го импульса напряжения режима ШИМ.

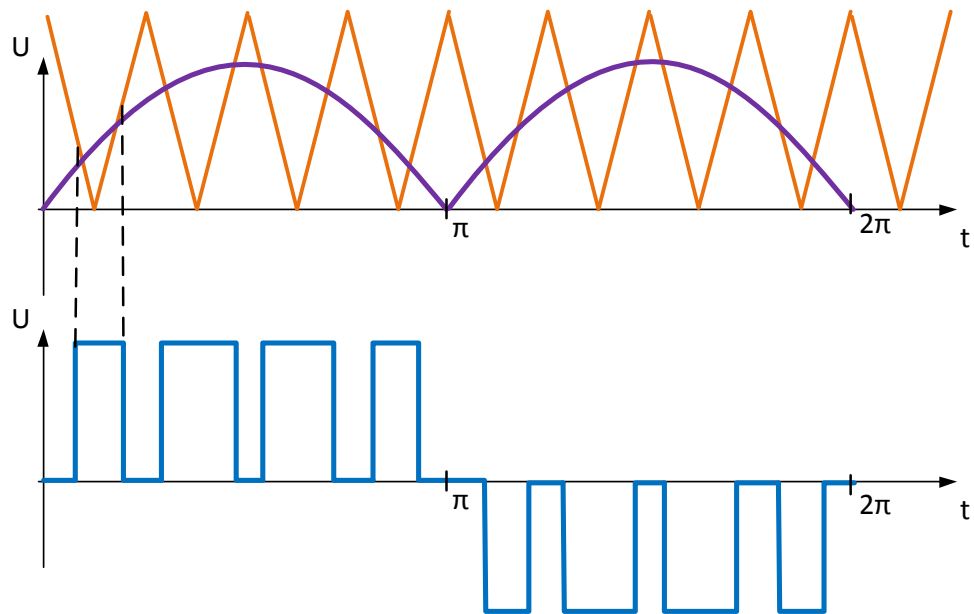


Рисунок 1.10 – Диаграммы напряжений трехуровневой ШИМ–СИН

ШИМ со ступенчатым опорным напряжением (ШИМ–СТ). Недостатки режима формирования ШИМ с использованием опорной частоты можно устранить, используя ШИМ–СТ. Основным преимуществом такого метода является процесс линейной дискретизации [43], позволяющий выбирать опорные сигналы из определенных промежутков, Рисунок 1.11.

В режиме ШИМ–СТ модулирующий сигнал не изменяется в течение периода несущей частоты. Он остается постоянным или изменяется на определенное значение на время выборки. Возможно разные варианты. Если модулирующий сигнал постоянен, ширина импульса пропорциональна амплитуде этого сигнала и моменты коммутации равномерно распределены (ШИМ–СТ 1). В ШИМ–СТ 2 форма сигнала ШИМ линейно зависит от коэффициента модуляции [43].

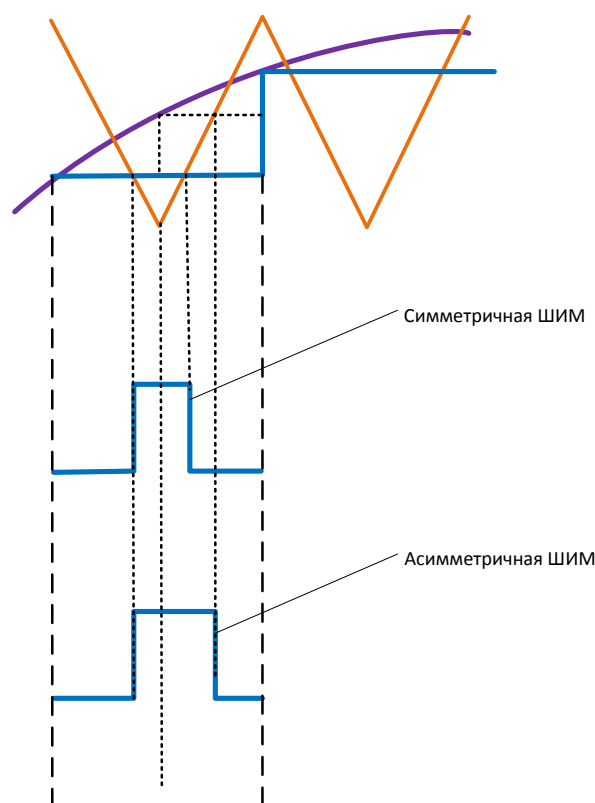


Рисунок 1.11 – Формирование импульсов в режиме ШИМ–СТ

Оптимизированная ШИМ (Рисунок 1.12). Применение оптимизированной ШИМ позволяет создавать гармонический спектр заданного значения, существенно превосходя этим ранее рассмотренные методы, но при этом он существенно сложнее для вычислений. [106]

Для получения оптимизированной ШИМ сигнала, оригинальный ШИМ сигнал разделяется на набор углов переключения. Углы переключения определяются для получения определенных характеристик, например, минимум коэффициента гармоник (k_r), посредством различных известных методов. Оптимизация выполняется, исходя из многочисленных параметров, таких как общее гармоническое искажение, устранение единичной гармоники и пр. Выбирая определенный параметр и подставляя его в исходное уравнение ШИМ, получается система уравнений, решение которых позволяет получить определенные

углы переключения. Используя эти значения можно формировать ШИМ сигналы. При этом практически невозможно вести расчеты в режиме реального времени.

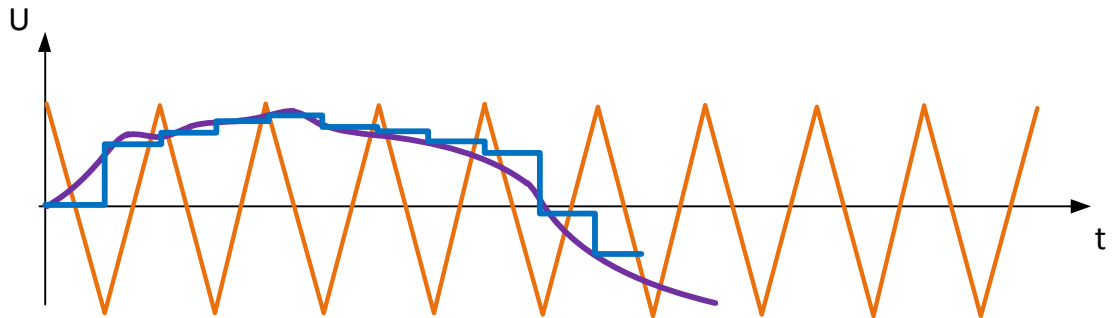


Рисунок 1.12 – Принцип формирования напряжения при оптимизированной ШИМ

Полуавтоматизированная ШИМ (Рисунок 1.13). Полуавтоматизированная ШИМ называется так из-за возможности реализации оптимизации цифровыми средствами с помощью приближенных вычислений. Существуют два способа формирования такой ШИМ. [106]

Способ 1. При исследовании обычной асимметричной ШИМ, была замечена возможность сформировать очень близкую к оптимальной форме ШИМ, имея составной сигнал модуляции [107].

Модулирующее напряжение – это произвольный сигнал. Опорный сигнал модулируется включением выбранных гармоник в синусоидальный сигнал. В результате формируется ступенчатый сигнал с уменьшенными значениями сверхмодуляции, большей амплитудой основной гармоники уменьшенным искажением выходного сигнала.

Способ 2. Для получения оптимизированной ШИМ, основной ШИМ сигнал формируется в виде набора углов переключения. Посредством расчета на

ПК можно получить оптимальные углы переключения. Для этого необходимо определить процесс модуляции. Коэффициент гармоник определяется по формуле [107]:

$$k_r = \frac{\sqrt{\sum_{k=2}^{\infty} I_n^2}}{I_1}, \quad (1.5)$$

где I_n – амплитуда тока n -ой гармоники.

Сравнивая k_r в функции углов переключения для полуавтоматизированной ШИМ и асимметричной ШИМ, можно сделать определенные выводы. При $M > 1$ центральные части импульсов сбрасываются, а другие импульсы сдвигаются к экстремумам ШИМ сигнала. Это обеспечивает резкое сокращение k_r . Таким образом, оптимизированная ШИМ характеризуется сдвигом импульсов к пиковым значениям ШИМ сигнала.

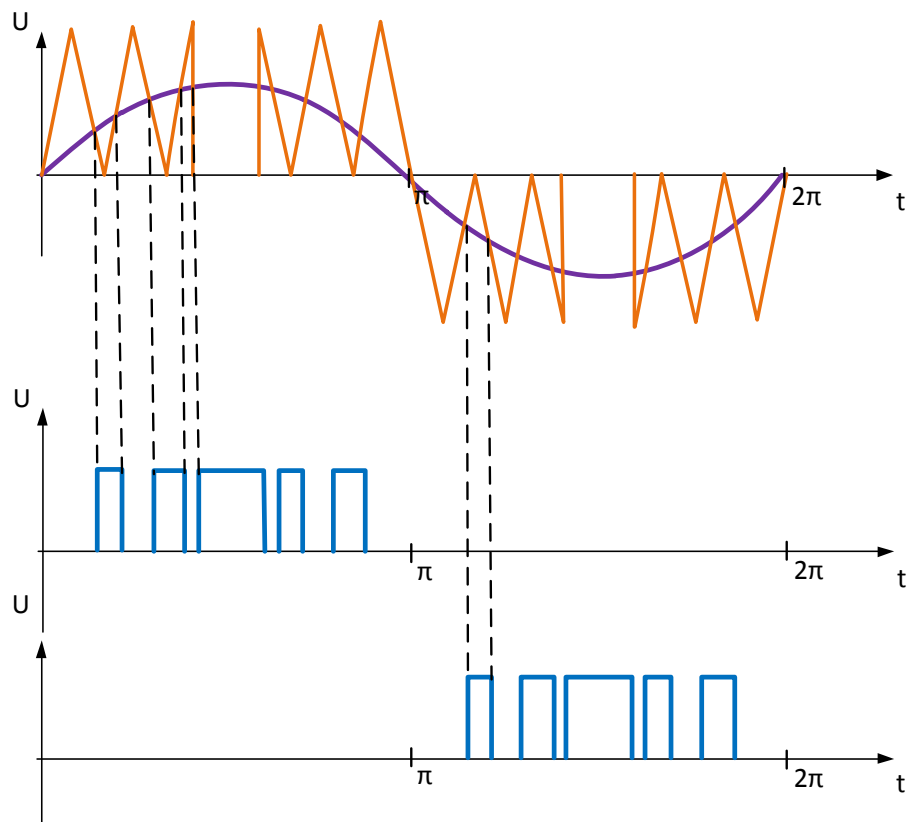


Рисунок 1.13 – Диаграммы напряжений полуавтоматизированной ШИМ

Режим кодового широтно–импульсного регулирования (ШИР–КД).

Напряжение режима кодового широтно–импульсного регулирования (ШИР–КД) – это многоимпульсное напряжение, состоящее из импульсов одинаковой длительности и одинаковой по абсолютной величине амплитуды (Рисунок 1.14). Амплитуда основной гармоники такого напряжения регулируется одинаковым равномерным изменением длительностей всех импульсов, а его спектральный состав на этапе синтеза определяется взаимным расположением импульсов на половине периода частоты основной гармоники. Условие синтеза напряжений режима ШИР–КД для исключения N гармоник во всем диапазоне регулирования амплитуды основной гармоники имеет вид [56]:

$$\left\{ \begin{array}{l} \sum_{i=1}^S \sin(\beta_i) \neq 0, \\ \sum_{i=1}^S \sin(3\beta_i) = 0, \\ \vdots \\ \sum_{i=1}^S \sin(N\beta_i) = 0, \end{array} \right. \quad (1.6)$$

где β_i – координата центра i -го импульса, S – число импульсов, N – номер последней исключаемой гармоники.

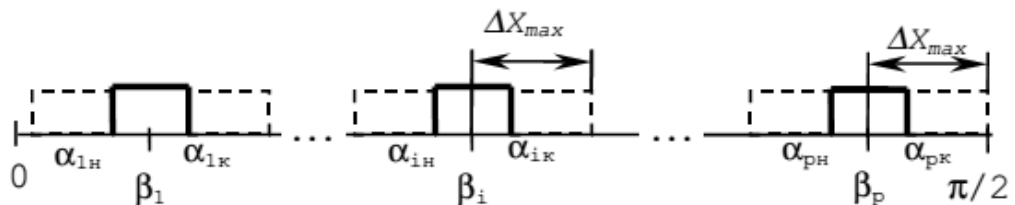


Рисунок 1.14 – Обобщенная форма напряжения режима ШИР–КД

1.2 Ограничения однопоточных инверторов по массе силовых компонентов

Проведем расчет масс составных частей инвертора, построенного по структуре Рисунка 1.2 для оценки эффективности передачи мощности в нагрузку, рассмотренных при анализе режимов ШИМ. Предположим, что напряжение питания инверторов одинаковое и достаточное по величине для формирования заданной амплитуды выходного напряжения. В расчете учитываем только тракт преобразования энергии, поскольку управляющая часть весит незначительно. Сравнение различных вариантов структур инверторов в режиме ШИМ проводится при следующих условиях: мощности на выходе инверторов равны, качества входных напряжений инвертора одинаковы. Основная часть массы и габаритов устройства зависят от массы и габаритов трансформатора конвертора, выходного фильтра и радиаторов.

$$m_{\text{и}} = m_{\text{L}} + m_{\text{C}} + m_{\text{DC}} + m_{\text{T}},$$

где m_{L} , m_{L} , m_{C} , m_{DC} , m_{T} – массы дросселя и конденсатора выходного фильтра, DC/DC преобразователя и теплоотвода (радиатора).

Масса радиаторов зависит от тепла, выделяемого в силовых ключах конвертора и инвертора. Поскольку частота работы устройства согласования напряжений инвертора (DC/DC конвертор) и частота формирования напряжения силового каскада инвертора различны, то при расчете масс алгоритм разбивается на две составляющие – расчет массы DC/DC конвертора и расчет массы фильтра и элементов охлаждения.

Суммарная масса трансформатора конвертора, состоящая из массы сердечника и обмоток, определяется, как габаритной мощностью трансформатора, так и перегревом, вследствие потерь в стали и в меди. Расчет габаритной мощ-

ности приведен в [59]. При этом зависимость массы сердечника от габаритной мощности имеет дискретный характер. Величины, влияющие на массу (средняя длина витка площадь окна и др.) берутся для расчета из справочных данных. Расчет площади поперечного сечения провода проводится по заданной плотности тока. Необходимо учесть, что повышение частоты импульсного напряжения приводит к повышению допустимой плотности тока вследствие уменьшения амплитуд высших гармоник. Мера увеличения плотности тока определяется спектральным составом (коэффициентом гармоник импульсного напряжения) и номером первой неисключенной высшей гармоники. Далее определяем количество витков обмоток трансформатора, после чего находим массу обмоток, с учетом возможного перегрева устройства. С этой целью проводится расчет потерь в стали и меди, и площадь поверхности трансформатора. В случае меньшей, чем рассчитано площади выбирается сердечник с большим поперечным сечением. Если площадь охлаждения меньше необходимой – выбрать следующий по ряду размеров сердечник. Вес и габариты трансформатора зависят от суммарной массы обмоток и сердечника [94].

Масса и объем выходного фильтра инвертора прямо пропорциональны его резонансной частоте, следовательно, произведение емкости и индуктивности фильтра находятся по значению выходного напряжения, собственной частоте фильтра и выходной мощности инвертора. Определение каждого из сомножителей в отдельности зависит от выполнения дополнительного требования, в качестве которого целесообразно выбирать минимум реактивной мощности элементов [9], поскольку на практике удельный вес дросселя существенно превышает удельный вес конденсатора. Следовательно, если выполнить требование по минимуму весу фильтра, то это может привести к режиму разрывных токов дросселя, повышению размаха пульсаций тока относительно расчетных и, значит, к снижению КПД устройства в целом [94].

Масса радиаторов силовых полупроводниковых приборов зависит от режима работы инвертора. Выбор нужной массы требует знания электрических нагрузок силовых транзисторов, что влечет большой объем вычислений, однако современные системы автоматизированного проектирования вычислительных средств и существующие программные пакеты для моделирования позволяют легко решить эту задачу.

Расчет массы теплоотвода (m_T) проводим на основе энергетического расчета. Для проведения расчета необходимо определить тепловые потери в инверторе, и рассчитать необходимую поверхность радиатора. Тепловые потери состоят из:

- статических потерь в одновременно открытых ключах;
- статических потерь в одновременно закрытых ключах;
- потерь в цепях управления;
- динамических потерь в транзисторах.

Для расчета статических потерь в одновременно открытых ключах, необходимо использовать компьютерное вычисление. В результате вычислений получаем напряжение U_L токи в ключах I_i , и напряжение на ключах U_{ki}

$$U_{ki} = U_{oi} + I_i R_i.$$

Суммарные статические потери открытых ключей определяются следующим выражением:

$$P_{ст} = \left(P_{ст} + \Delta t \sum_{i=1}^n U_{ki} I_i \right) \frac{1}{T}.$$

Динамические потери определяются как

$$P_{\text{дин}} = P_{\text{вкл1}} + P_{\text{откл2}}.$$

Суммарные потери:

$$P_{\text{расс}} = P_{\text{ст}} + P_{\text{дин}}.$$

По результатам расчета проводится расчет минимальной поверхности радиатора:

$$S_{\text{T.мин}} = S_{\text{T0}} P_{\text{расс.макс}},$$

где S_{T0} – удельная тепловая поверхность, необходимая для рассеивания мощности в 1 Вт.

При равномерном теплоотводе масса радиатора в общем случае определяется выражениями [13]:

$$m_{\text{T}} = \frac{bc(S_{\text{T}} - 2bc)}{2(b + c)}, \quad (1.8)$$

где b, c – линейные размеры теплоотвода.

При более сложной конструкции радиатора теплоотвода по необходимой поверхности теплоотвода выбираем тип радиатора из каталога и находим соответствующую массу радиатора. В этом случае, как и при выборе стандартизированных сердечников, получаем нелинейность ввиду дискретности ряда выпускаемых охладителей, что ведет к необходимости использования методов численного анализа при поиске оптимума

Как отмечалось выше, общий алгоритм разбивается на две части. На Рисунке 1.15 приведена блок схема для зависимости массы устройства согласования напряжений (DC/DC преобразователя), которая определяется один раз для всех видов ШИМ. Расчет зависимости масс силового каскада и фильтра инвертора от частоты ШИМ происходит по аналогичному алгоритму, с той разницей, что не выполняется расчет трансформатора (Рисунок 1.16).

Текст программы расчета массы инвертора приведен в приложении 1.

На Рисунке 1.17 показана зависимость массы инвертора в зависимости от режима ШИМ, а распределение массы по учитываемым элементам на Рисунке 1.18.

Во всех случаях масса конвертора, одинакова по принятым допущениям и определяется оптимальной частотой импульсного напряжения одинаковой для различных режимов ШИМ.

Рост массы инверторов с частотой обусловлен более значительным ростом динамических потерь и, как следствие, увеличение массы радиаторов с увеличением частоты.

Анализ показывает, что характер зависимостей Рисунок 1.17 для различных режимов ШИМ аналогичен.

Это объясняется общей тенденцией исключения большего числа низших из высших гармоник с ростом частоты из спектра формируемого напряжения (что характеризует снижение массы фильтра), а также одинаковым характером зависимости динамическим потерь.

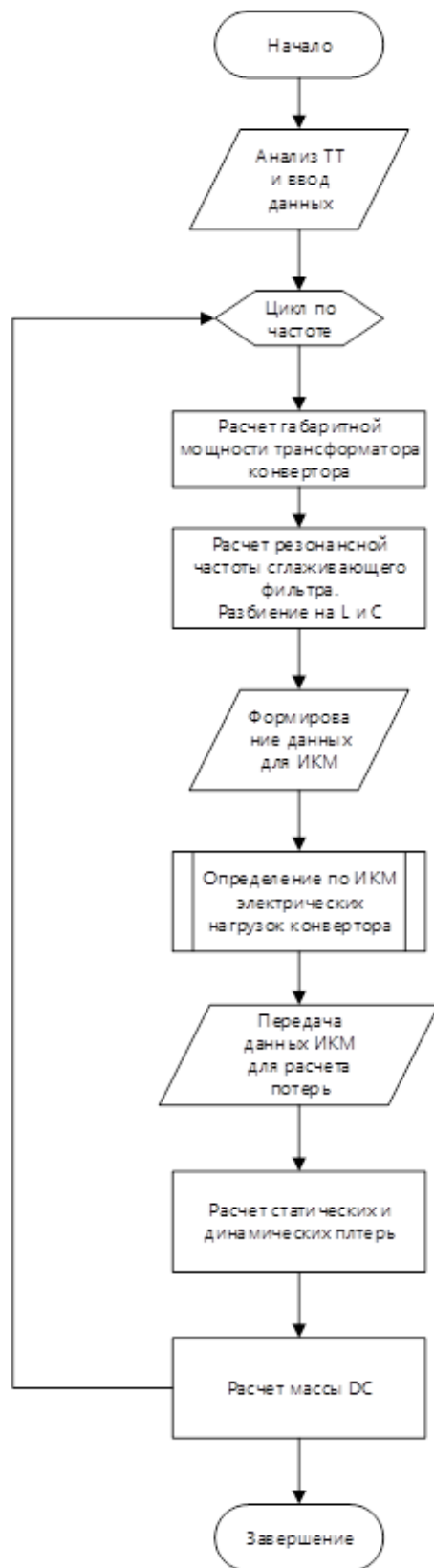


Рисунок 1.15 – Блок-схема алгоритма расчета массы устройства согласования входного и выходного напряжения

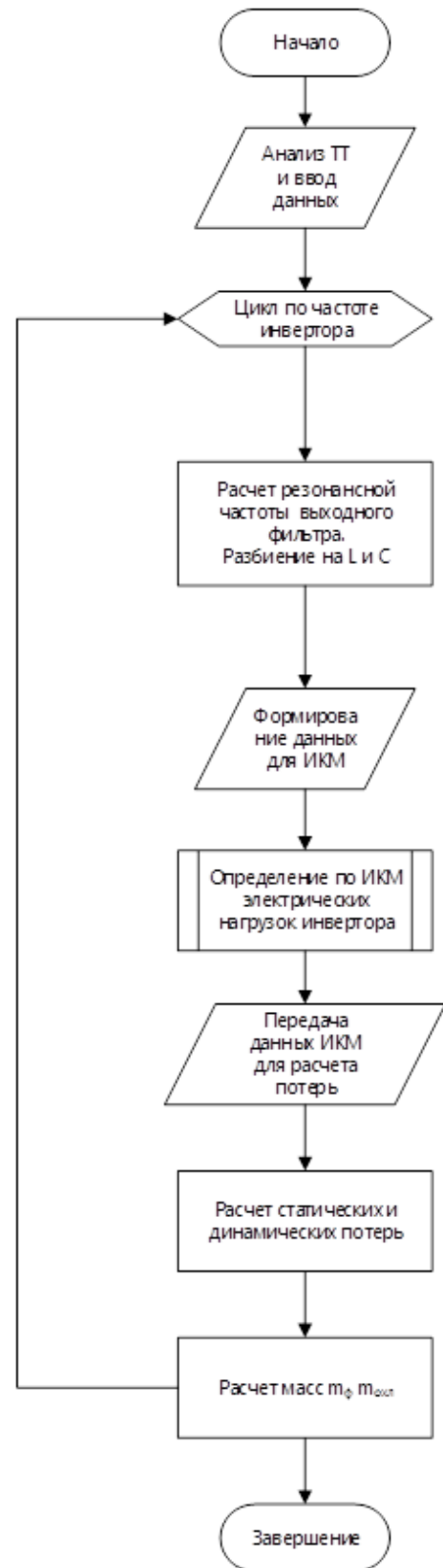


Рисунок 1.16 – Блок-схема алгоритма расчета масс фильтра и элементов охлаждения инвертора

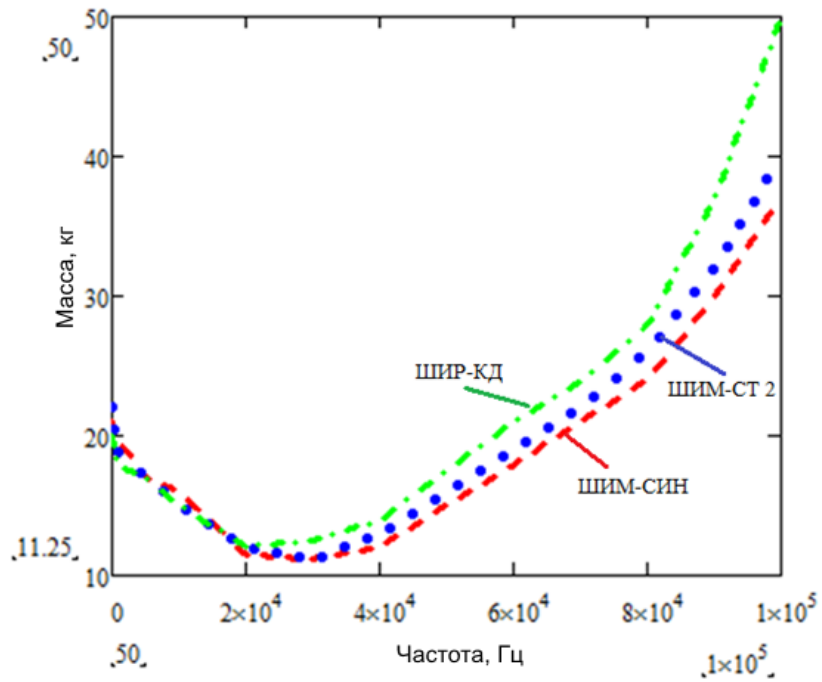
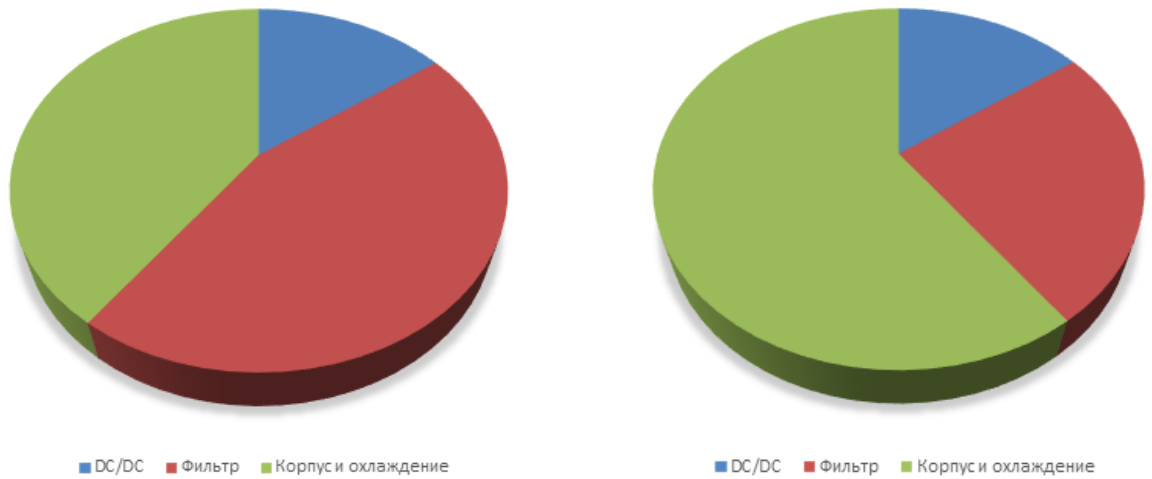


Рисунок 1.17 – Зависимость расчетной массы инвертора от частоты переключения при различных способах формирования



А

В

Рисунок 1.18 – Распределение расчетной массы инвертора по учитываемым элементам: А – На оптимальной частоте, В – на повышенной частоте

На Рисунке 1.19 приведены зависимости массы для инвертора в режиме ШИМ–СИН от частоты переключения при разных уровнях нагрузки.

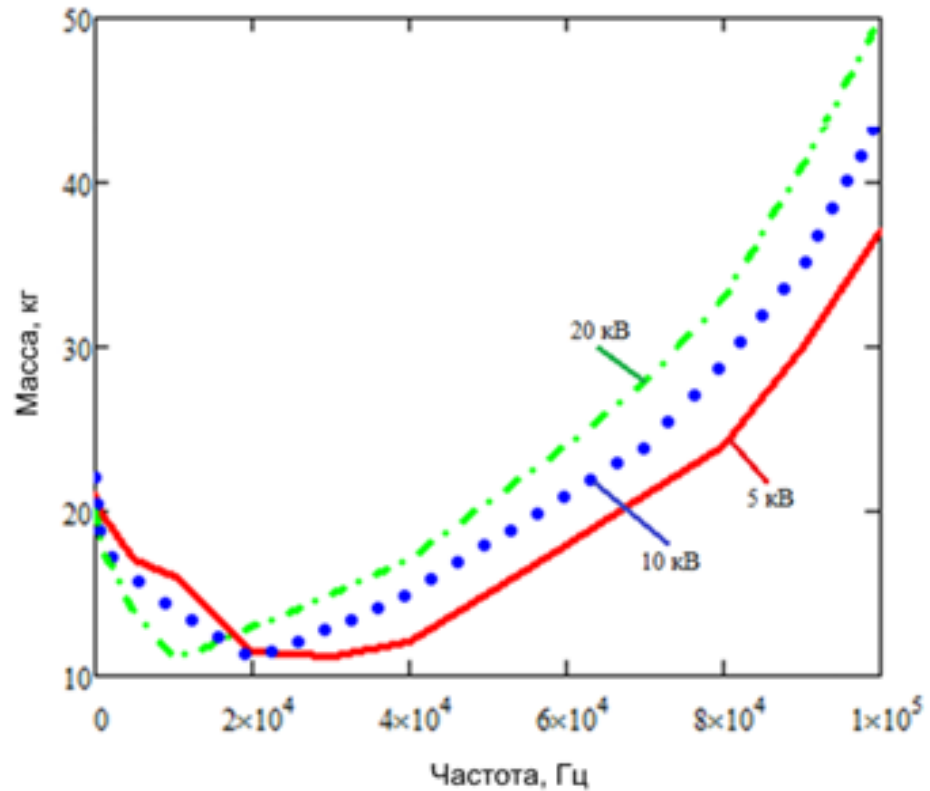


Рисунок 1.19 – Зависимости расчетной массы для инвертора в режиме ШИМ–СИН от частоты переключения при разных уровнях нагрузки

Анализ графиков Рисунка 1.17 показывает, что при однопоточном преобразовании общая масса инвертора существенно растет. Это связано не только с большей массой охлаждающих элементов, но и более высокими значениями паразитных параметров силовых транзисторов, что дополнительно увеличивает динамические потери мощных полупроводниковых приборов. Другой фактор – худшие условия отвода тепла от кристалла силового элемента, вызванные увеличенным сопротивлением переход–радиатор.

1.3 Структура многоячейкового инвертора

Организация многопоточной работы базовых модулей, работающих на общую нагрузку с заданным фазовым сдвигом относительно друг друга, открывает широкие возможности улучшения формы кривой переменного напряжения на выходе высокочастотного транзисторного инвертора и создания многоячейковых преобразовательных устройств для питания потребителей переменного тока.

Организация многоячейковой модульной структуры высокочастотных транзисторных инверторов позволяет создавать преобразователи относительно большой мощности из сравнительно маломощных силовых базовых преобразовательных модулей, так как последние питаются параллельно от единого источника электроэнергии, а их мощности суммируются в общей нагрузке. При этом же удастся обеспечить повышенную надежность инвертора, так как отказ любого базового модуля и его отключение внутренней схемой защиты будут приводить к некоторому уменьшению уровня выходного напряжения, появлению несимметричных фазных и линейных напряжений изменению их гармонического состава. Инвертор же в целом будет оставаться работоспособным, и обеспечивать питание нагрузки. Выбрав число мощных базовых модулей достаточно большим, можно обеспечить приемлемое функционирование нагрузки в различных аварийных режимах инвертора.

На Рисунке 1.20 и 1.21 представлены схемы функциональные схемы многоячейковых инверторов с суммированием по току и по напряжению.

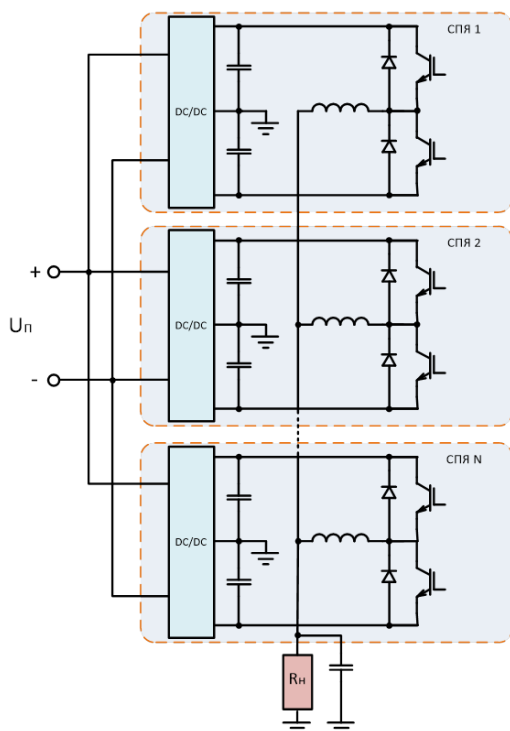


Рисунок 1.20 – Функциональная схема
многоячейкового инвертора с суммиро-
ванием по току

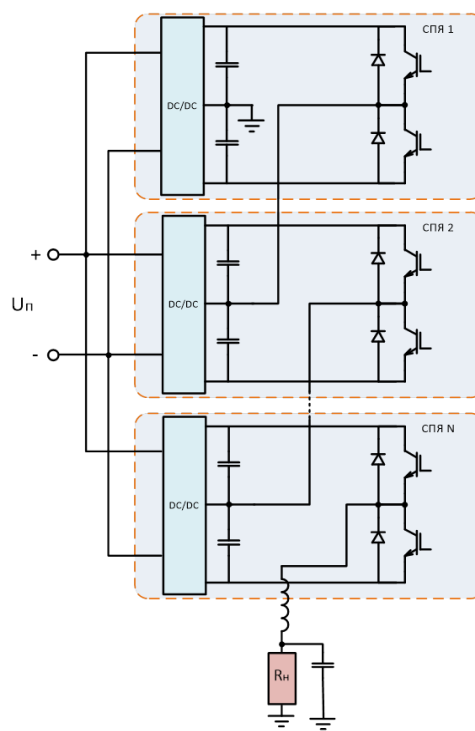


Рисунок 1.21 – Функциональная схема
многоячейкового инвертора с суммиро-
ванием по напряжению

1.4 Моделирование многоячейкового инвертора

Рассмотрены и промоделированы два известных способа формирования [60, 61] ступенчатого напряжения для получения приближенной к синусоидальной форме сигнала.

Первый вариант с равномерным смещением по количеству ячеек. Такой метод просто реализуем, легок в моделировании и несложен в расчетах, но полученные результаты становятся неудовлетворительными уже при ранних итерациях увеличения количества ячеек. При увеличении числа ячеек равномерность фазовых сдвигов приводит к линейному росту формируемых ступеней напряжения, в результате при стремлении к бесконечности форма суммарного выходного напряжения стремится к треугольным импульсам. Что ухудшает его спектральный состав [18].

Второй вариант является дальнейшим развитием первого метода. Важное отличие этого метода, заключается в расширении центральной ступени формируемого напряжения, относительно ступеней формирующих возрастающую часть этого напряжения. Времена перехода со ступени на ступень могут определяться для получения определенных характеристик, например, минимум коэффициента гармоник (k_r), посредством различных методов оптимизации. Оптимизация может выполняться, исходя из различных параметров, таких как общее гармоническое искажение, исключение заданной высшей гармоники и пр. Выбирая определенный параметр и подставляя его в уравнение аппроксимирующее ступени напряжения, получается система уравнений, решение которых позволяет получить определенные времена перехода со ступени на ступень. Используя эти значения можно формировать заданное напряжение с улучшенным спектром по сравнению с равномерным смещением включения. Известно, что в пределе такое напряжение стремится к трапеции с определенным углом наклона. Известно, что оптимальным углом наклона трапеции для получения лучшего спектра является угол в 60° [61].

Проведено моделирование обоих вариантов, измерены выходные напряжения и проведен спектральный анализ. В различных моделях менялся только алгоритм работы ключей, а сама схема оставалась неизменной.

Моделирование проведено в пакете программ Pspice, как общепринятом стандарте моделирования процессов в электрических цепях.

Для оптимизации вычислительного времени программы Pspice в качестве основных компонентов схемы выбраны идеальные ключи с конечным сопротивлением в открытом состоянии, имитирующие работу IGBT, диоды из собственной базы программы, в качестве управляющего контура работой ключей выбран импульсный источник напряжения, формирующий импульсы нужной формы и продолжительности.

На Рисунке 1.24 – 1.26 видно, что спектр выходного напряжения инвертора содержит высшие гармоники, начиная с третьей в своем составе, однако, дискретизация ступеней показывает, что частота сигналов управления весьма низкая. Если организацию сигналов возложить на микропроцессорную систему управления, то возможно из спектра исключить большее число гармоник без увеличения частоты коммутации силовых ключей.

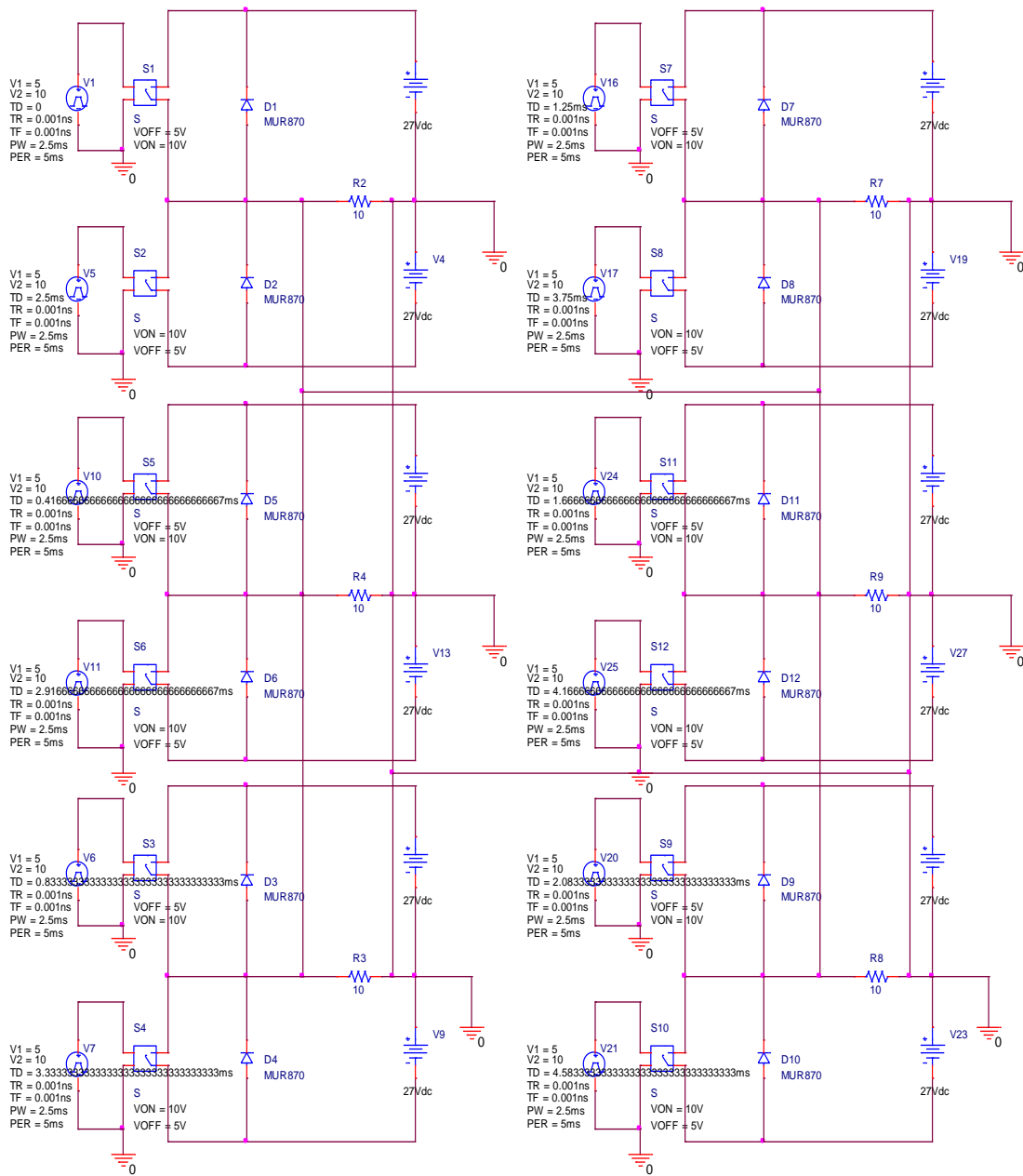


Рисунок 1.22 – Компьютерная модель шести–ячейкового инвертора с равномерным сдвигом фаз

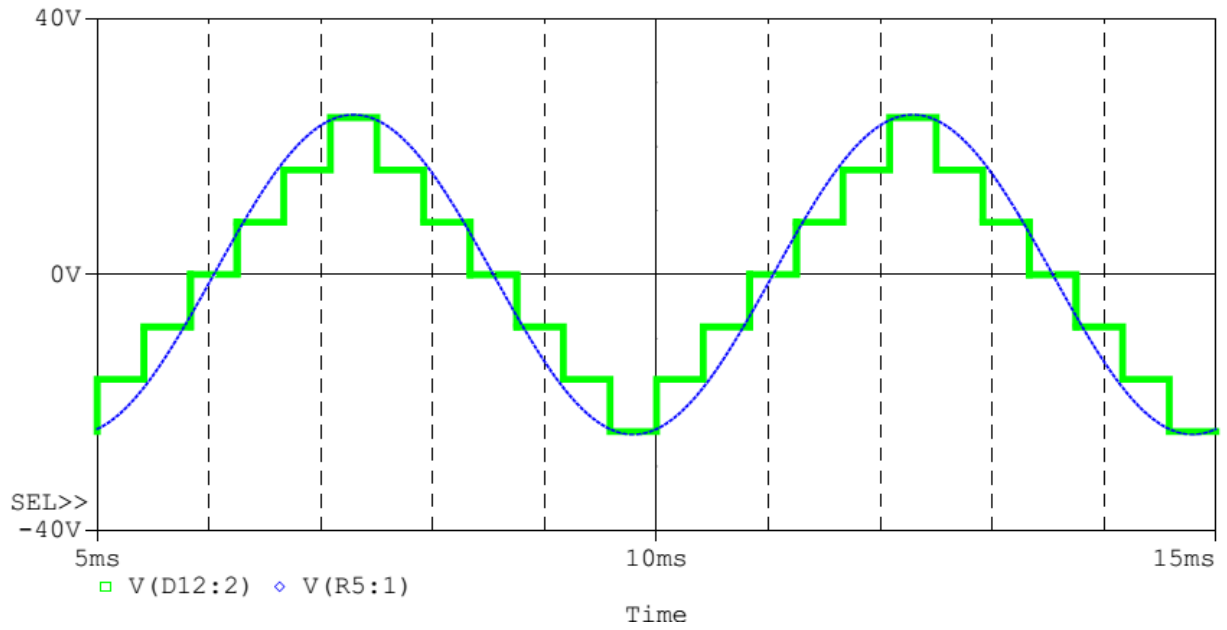


Рисунок 1.23 – Выходной сигнал модели шести–ячейкового инвертора с равномерным смещением ячеек в сравнении с синусоидальным сигналом

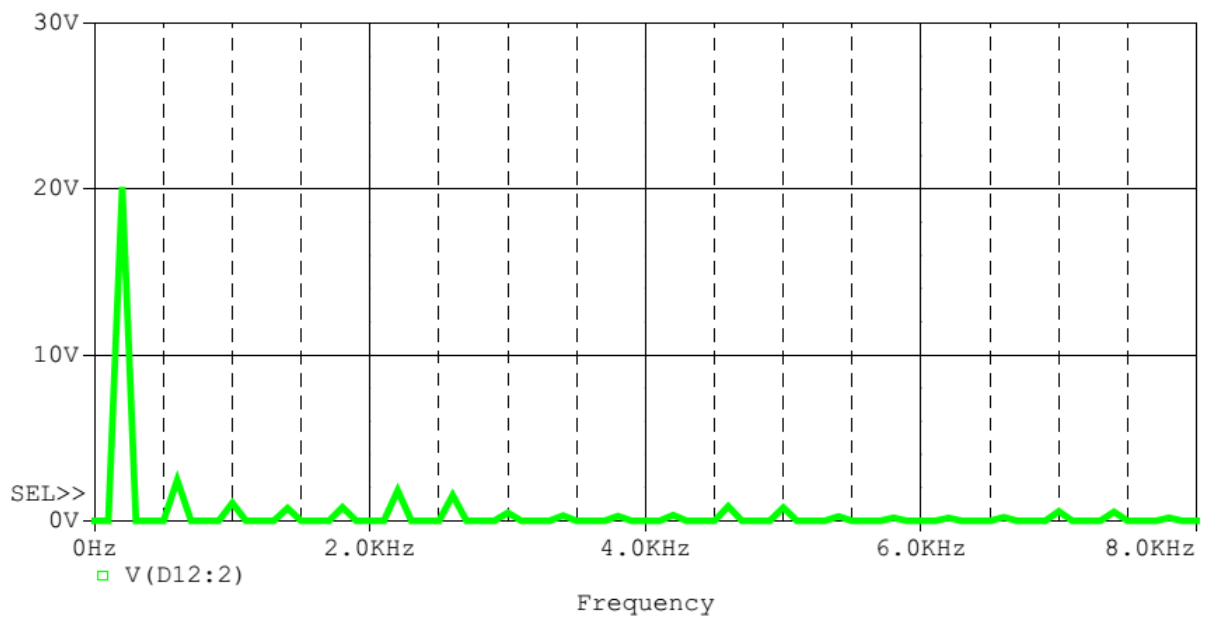


Рисунок 1.24 – Спектральный анализ выходного сигнала шести–ячейкового инвертора с равномерным смещением ячеек

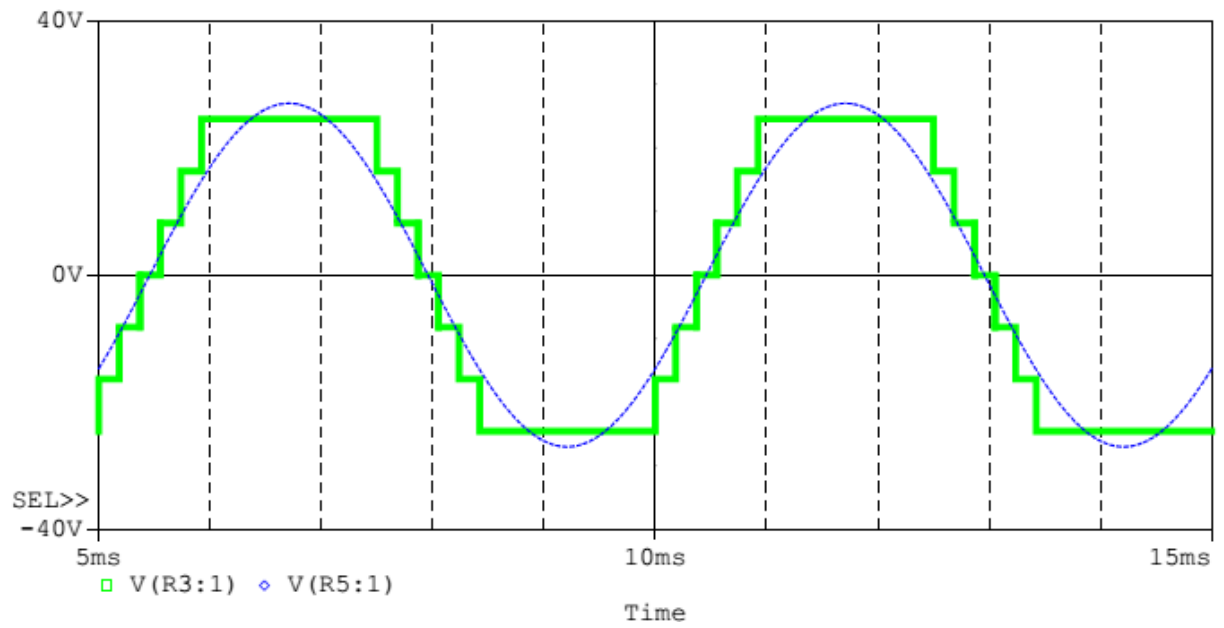


Рисунок 1.25 – Выходной сигнал модели шести–ячейкового инвертора с приближением к трапецеидальному сигналу в сравнении с синусоидальным сигналом

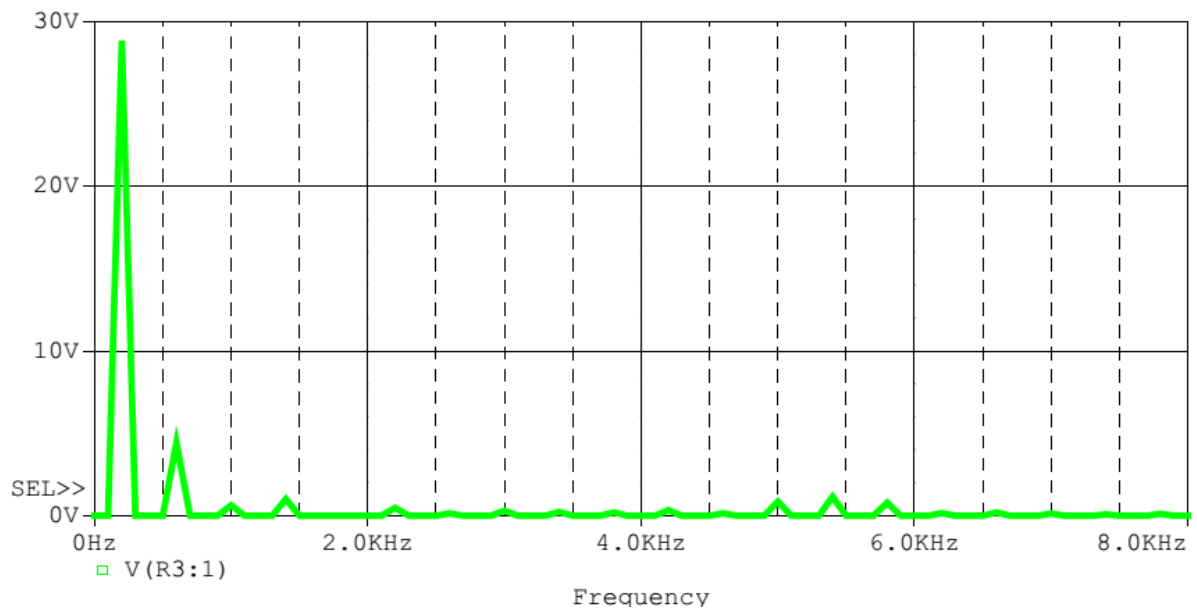


Рисунок 1.26 – Спектральный анализ выходного сигнала шести–ячейкового инвертора с приближением к трапецеидальному сигналу

Выводы по 1 главе

В первой главе в результате проведенного анализа известных структурных, функциональных и схемотехнических решений, способов и алгоритмов формирования выходных напряжений однофазных инверторов получены следующие результаты:

1. Проведен анализ известных, способов и алгоритмов формирования выходных напряжений однофазных инверторов и показано, что с ростом уровня мощности удельные показатели по массе инверторов с однопоточным преобразованием ухудшаются
2. Проведен анализ структурных, функциональных и схемотехнических решений, выявлены структуры, применимые для построения многоячейковых инверторов
3. На основе проведенного анализа определена структура и разработана имитационная компьютерная модель многоячейкового инвертора с многопоточным принципом работы
4. Проведено компьютерное моделирование для известных методов формирования выходного напряжения, выявлены достоинства и недостатки существующих алгоритмов
5. Отмечено, что на современной элементной базе с микропроцессорным управлением возможна реализация алгоритмов управления ключами СПЯ, обеспечивающих лучшие показатели качества и удельные характеристики по сравнению с известными.

2. ОДНОФАЗНЫЙ ИНВЕРТОР С СУММИРОВАНИЕМ ТОКОВ ЯЧЕЕК

2.1 Особенности инверторов с параллельным подключением ячеек

В главе рассмотрены методы построения инвертора с суммированием токов СПЯ. Проведено компьютерное моделирование предполагаемых схем распределения токов нагрузки многоячейкового инвертора с фазовым сдвигом ячеек.

Как показано в главе 1, при рассмотрении задачи увеличения максимальной мощности инвертора с учетом существующей отечественной элементной базы, становится вполне очевидно, что проектирование инверторов высокой мощности для получения высоких показателей без распределения нагрузки на потоки весьма затруднительно.

Рассмотрим, при каком сдвиге фаз СПЯ наиболее эффективно мощность передается в нагрузку. Поскольку СПЯ для высокой эффективности работают в ключевом режиме, а для получения синусоидального напряжения используется LC-фильтр, то в пределе в точке суммирования СПЯ с дросселем на выходе представим синусоидальным источником. На Рисунке 2.1 изображена схема инвертора с суммированием токов ячеек инвертора со сдвигом фаз.

На Рисунке 2.2 приведены формы суммируемых токов. В общем случае напряжение на нагрузке записывается выражением

$$U_H(t) = I_\Sigma(t)R_H. \quad (2.1)$$

В свою очередь

$$I_\Sigma(t) = I_m [\sin(\omega t) + \sin(\omega t + \varphi_1) + \dots + \sin(\omega t + \varphi_n)]. \quad (2.2)$$

При этом фазовые сдвиги СПЯ принимаются одинаковыми ($\Delta\varphi$), поскольку это обеспечивает равномерное распределение токов ячеек.

То есть,

$$I_m [\sin(\omega t) + \sin(\omega t + \varphi_1) + \sin(\omega t + \varphi_2) \dots + \sin(\omega t + \varphi_n)] = I_m [\sin(\omega t) + \sin(\omega t + \Delta\varphi) + \sin(\omega t + 2\Delta\varphi) \dots + \sin(\omega t + N\Delta\varphi)]. \quad (2.3)$$

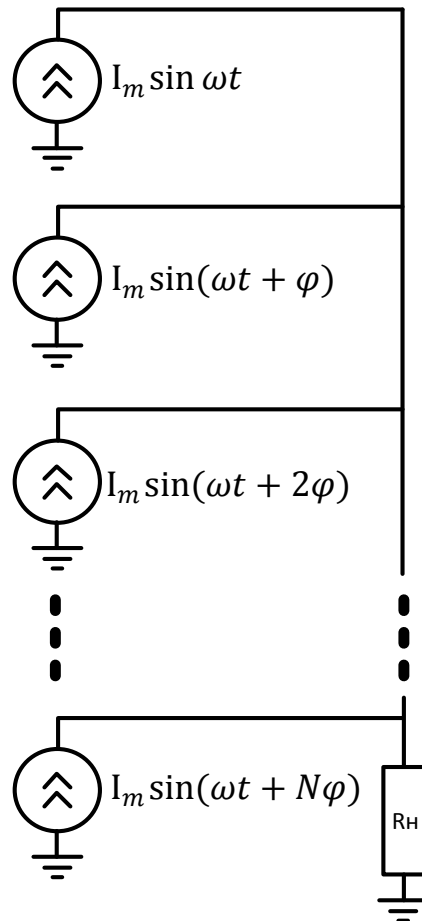


Рисунок 2.1 – Схема многоячейкового инвертора с суммированием токов со сдвигом фаз

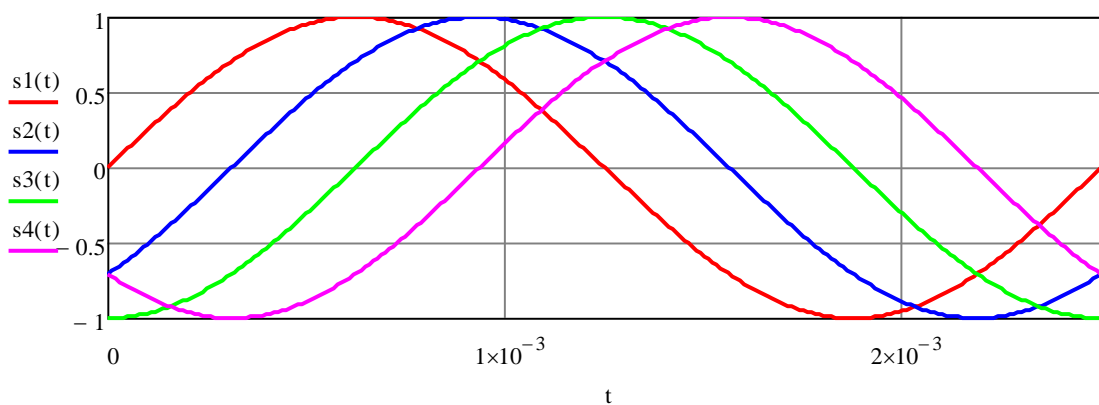


Рисунок 2.2 – Токи ячеек инвертора с равномерным сдвигом фаз

Сумма синусов с равномерным шагом преобразуется к формуле [5]:

$$\frac{\sin\left(\frac{N\varphi}{2}\right)}{\sin\left(\frac{\varphi}{2}\right)} \sin\left[\omega t + (N-1)\frac{\varphi}{2}\right]. \quad (2.4)$$

Тогда суммарный ток определяется выражением:

$$I_{\Sigma} = I_m \sum_{i=1}^N \sin(\omega t + \varphi_i) = \frac{\sin\left(\frac{N\varphi}{2}\right)}{\sin\left(\frac{\varphi}{2}\right)} \sin\left[\omega t + (N-1)\frac{\varphi}{2}\right]. \quad (2.5)$$

Амплитуда суммарного тока:

$$A = \frac{\sin\left(\frac{N\varphi}{2}\right)}{\sin\left(\frac{\varphi}{2}\right)}. \quad (2.6)$$

На Рисунке 2.3 приведены графики зависимости амплитуды суммарного тока на нагрузке при разном числе ячеек в зависимости от сдвига фаз между ячейками.

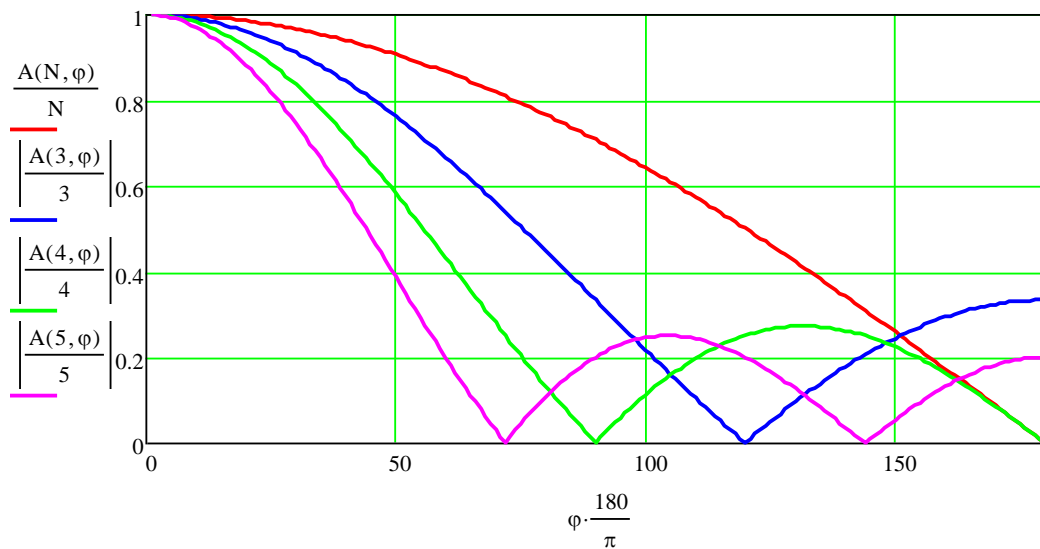


Рисунок 2.3 – Зависимость амплитуды суммарного тока от сдвига фаз, нормированное относительно числа ячеек

Полученные результаты наглядно показывают, что максимальный выходной ток инвертора возможен только при совпадении фаз токов ячеек. Но при этом, обеспечение равномерного распределения нагрузки крайне затруднительно.

В [84, 102] приведены различные структуры схем параллельного включения инверторов со следующими особенностями:

- Фаза инвертора формируется из ряда параллельно соединенных СПЯ, управляемых единым контроллером. Все силовые транзисторы пассивно заперты собственным резистором затвора. Соединение *АС*– и *DC*–цепей выполняется симметричным.
- Параллельное соединение инверторов со встроенными платами схем управления. Разброс параметров силовых цепей приводит к необходимости объединения выходов инверторов через уравнивательные дроссели.
- Параллельное соединение инверторных блоков, с общей *DC*–шиной, где инверторы имеют выделенную плату управления, которые работают от одного ШИМ–контроллера. Из–за разброса временных характеристик цепей управления для объединения *АС*–выходов весьма вероятен ввод в силовую часть уравнивательных индуктивностей.
- Параллельное соединение инверторов и единым ШИМ и дополнительным измерением распределения выходных токов инверторов, однако, эта идеология отличается достаточно сложной схемой управления.
- Подчиненное регулирование, которое обеспечивает высокую надежность, в котором плата управления имеет общий входной и несколько изолированных выходных каналов. Каждый канал со своим инвертором. В этом

- случае уравнивающие дроссели возможно исключить – выход из строя одного из инверторов не влияет на работу в целом.
- Полная гальваническая развязка по входу или выходу параллельно работающих инверторов с независимыми платами управления.

Модульный принцип построения инверторных блоков широко используется многие годы в системах бесперебойного питания.

Это позволяет при необходимости повысить мощность системы увеличения числа потребителей и необходимое резервирование системы по принципу « $n + x$ ». Равномерное распределение токов между модулями относится к одной из трудных задач и, в целом, обеспечивается согласованием выходных характеристик модулей: номинала напряжения и внутреннего сопротивления.

Параллельному включению по выходу однофазных инверторов посвящено большое число работ [42, 18, 20, 3, 25, 48, 89] и многие зарубежные производители наладили серийный выпуск трехфазных инверторов с мощностью модулей до нескольких десятков киловатт, с использованием независимого принципа синхронизации системы от любого из инверторов, включенных в нее. На текущий момент наиболее полно задача разделения нагрузки инверторных блоков решена в промышленных ИБП [115]. На Рисунке 2.4. показано применение параллельного включения инверторов в структуре источника бесперебойного питания (ИБП).

Число модулей, параллельно подключаемых к нагрузке, может достигать 16 с информационной связью между модулями, как по цифровой шине, так и с комбинацией аналоговых и цифровых сигналов в шине. При подключении резервного модуля, происходит идентификация модуля, и при исправности системы, этот модуль подключается системой к нагрузке и принимает на себя пропорциональную часть тока нагрузки.

При отказе одного модуля система отключает его шины нагрузки. В результате неисправный инвертор отключается без нарушения работоспособности всей системы.

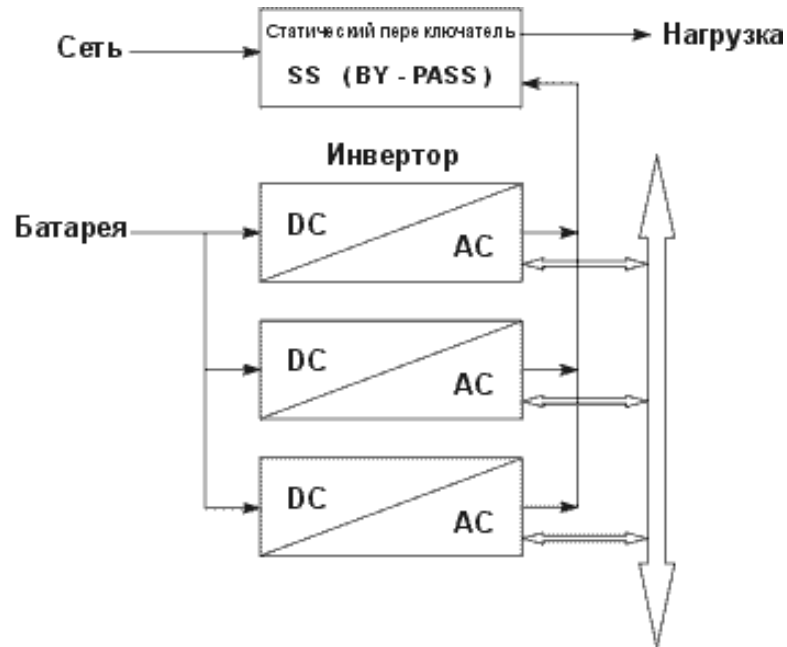


Рисунок 2.4 – Параллельное включение блоков инверторов в ИБП

Наиболее широко развито управление модулями по подчиненному принципу «ведущий-ведомый». При этом способе управления отсутствует резервирование «ведущего» инвертора, синхронизирующего работу «ведомых» инверторов. Кроме того, требуется использование общего блока коммутации и равномерного распределения тока нагрузки. Все это снизит отказоустойчивость системы в целом.

Отличительным признаком многомодульной системы является избыточность, обеспечивающая повышенную надежность системы за счет:

- резервных силовых модулей,
- резервных батарейных модулей.

В ходе работы системы возможна «горячая замена модулей» (модули могут оперативно заменяться в ходе работы системы). Неисправность одного из модулей приводит к его автоматическому отключению, при этом работоспособность всей системы не нарушается. При установке нового модуля проводится самодиагностика его состояния и включение его в работу.

Однако при нулевом сдвиге фаз инверторов в литературе отмечаются определенные технические трудности в организации параллельной работы инверторов.

Одна из наиболее важных задач организация параллельной работы инверторов состоит в обеспечении равномерного распределения токов между ячейками инверторов, они должны быть синхронизированы по всем параметрам (фазе, частоте и амплитуде). Синхронизация должна быть рабочей в любых режимах (номинальном, переходном и аварийном).

Равномерное распределение тока нагрузки по ячейкам инвертора зависит от сдвига фаз выходных напряжений, вызванных несинхронностью частот напряжений, формируемых на выходах ячеек инвертора. Дисбаланс в 1 эл. град между фазами выходных напряжений двух ячеек ведет к перераспределению мощности, которое может достигать свыше 50%. Если выходное напряжение одной ячейки сдвигается вперед по фазе, то он принимает на себя большую часть мощности общей нагрузки, что в случае одинаковых амплитуд выходного напряжения будет свидетельствовать об увеличении потребляемого тока опережающей ячейки. Для обеспечения баланса энергии двух ячеек, необходимо скорректировать частоту выходного напряжения ячейки с опережающей фазой. Эта балансировка должна происходить с высоким быстродействием (0,1–1,0 Гц/с).

2.2 Включение ячеек инвертора с суммированием тока с ненулевым фазовым сдвигом

Как показано ранее, основная проблема при параллельном включении ячеек – неравномерное распределение токов между ячейками, вызванное разбросом внутренних параметров инверторов, так, например, разные частоты выходных напряжений инвертора приводят к искажению формы напряжений в виде биений. В литературе описаны решения, обеспечивающие параллельную работу инверторов в части синхронизации начальных фаз инвертора, амплитуд токов и частоты напряжения [20, 89, 72]. Необходимо отметить, что описанные методы рассматривают формирования напряжения на выходе инвертора с низким содержанием высших гармоник (приближенной к синусоидальной).

При наличии фазового сдвига так же исходим из положения, что для высокой эффективности СПЯ работают в ключевом режиме, а для получения синусоидального напряжения используется LC-фильтр. Для регулирования выходного напряжения используется методы ШИМ. При этом опорный сигнал берется единым, а пилообразный сигнал каждой ячейки с соответствующим фазовым сдвигом, таким образом, каждая ячейка работает со своей фазой ШИМ сигналов.

На Рисунке 2.5 приведена эквивалентная схема для этого случая. За счет фазового сдвига управляющего напряжения получается ШИМ регулирование каждой ячейки.

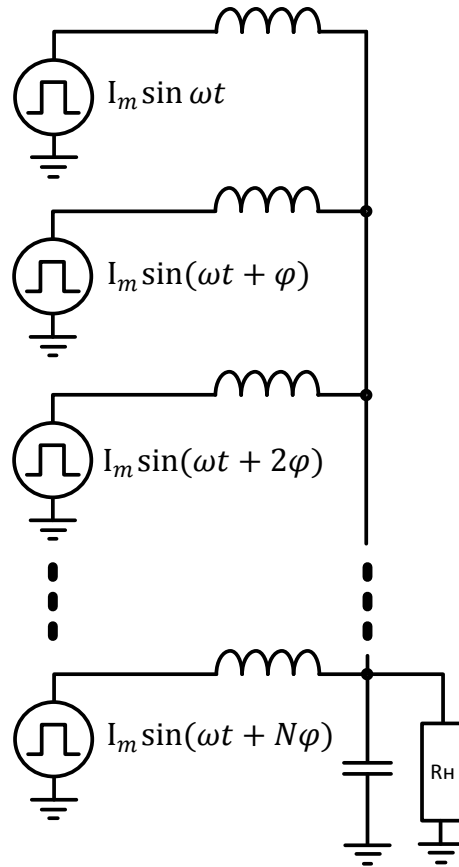


Рисунок 2.5 – Схема многоячейкового инвертора суммированием тока ячеек и ненулевым фазовым сдвигом

Принцип формирования заключается в следующем: последовательность выходных импульсов каждой СПЯ формируется на основе единого опорного синусоидального сигнала и пилообразного напряжения с собственным фазовым сдвигом каждой ячейки, Рисунок 2.6.

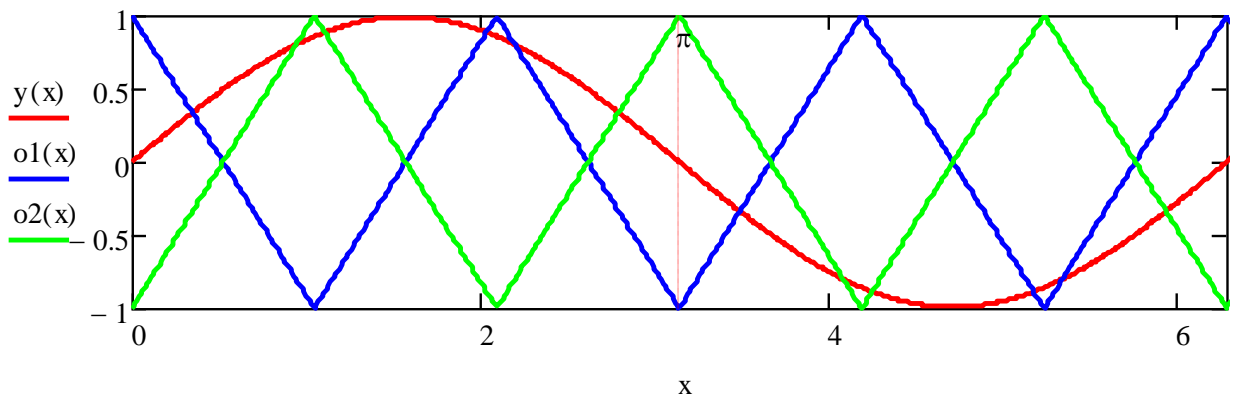


Рисунок 2.6 – Входные сигналы модулятора при едином опорном сигнале и пилообразного напряжения с равномерным сдвигом

На Рисунке 2.7 приведены напряжения для двух последовательных СПЯ, а на Рисунке 2.8 суммарное выходное напряжение силовых каскадов ячеек.

Увеличивая число пилообразных сигналов и число ячеек можно добиться значительного снижения частоты коммутации транзисторов с относительно высокой частотой формирования фронтов выходного напряжения. Однако при таком управлении возникают токи, протекающие в обход нагрузки, что значительно снижаем эффективность передачи мощности в нагрузку. Чтобы показать это, рассмотрим возникающие при таком управлении контуры тока.

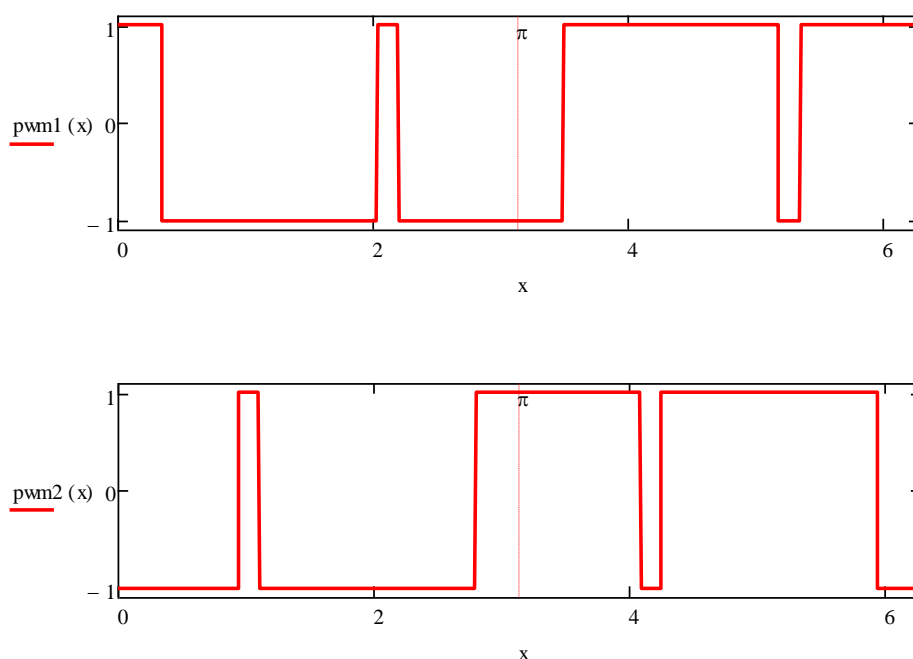


Рисунок 2.7 – Формирование моментов переключения транзисторов каждой ячейки

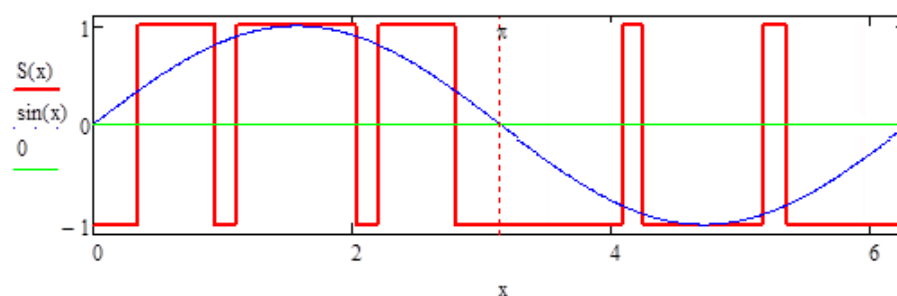


Рисунок 2.8 – Форма напряжения на входе силового фильтра

2.3 Анализ контуров протекания тока при равномерном сдвиге фаз ячеек инвертора по схеме суммирования токов

В [8, 30, 66, 69] приведены различные схемотехнические варианты построения СПЯ. Анализ литературы позволяет сделать вывод о том, что наиболее функционально пригодной структурой при минимуме коммутирующих элементов является полумостовая СПЯ.

Принципиальная схема многоячейкового инвертора с параллельным подключением полумостовых СПЯ к источнику постоянного напряжения изображена на Рисунке 2.9. Рассмотрим возможность применения фазового сдвига ячеек инвертора для формирования аппроксимированного синусоидального выходного напряжения. Отличием от традиционной схемы параллельного включения инверторов является синхронизированный сдвиг начальной фазы ячеек инвертора.

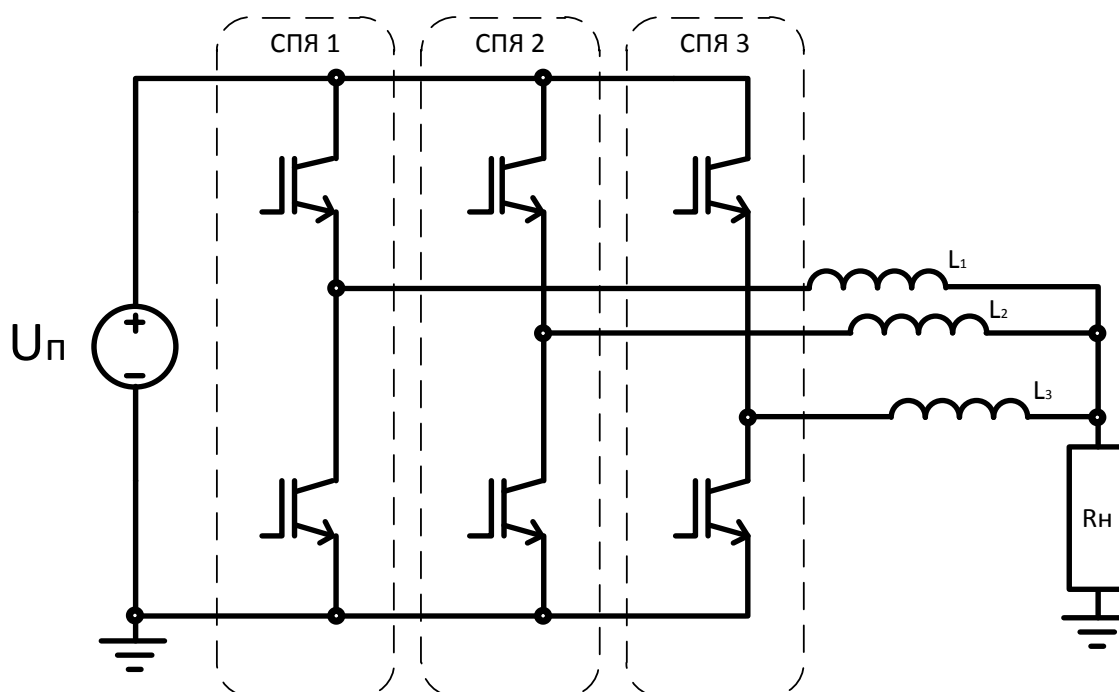


Рисунок 2.9 – Схема моделируемого инвертора с трехуровневым выходным напряжением

В соответствии с принципиальной схемой разработана компьютерная модель для изучения процессов протекающих в инверторе. В качестве примера взят инвертор, состоящий из трех ячеек, формирующий трехуровневое напряжение, при равномерном фазовом сдвиге.

Результаты моделирования представлены на Рисунке 2.11–2.13

Полученные результаты показывают форму выходного напряжения низкого качества и соответствующий спектральный состав. Однако при рассмотрении графиков распределения токов становится очевидной проблема возникновения контуров протекания тока в обход нагрузки.

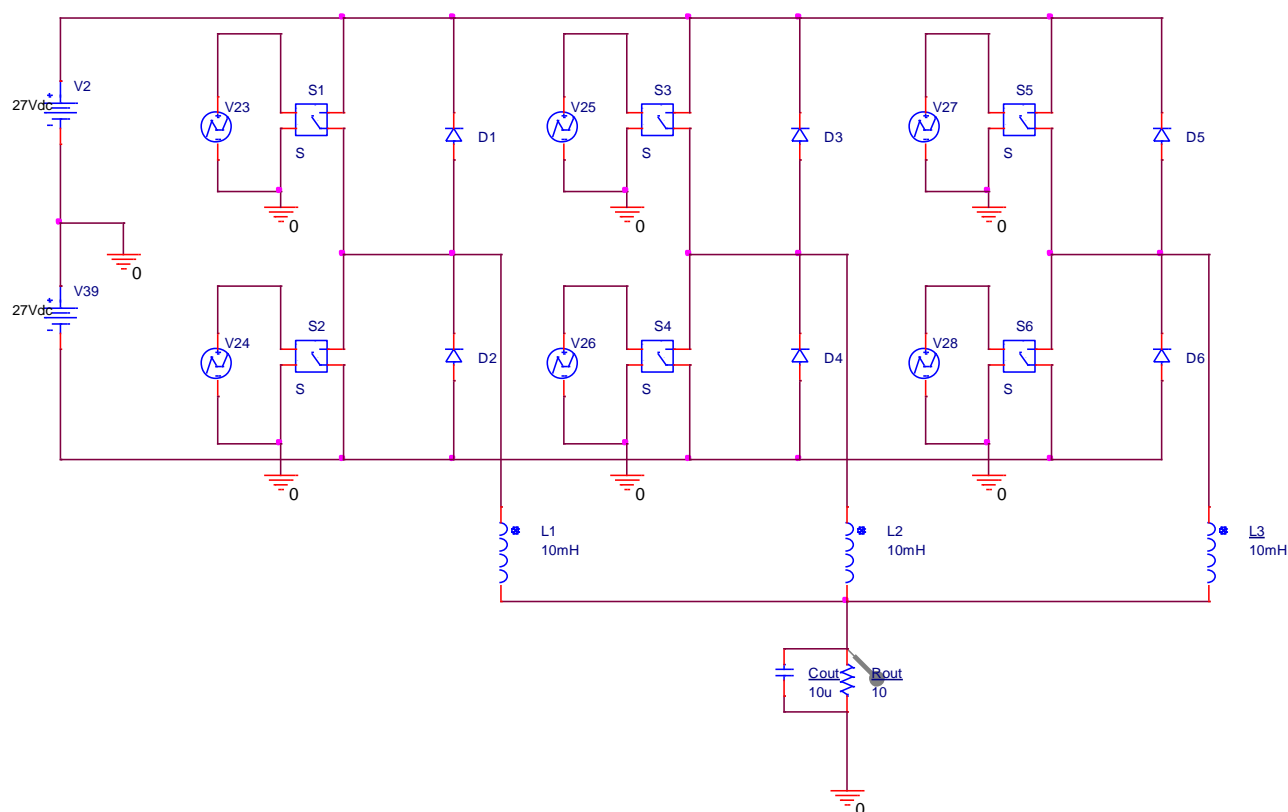


Рисунок 2.10 – Схема модели трехуровневого инвертора напряжения при параллельном подключении ячеек

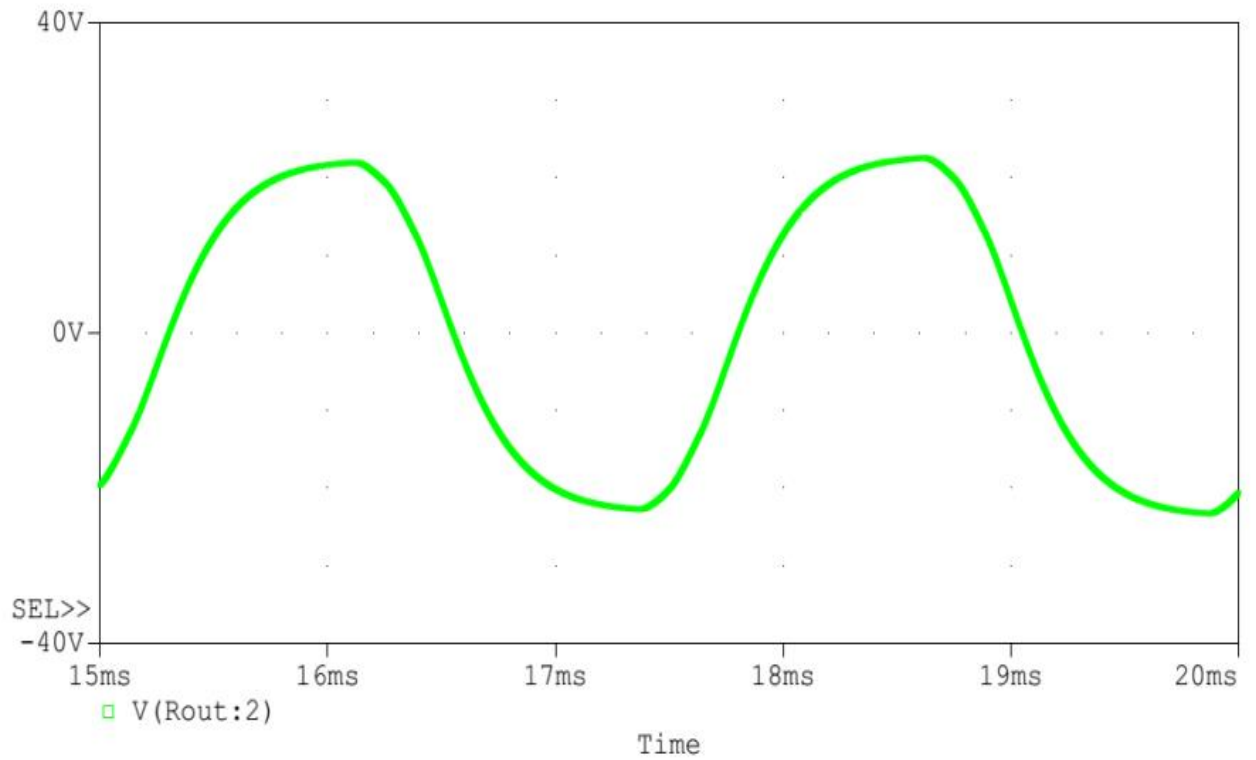


Рисунок 2.11 – Форма выходного напряжения инвертора

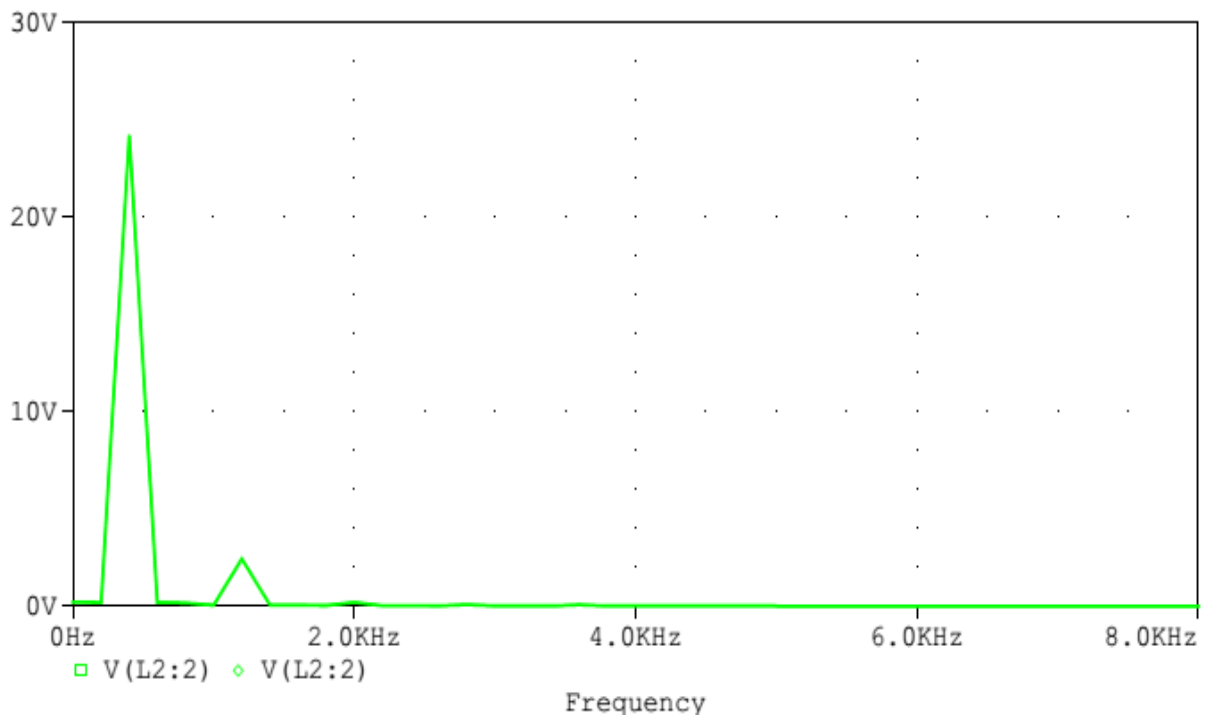


Рисунок 2.12 – Спектральный состав выходного напряжения инвертора

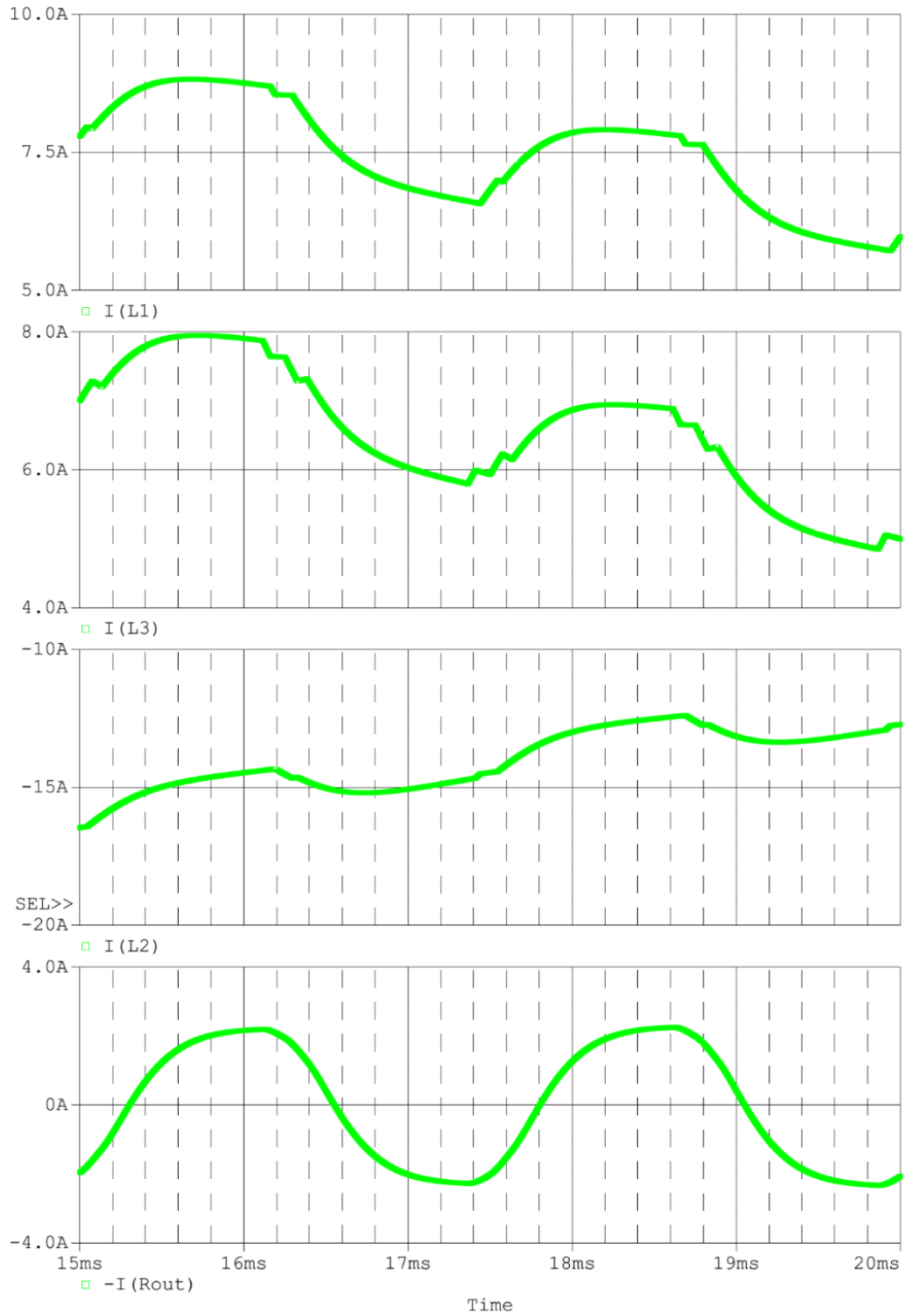


Рисунок 2.13 – Выходной ток инвертора и распределение токов между ячейками

Рассмотрим коммутацию ключей с пересечением включения верхних и нижних ключей ячеек инвертора на предмет возникновения токов, протекающих в обход нагрузки.

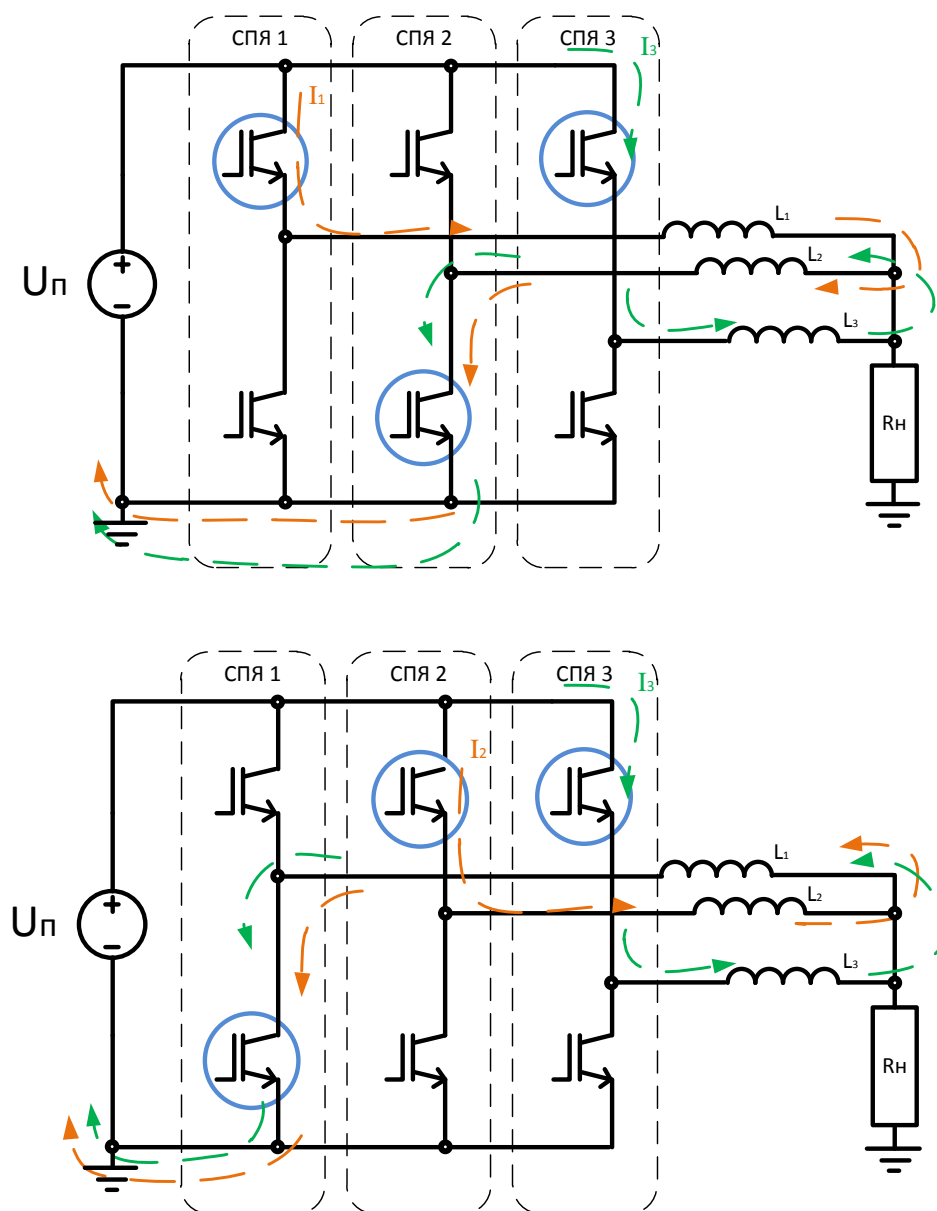


Рисунок 2.14 – Возникновение контуров протекания токов в обход нагрузки при перекрестной коммутации нижних и верхних ключей ячеек инвертора

Из приведенных схем протекания токов, видно, что контуры протекания токов в обход нагрузки могут возникать в схеме при включении одновременно любой комбинации верхних и нижних ключей инвертора. На Рисунке 2.14 токи обходного контура отмечены индексами I_1 , I_2 , I_3 . С увеличением сопротивления, токи обходного контура в разы превышают ток нагрузки.

Одним из возможных вариантов исключения токов обходного контура является внедрение дополнительной транзисторной стойки и дифференциация работы нижних и верхних ключей ячеек инвертора.

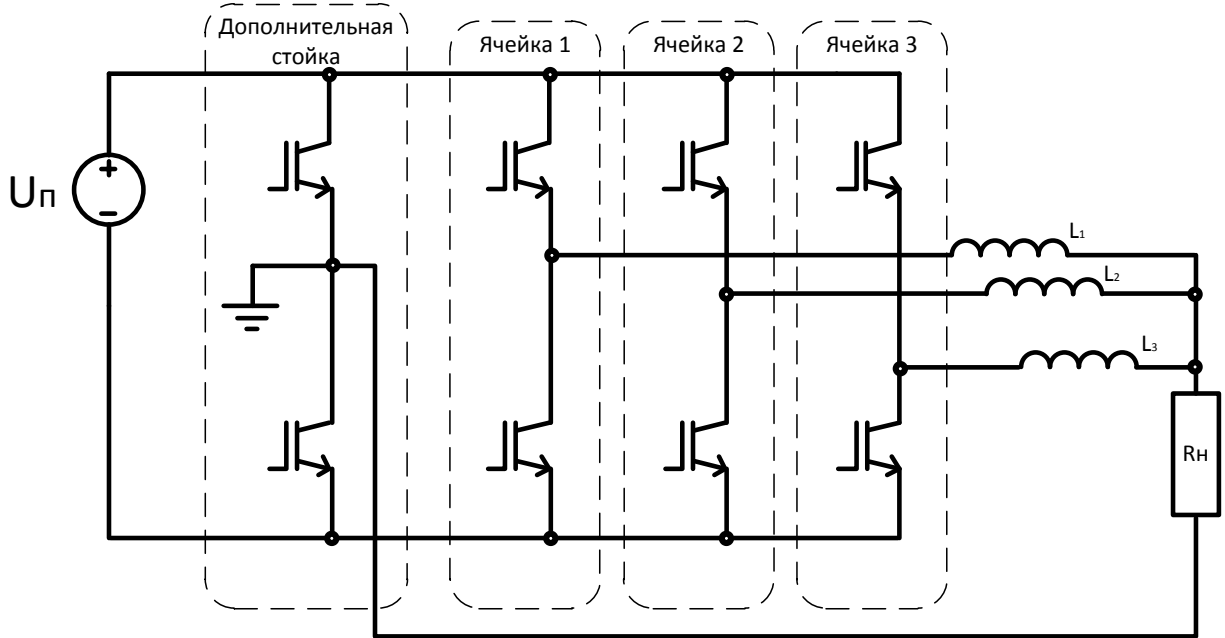


Рисунок 2.15 – Структурная схема с дополнительной стойкой

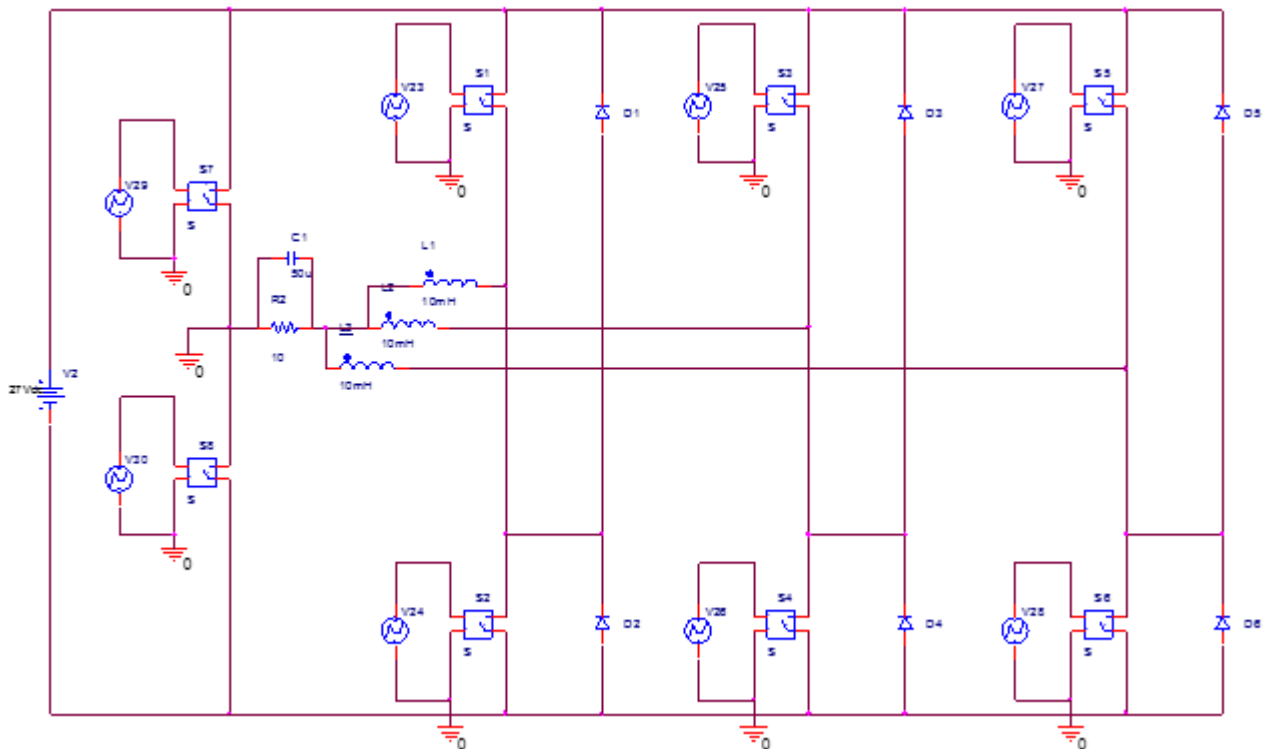


Рисунок 2.16 – Схема модели трехуровневого напряжения инвертора с коммутацией отдельно верхних и нижних ключей

Результаты моделирования представлены на Рисунках 2.17, 2.18.

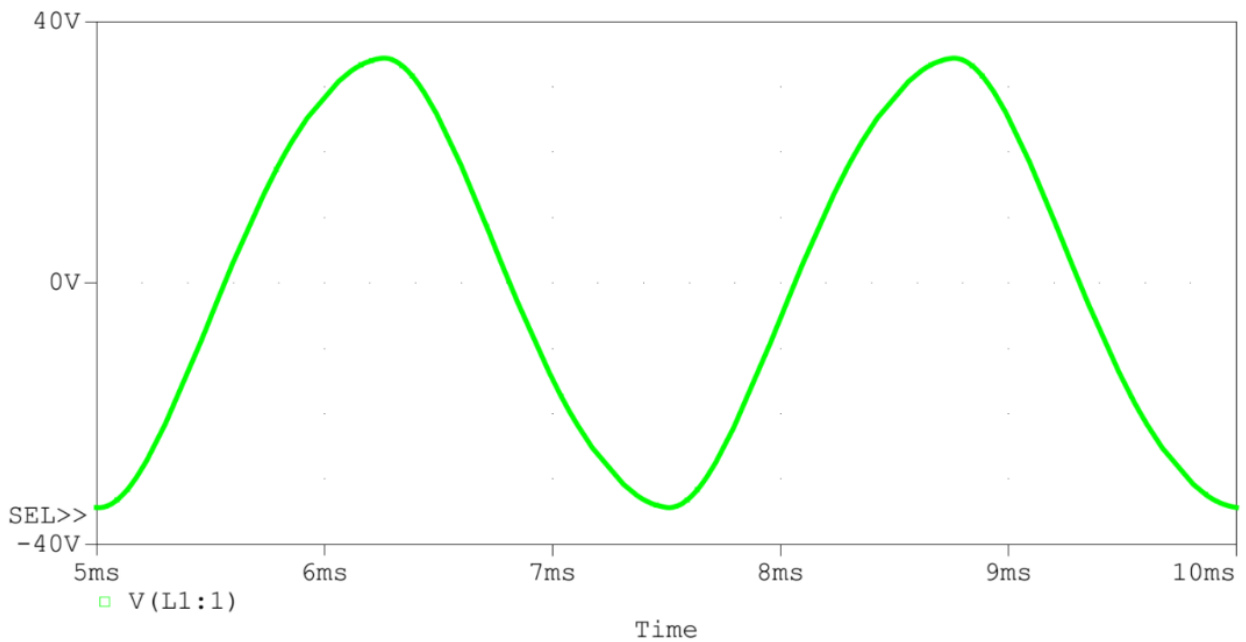


Рисунок 2.17 – Форма выходного напряжения инвертора с дополнительной стойкой

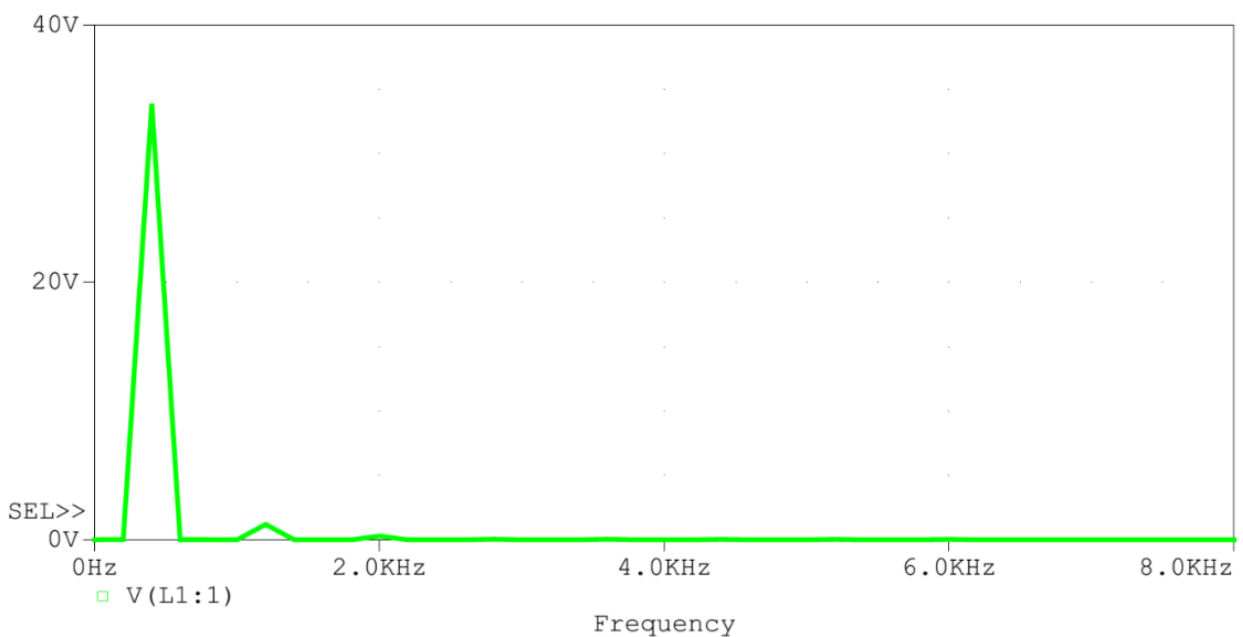


Рисунок 2.18 – Спектральный состав выходного напряжения инвертора с дополнительной стойкой

Недостатком данной схемы, Рисунок 2.17, является неполное распределение нагрузки между ячейками инвертора. На Рисунке 2.19 изображено распределение тока нагрузки на активные в данный момент ячейки.

В случае равномерного сдвига фаз ячеек инвертора ток нагрузки на единичной ячейке инвертора может достигать полного тока нагрузки. Такая схема становится неактуальной, несмотря на возможности формировать выходное ступенчатое напряжение.

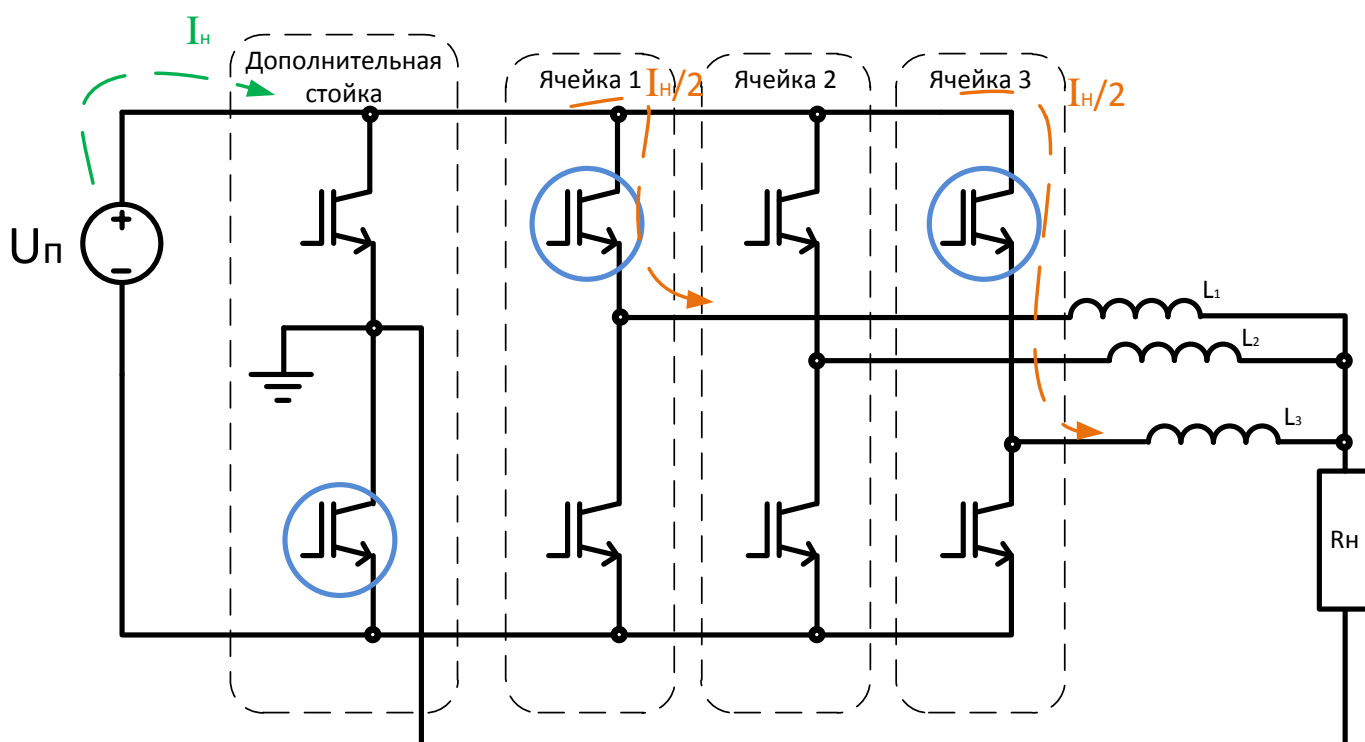


Рисунок 2.19 – Протекание тока нагрузки через активные ячейки

2.4 Трансформаторные схемы многоячейковых инверторов

Для обеспечения разделения нагрузки по отдельным ячейкам и формирования ступенчатой формы выходного напряжения инвертора при параллельном подключении ячеек к источнику постоянного напряжения подходят трансформаторные схемы инверторов. Трансформаторные схемы подробно рассмотрены в [30, 67, 29] имеют множество патентов и широкий спектр вариантов реализации.

В рамках решения поставленной задачи от использования трансформаторных схем предложено отказаться, ввиду повышенной массы и увеличенных габаритов устройства в сборе в сравнении с бестрансформаторными схемами. На Рисунке 2.21 представлен пример варианта реализации трансформатора для многоячейкового инвертора.

Расчет масс составных частей инвертора произведем из условия, что согласование уровня выходного напряжения и требуемая амплитуда сигнала обеспечивается трансформатором. Также как и ранее, в расчете учитываем только тракт преобразования энергии, поскольку управляющая часть весит незначительно; сравнение различных вариантов структур инверторов проводится при следующих условиях: мощности на выходе инверторов равны, качества входных напряжений инвертора одинаковы. В отличие от инвертора с двойным преобразованием вес и габариты устройства зависят от веса и габаритов выходного фильтра, радиаторов и дроссель–трансформатора.

Масса радиаторов зависит от тепла, выделяемого в силовых ключах конвертора и инвертора.

Суммарная масса дроссель–трансформатора, состоящая из массы сердечника и обмоток, в основном определяется габаритной мощностью, поскольку перемагничивание определяется основной частотой и поэтому практически мало зависит от высших гармоник и вследствие малого коэффициента дополнительные потери [91], поэтому потери в стали и в меди незначительны. Величины, влияющие на массу (средняя длина витка площадь окна и др.) берутся для

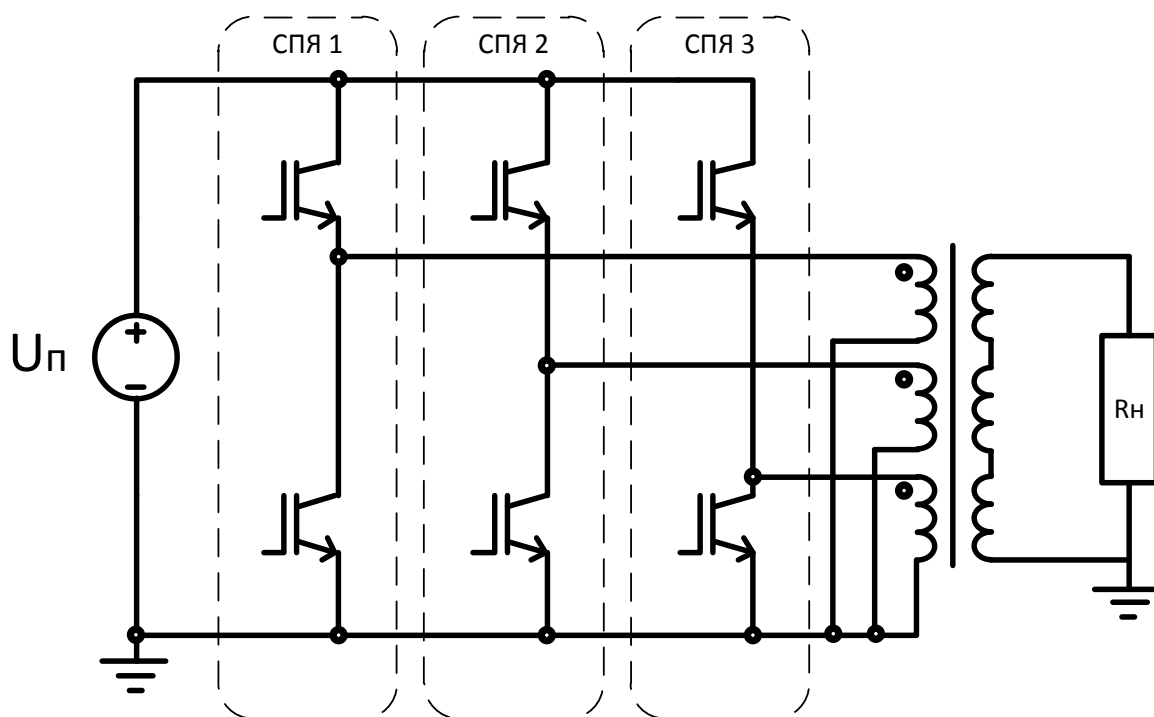


Рисунок 2.20 – Пример трансформаторной схемы многоячейкового инвертора

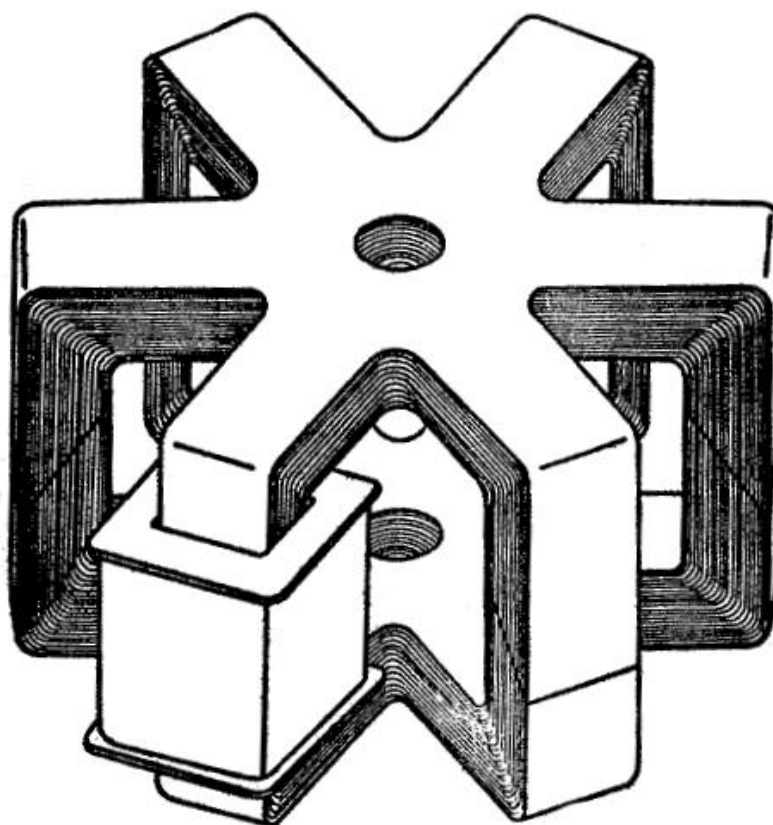


Рисунок 2.21 – Пример трансформатора для многоячейкового инвертора с суммированием токов СПЯ

расчета исходя из конкретной геометрии сердечника (Рисунок 2.21). Число витков обмоток дроссель–трансформатора, как и ранее определяется на основе закона Фарадея, после чего можно вычислить массу обмоток. С этой целью проводится расчет потерь в стали и меди, и площадь поверхности трансформатора. В случае меньшей, чем требует расчет, площади выбирается сердечник с большей габаритной мощностью.

Масса и объем выходного фильтра инвертора прямо пропорциональны его резонансной частоте, следовательно, произведение емкости и индуктивности фильтра находятся по значению выходного напряжения, собственной частоте фильтра и выходной мощности инвертора. Определение каждого из сомножителей в отдельности зависит от выполнения дополнительного требования, в качестве которого целесообразно выбирать минимум реактивной мощности элементов [9], поскольку на практике удельный вес дросселя существенно превышает удельный вес конденсатора. Следовательно, если выполнить требование по минимуму весу фильтра, то это может привести к режиму разрывных токов дросселя, повышению размаха пульсаций тока относительно расчетных и, значит, к снижению КПД устройства в целом [94].

Масса радиаторов силовых полупроводниковых приборов зависит от режима работы инвертора. Значения массы определялись по результатам ИКМ (Рисунок 2.10, 2.16).

Расчет массы теплоотвода проводим на основе энергетического расчета. По необходимой поверхности теплоотвода справочнику находим соответствующую массу радиатора.

Как видно, масса инвертора, с суммированием токов СПЯ практически мало зависит от числа ячеек (Рисунок 2.22), это связано с тем, что большую часть общей массы составляет дроссель–трансформатор, работающий на частоте сети и дроссель фильтра, спектральный состав напряжения, на входе которо-

го с ростом частоты коммутации ШИМ инверторов улучшается не столь значительно.

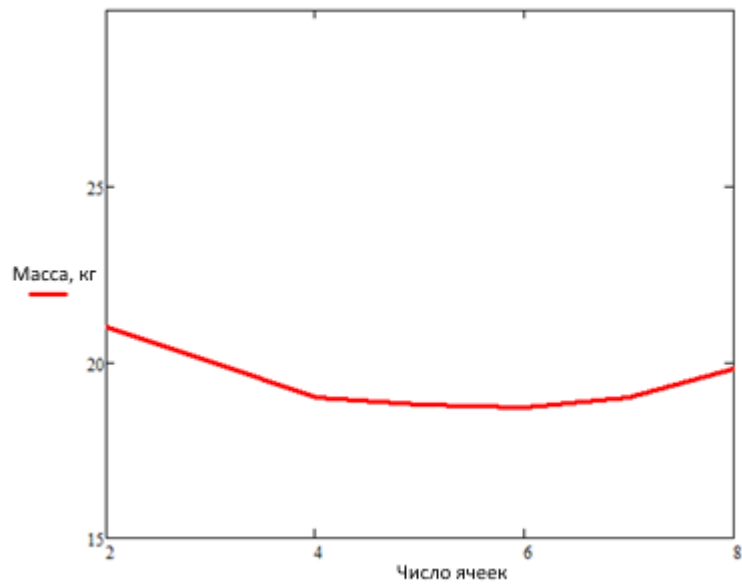


Рисунок 2.22 – Зависимость массы инвертора с суммированием тока СПЯ от числа ячеек

Выводы по 2 главе

Во второй главе рассмотрены методы построения многоячейкового инвертора с суммированием токов СПЯ и получены следующие результаты:

1. Проведенный анализ существующих решений, показал, что для многоячейкового инвертора наиболее целесообразная схема построения – полумостовая схема СПЯ.
2. Получено аналитическое выражение, показывающее, что, при параллельной работе СПЯ, максимальная мощность в нагрузку передается при нулевом сдвиге фаз.
3. Проведено исследование существующих решений, показано, что обеспечение работы СПЯ с нулевым сдвигом фаз требует значительных затрат на организацию управления и усложнения схемотехнических решений, по сравнению с работой СПЯ с фазовым сдвигом.
4. Проведено компьютерное моделирование многоячейкового инвертора с суммированием токов СПЯ и линейным сдвигом фаз с разными типами коммутации ключей, получены результаты для сравнительного анализа.
5. Показано, что при суммировании токов СПЯ и двухтактной коммутации СПЯ возможно возникновение контуров протекания токов, минуя нагрузку, при одноконтурной коммутации СПЯ невозможна полная загрузка ячеек, что значительно снижает эффективность таких инверторов.
6. Построение многоячейкового инвертора с суммированием тока и передачей энергии нагрузке через дроссель–трансформаторные схемы требует реактивных элементов, работающих на частоте сети и, как следствие, имеющих худшие массогабаритные показатели.

3. АЛГОРИТМ ФОРМИРОВАНИЯ НАПРЯЖЕНИЯ НА ВЫХОДЕ МНОГОЯЧЕЙКОВОГО ИНВЕРТОРА С РАВНОЙ ЗАГРУЖЕННОСТЬЮ ЯЧЕЕК

Интенсивное развитие альтернативных источников энергии и систем энергообеспечения на их основе, требует высокомошных преобразователей. К наиболее распространённым источникам альтернативной энергии относятся ветроэнергетические установки и солнечные станции. Для преобразования постоянного тока, генерируемого этими установками, в переменный заданного качества требуется инвертор соответствующей мощности.

Задача увеличения выходной мощности инвертора сама по себе требует нетривиальных подходов к ее решению. Она возможна путем увеличения установленной мощности силовых ключей инвертора до требуемых значений, однако, при ограничениях, определяемых состоянием современной отечественной элементной базы силовых полупроводниковых приборов и тенденции к импортозамещению, непосредственное решение этой задачи затруднено. Известно, что одним из способов увеличения выходной мощности инверторов является применение многопоточного преобразования, когда выходная мощность суммируется от нескольких отдельных инверторов, каждый из которых является ячейкой, входящей в состав многоячейкового инвертора, работающих с определенным сдвигом фаз. В главе 2 были рассмотрены возможности суммирования тока СПЯ. В этой главе показано, какие результаты можно получить при суммировании напряжений.

3.1 Способы формирования напряжения на выходе многоячейкового инвертора

Применение многоканального преобразования позволяет сформировать многоуровневое выходное напряжение, по форме приближающееся к синусоидальной.

Помимо формирования выходного напряжения с улучшенным спектральным составом, многоячейковый инвертор позволит уменьшить нагрузку на отдельные инверторы.

Наиболее известные методы формирования многоуровневого напряжения – равномерный сдвиг коммутации ячеек (Рисунок 3.1) и аппроксимируемый в трапецеидальную форму выходной сигнал (Рисунок 3.2). Также используется коммутация ячеек с нелинейным распределением по времени, которая не будет рассмотрена ввиду неравномерности нагрузок на отдельные ячейки составного инвертора.

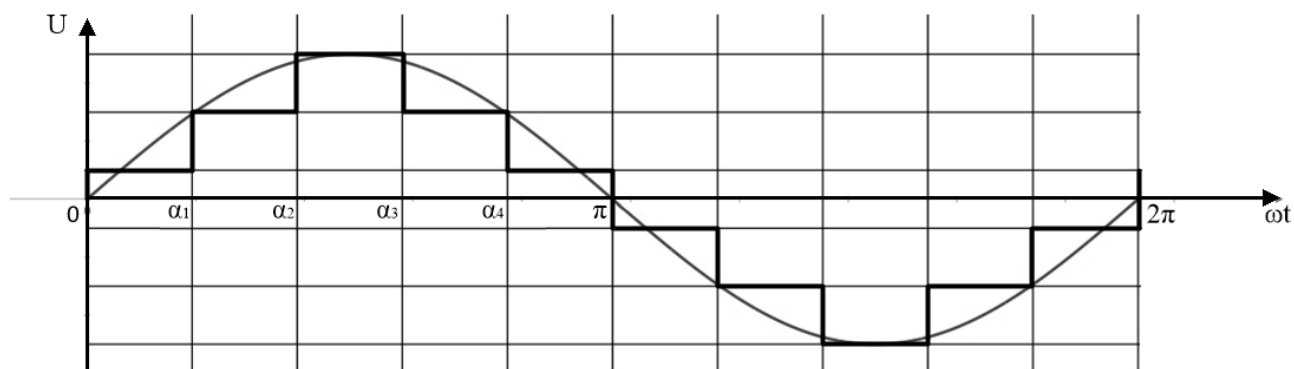


Рисунок 3.1 – Форма выходного напряжения инвертора с равномерным сдвигом включения ячеек

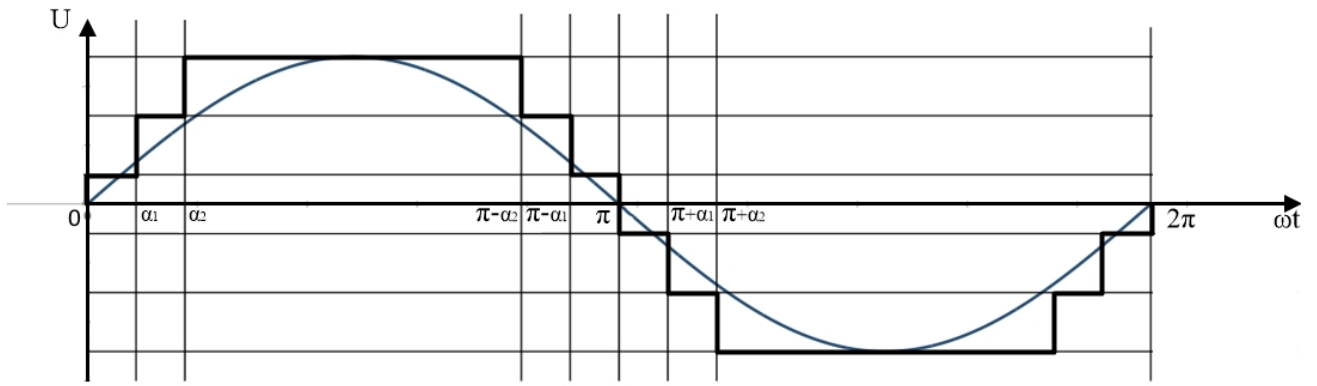


Рисунок 3.2 – Форма выходного напряжения инвертора при аппроксимации в трапецеидальную форму углов коммутации ячеек

Углы коммутации ключей инвертора при равномерном сдвиге рассчитываются по следующим формулам:

$$\Delta\alpha = \frac{\pi}{N}, \quad (3.1)$$

где N – число ячеек инвертора, α – угол сдвига момента включения ячеек инвертора

$$\alpha_1 = \Delta\alpha, \quad \alpha_i = \frac{i\pi}{N}. \quad (3.2)$$

Другим вариантом алгоритма переключения силовых ключей, когда углы включения ключей инвертора формируют выходное напряжение, аппроксимированное в трапецеидальную форму, рассчитываются по следующим формулам:

$$\Delta\alpha = \frac{2 \operatorname{ctg}\left(\frac{\pi}{3}\right)}{N-1}, \quad (3.3)$$

$$\alpha_1 = \Delta\alpha,$$

$$\alpha_i = i \cdot \frac{2 \operatorname{ctg}\left(\frac{\pi}{3}\right)}{N-1}. \quad (3.4)$$

Для обеспечения отказоустойчивости, упрощения конструкции и уменьшения массогабаритных показателей для построения многоканальной структуры целесообразно использовать одинаковые структуры ячеек. Для управления моментами переключения ячеек необходимо обеспечить работу блока управления по определенному алгоритму. Для этой цели наиболее целесообразно применение микроконтроллера, который позволит сформировать выходной сигнал заданной формы в нормальном режиме, а в случае выхода из строя какой-либо ячейки – изменить общий алгоритм работы исправных ячеек. Работоспособность всего устройства сохранится, при незначительном ухудшении формы выходного сигнала.

Вариант с равномерным смещением по числу ячеек прост в реализации, но полученные результаты становятся неудовлетворительными уже на ранних стадиях увеличения числа ячеек, так как по мере увеличения числа ячеек форма суммарного выходного напряжения в пределе стремится к треугольной. На Рисунке 3.3 приведен алгоритм включения ячеек, а на Рисунке 3.4 показано сформированное выходное напряжение при использовании трех СПЯ.



Рисунок 3.3 – Алгоритм включения отдельных ячеек при равномерном сдвиге

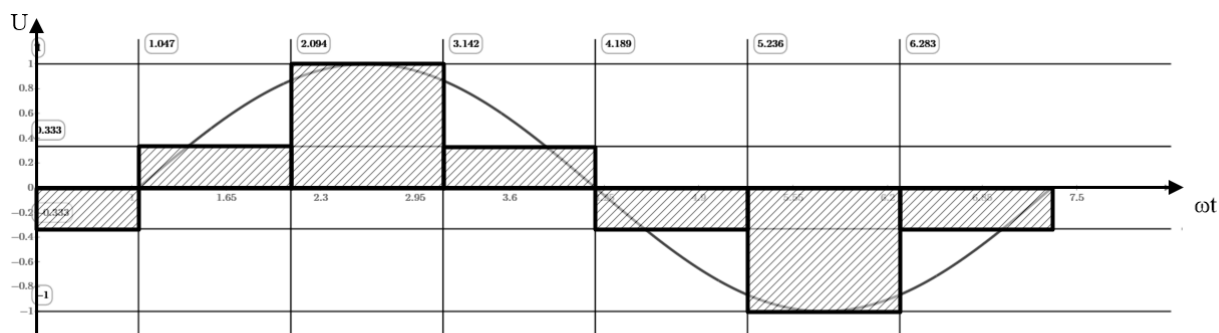


Рисунок 3.4 – Суммарное выходное напряжение инвертора с равномерным сдвигом ячеек

Второй вариант является продолжением первого, с той лишь разницей, что длительность центрального импульса увеличивается (Рисунок 3.5, 3.6). Этот метод дает лучший по сравнению с равномерным смещением включения спектр.

Известно, что оптимальным углом наклона боковой грани трапеции для обеспечения наилучшего спектра является угол в 60° .

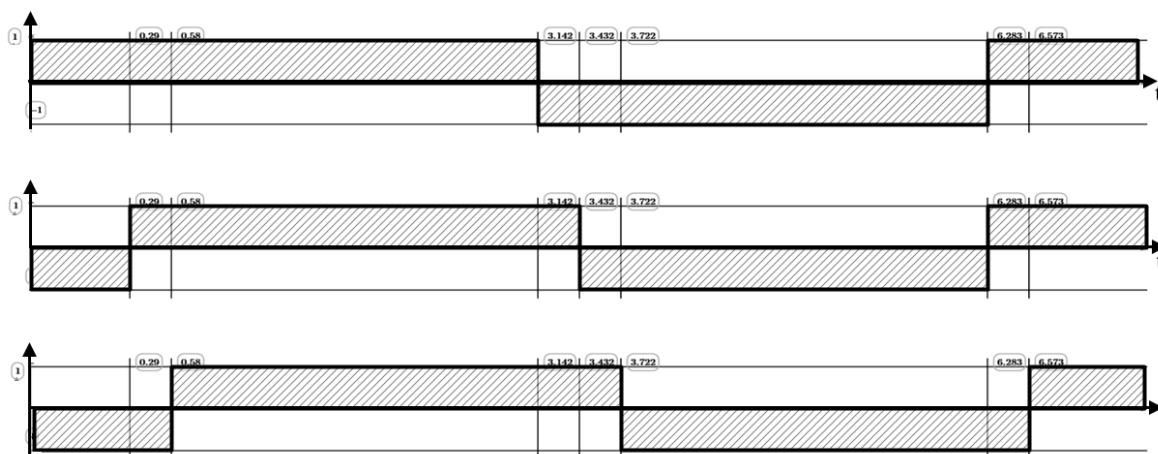


Рисунок 3.5 – Алгоритм включения отдельных ячеек при аппроксимации в трапецидальную форму выходного напряжения

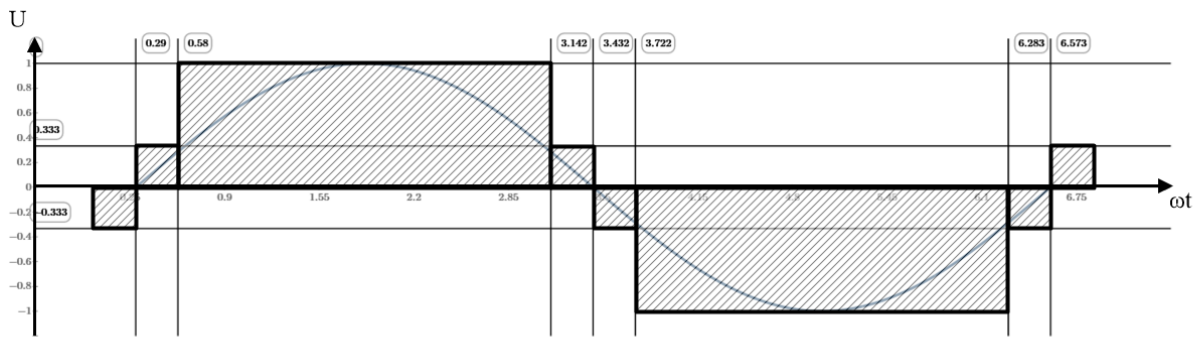


Рисунок 3.6 – Суммарное выходное напряжение инвертора при аппроксимации в трапецеидальную форму

3.2 Алгоритм формирования синусоидальной аппроксимации выходного напряжения многоячейкового инвертора

В схеме инвертора, структура которого приведена в первой главе (Рисунок 1.21), использован алгоритм приближения выходного напряжения к синусоидальной форме. Его особенность заключается в использовании синусоидального напряжения в качестве опорного для вычисления моментов коммутации силовых ключей ячеек инвертора и равномерного распределения времени работы ячеек независимо от их числа.

На Рисунке 3.7 приведен порядок работы ячеек инвертора, обеспечивающий их равномерную загрузку независимо от их числа. Заштрихованные области соответствуют интервалам работы верхних ключей полумостовых схем, незаштрихованные области соответствуют интервалам работы нижних силовых ключей полумостовых схем инвертора.

Предложенный алгоритм переключения силовых ключей ячеек инвертора позволяет создать масштабируемые схемы их переключения. Теоретически, максимальное число ячеек инвертора зависит от минимального времени коммутации силового ключа, входящего в состав одной ячейки инвертора [1].

Рассматривается метод формирования выходного напряжения по алгоритму, аппроксимирующему синусоидальный сигнал и обеспечивающему равномерную нагрузку единичных ячеек инвертора. Такой алгоритм позволит улучшить выходное напряжение инвертора, уменьшить массогабаритные показатели фильтров, а равномерная нагрузка ячеек – унифицировать единичный инвертор и повысить гибкость системы в случае выхода из строя какого-либо компонента.

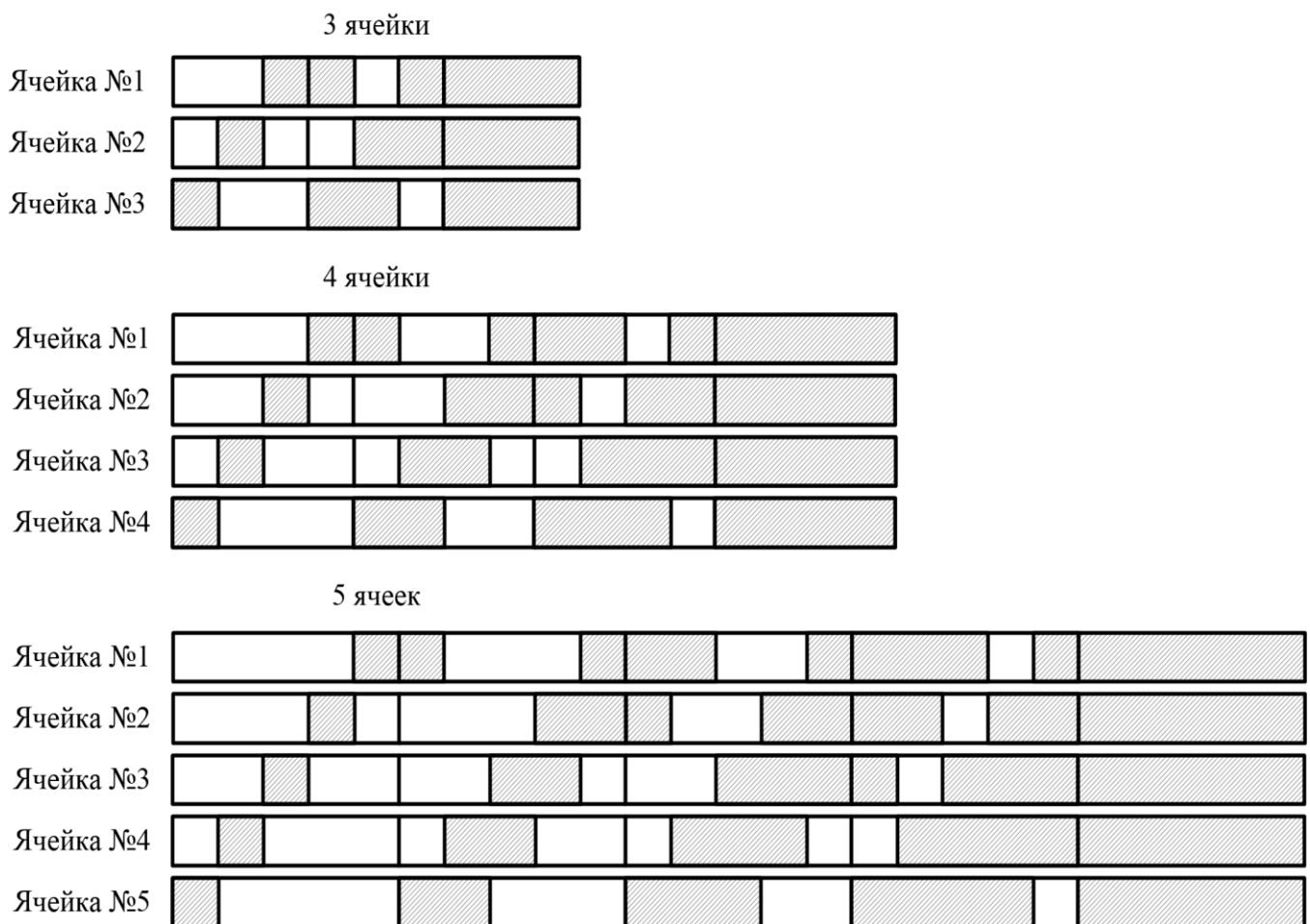


Рисунок 3.7 – Порядок работы ячеек инвертора

В исследуемой схеме инвертора использован алгоритм приближения выходного напряжения к синусоидальной форме. Его особенность заключается в использовании синусоидального напряжения в качестве опорного для вычисле-

ния моментов коммутации силовых ключей ячеек инвертора и равномерного распределения времени работы ячеек независимо от их числа. Расчеты проводились исходя из требований современного стандарта трехфазной бортовой сети переменного тока с фазным напряжением 115 В с частотой 400 Гц.

Описание работы алгоритма. В разработанном алгоритме моделируемый сигнал представляет собой многоуровневую аппроксимацию синусоидального сигнала. Аппроксимированный сигнал имеет амплитуду идентичную опорной синусоиде и описывает синусоиду по ее высшей точке.

Исходя из числа силовых ячеек инвертора, необходимо определить моменты переключения уровней напряжения как $Y_{1A} = \sin\alpha_1$. Из условия равенства уровней напряжения $Y_{A1} = Y_{A2}, \dots, Y_{AN}$ определяем моменты переключения как точки пересечения последующих заданных уровней аппроксимирующего напряжения с опорной синусоидой на первой четверти периода.

В случае нечетного числа ячеек, значения уровней напряжения определяются по следующей формуле:

$$Y_{A_i} = \frac{\frac{N}{2} - i}{\frac{N}{2}}, \quad (3.5)$$

где N – число ячеек инвертора,

$i = 0 \dots N$ – порядковый номер уровня напряжения.

Точки пересечения синусоидального сигнала и аппроксимирующего определяются по формуле:

$$\alpha_i = \arcsin \frac{\frac{N}{2} - i}{\frac{N}{2}}. \quad (3.6)$$

Необходимо отметить, в отличие от четного числа ячеек, которое будет

рассмотрено ниже, для нечетного числа ячеек добавляются дополнительные моменты переключения в точках пересечения синусоидой оси ординат. Ввиду специфики расчета эти точки не описываются указанными выше формулами, но очевидны при построении аппроксимированного напряжения.

На Рисунке 3.8 изображены линии пересечения уровней напряжения и опорного синусоидального напряжения. В качестве примера рассмотрим инвертор, состоящий из трех ячеек. В этом случае возможны следующие уровни напряжения: -1 , $-1/3$, $1/3$, 1 .

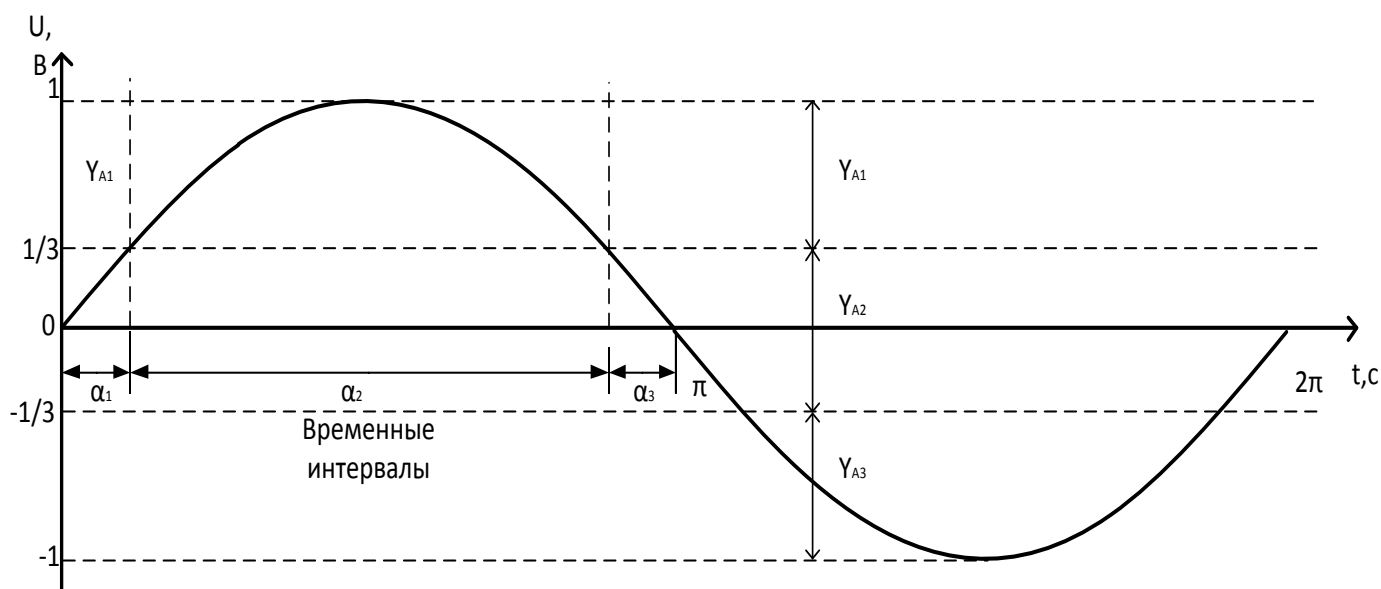


Рисунок 3.8 – Формирование аппроксимирующего напряжения

Для обеспечения равномерной нагрузки всех ячеек инвертора каждый временной интервал формирования уровня аппроксимирующего напряжения разбивается на равные субинтервалы по количеству ячеек инвертора [1].

Моменты переключения силовых ключей ячеек инвертора определяются по следующей формуле:

$$\alpha_i^j = \frac{\alpha_{i+1} - \alpha_i}{N} + \alpha_{i-1}^j, \quad (3.7)$$

где $j = 1 \dots N$ – порядковый номер субинтервала уровня напряжения.

На Рисунке 3.9 показано разбиение интервалов на субинтервалы для определения моментов переключения силовых ключей ячеек инвертора.



Рисунок 3.9 – Разбиение уровней напряжения по времени включения каждой ячейки, исходя из числа ячеек

Алгоритм переключения подразумевает как последовательное включение ячеек, так и их параллельную работу. На Рисунке 3.10 приведена диаграмма переключения силовых ключей инвертора и получаемый суммарный аппроксимирующий сигнал. На первом интервале сумма напряжений всех ячеек равна одной трети входного напряжения, на втором интервале сумма напряжений

равна входному напряжению, на третьем – опять одной трети входного напряжения и т.д.

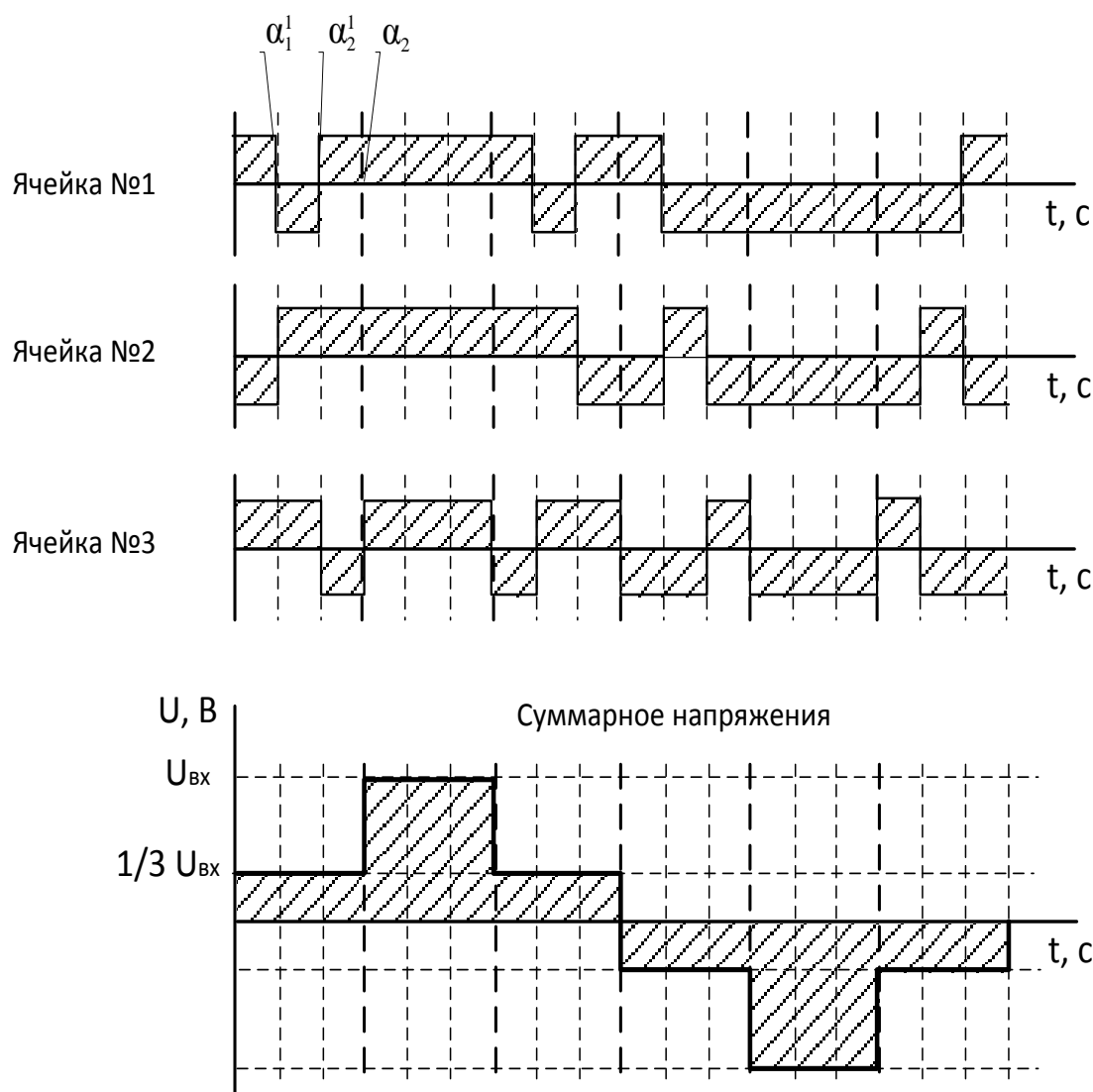


Рисунок 3.10 – Алгоритм переключения ключей ячеек на каждом уровне напряжения

В качестве исследуемой модели выбран инвертор с числом ячеек равным семи. Моменты переключения ключей ячеек получены согласно описанному выше алгоритму.

Согласно формуле (3.5), определяются значения уровней напряжения. Для семи-ячейкового инвертора эти значения:

По формуле (3.6) вычисляем моменты переключения силовых ключей ячеек инвертора. В Таблице 3.1 приведены результаты вычислений моментов переключения силовых ключей для выходного напряжения частотой 400 Гц.

Таблица 3.1 Моменты переключений для выходного напряжения частотой 400 Гц для трех ячеек

α_1	α_2	α_3	α_4	α_5	α_6	α_7
0,0570	0,1762	0,3165	0,9334	1,0737	1,1929	1,25

Субинтервалы переключения определяются согласно формуле (3). Результаты вычислений представлены в Таблице 3.2.

Таблица 3.2 Субинтервалы переключения для выходного напряжения частотой 400 Гц для трех ячеек

Номер ступени напряжения	Номер субинтервала						
	1	2	3	4	5	6	7
1	0,00815	0,01630	0,02444	0,03259	0,04074	0,04889	0,05704
2	0,07406	0,09109	0,10812	0,12515	0,14217	0,15920	0,17623
3	0,19628	0,21632	0,23637	0,25642	0,27647	0,29651	0,31656
4	0,40469	0,49281	0,58094	0,66906	0,75719	0,84531	0,93344
5	0,95349	0,97353	0,99358	1,01363	1,03368	1,05372	1,07377
6	1,09080	1,10783	1,12485	1,14188	1,15891	1,17594	1,19296
7	1,20111	1,20926	1,21741	1,22556	1,23370	1,24185	1,25000

В случае четного числа ячеек, происходит смещение амплитуды сигнала аппроксимации относительно максимального уровня опорной синусоиды [92]. Величина значения амплитуды напряжения аппроксимации Y_A рассчитывается

из условия максимума отношения площадей под кривой аппроксимирующего сигнала и под кривой опорного синусоидального сигнала на половине периода рассматриваемой функции как:

$$\gamma = \frac{S_A}{S_{\sin}}, \quad (3.8)$$

где S_A – площадь под кривые аппроксимации;

S_{\sin} – площадь под опорным синусоидой

Задаваясь числом ячеек и значением угла переключения первого уровня аппроксимирующего напряжения $\alpha_1 > 0$, вычисляем амплитуду первого уровня аппроксимирующего напряжения как $Y_{1A} = \sin \alpha_1$. Из условия равенства уровней напряжений $Y_{2A} = 2Y_{1A}, \dots, Y_{NA} = NY_{1A}$ и ограничении $Y_A = \sum Y_{NA} < 1$, определяем углы переключения как точки пересечения последующих заданных уровней аппроксимирующего напряжения с опорной синусоидой на первой четверти периода. Затем вычисляем величину площади под кривой аппроксимирующего напряжения. Последовательным приближением находим максимум отношения (3.8) и соответствующую Y_A .

Рассмотрим инвертор, состоящий из четырех ячеек. Согласно (3.8), $\gamma = 0,72$ при $Y_A = 0,8$.

Точки пересечения синусоидального сигнала и аппроксимирующего определяются по формуле:

$$\alpha_i = \arcsin \frac{Y \left(\frac{N}{2} - i \right)}{\frac{N}{2}}, \quad (3.9)$$

где N – число ячеек инвертора,

$$i = 0 \dots N.$$

На Рисунке 3.11 изображены линии пересечения уровней напряжения и опорного синусоидального напряжения.

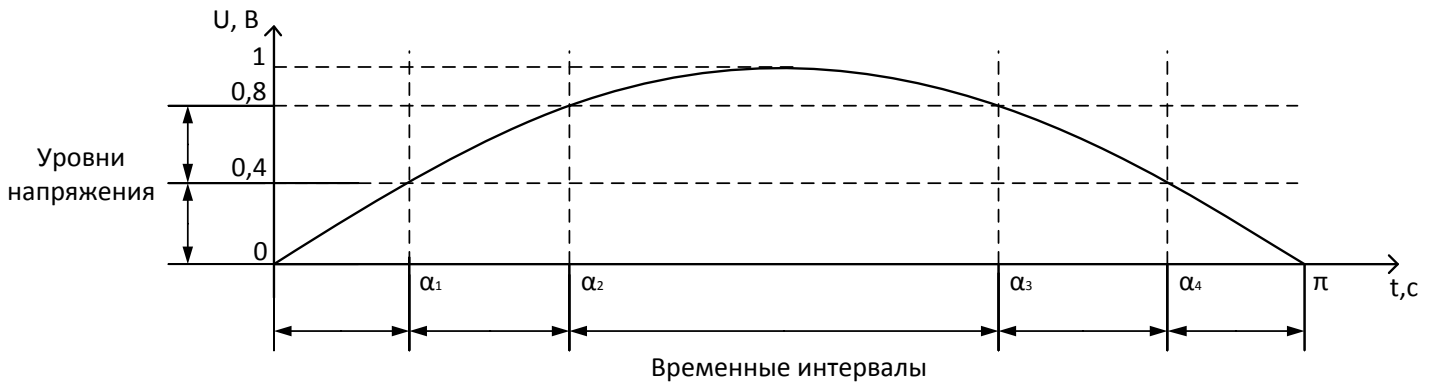


Рисунок 3.11 – Формирование аппроксимирующего напряжения

Моменты переключения силовых ключей ячеек инвертора определяются по следующей формуле:

$$\alpha_i^j = \frac{\alpha_{i+1} - \alpha_i}{N} + \alpha_{i-1}^j, \quad (3.10)$$

где $j = 1 \dots N$ – порядковый номер субинтервала уровня напряжения.

На Рисунке 3.12 показано разбиение интервалов на субинтервалы для определения моментов переключения силовых ключей ячеек инвертора.

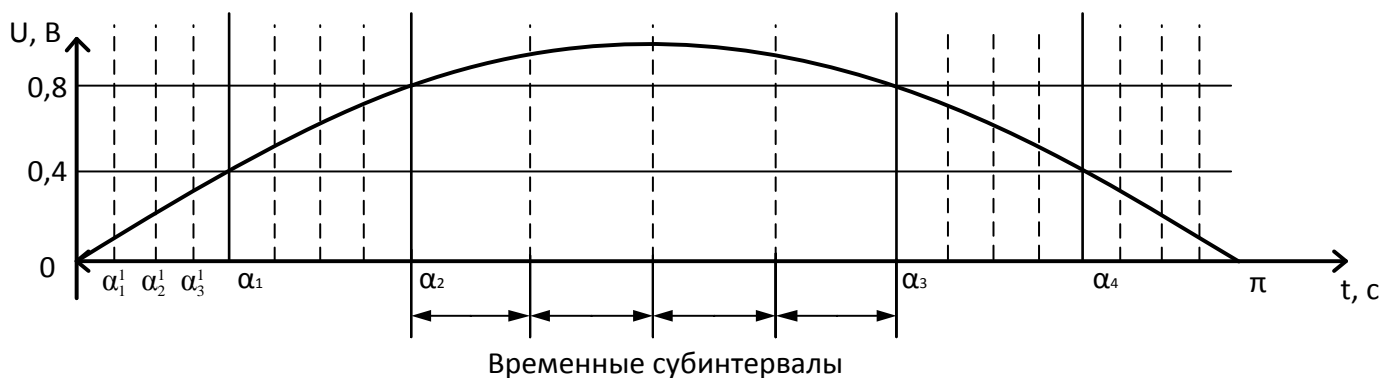


Рисунок 3.12 – Разбиение уровней напряжения по времени включения каждой ячейки, исходя из числа ячеек

На Рисунке 3.13 приведена диаграмма переключения силовых ключей инвертора и суммарный аппроксимирующий сигнал. На первом интервале сумма напряжений всех ячеек равна нулю, на втором интервале сумма напряжений равна половине входного напряжения, на третьем – входному напряжению и так далее.

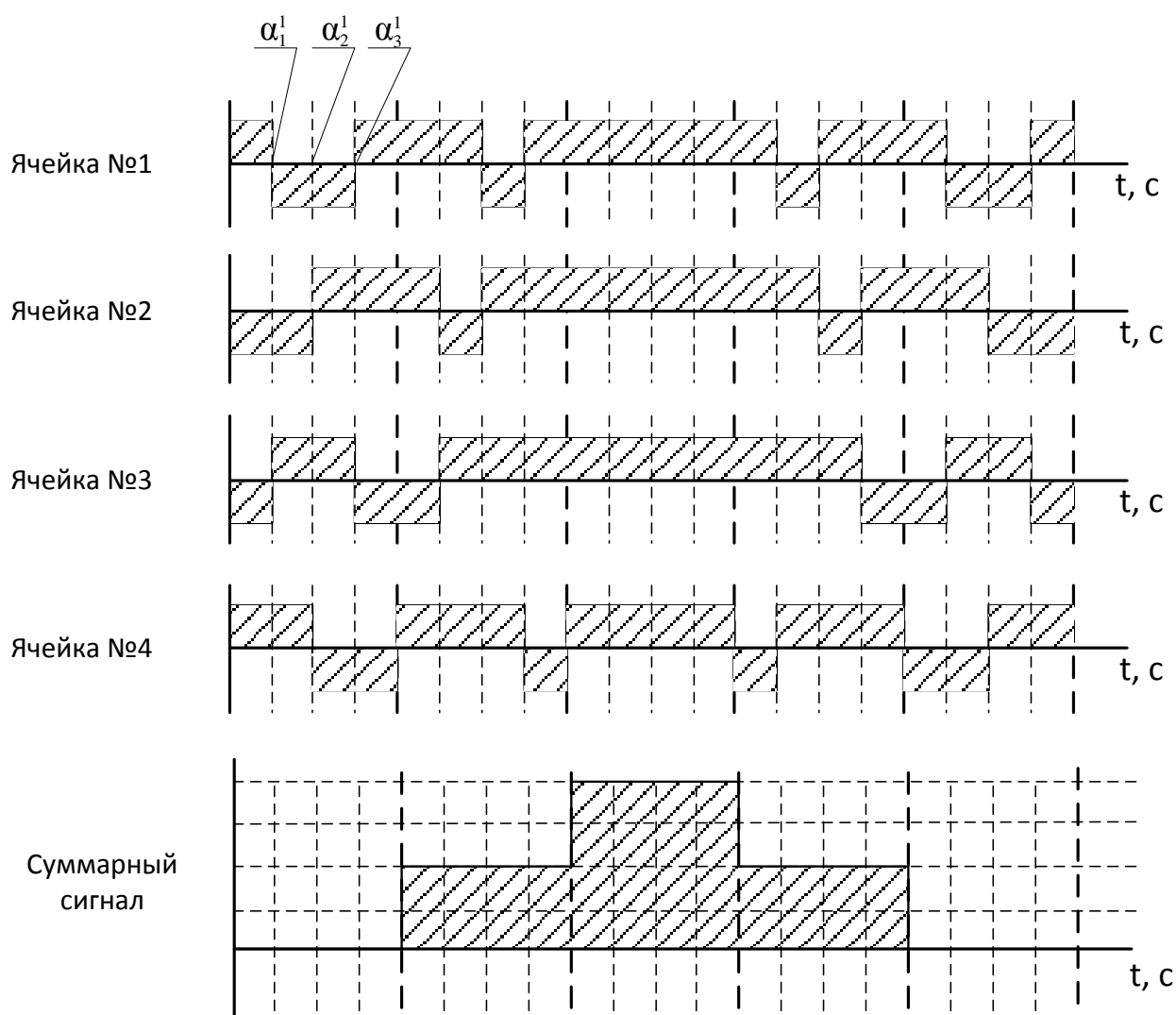


Рисунок 3.13 – Алгоритм переключения ключей ячеек на каждом уровне напряжения

Рассмотрим инвертор с числом ячеек равным восьми. Моменты переключения ключей ячеек получены согласно описанному выше алгоритму.

Согласно формуле (3.8), оптимальная величина верхнего уровня составляет 0,9, при этом значение коэффициента аппроксимации амплитуды равно 0,839.

Согласно формуле (3.9), вычисляем углы переключения силовых ключей ячеек инвертора. В Таблице 3.3 приведены результаты вычислений углов переключения силовых ключей для выходного напряжения частотой 400 Гц.

Таблица 3.3. Моменты переключений для выходного напряжения частотой 400 Гц для четырех ячеек

α_1	α_2	α_3	α_4	α_5	α_6	α_7	α_8
0,0954	0,1969	0,3155	0,4986	0,7513	0,9344	1,053	1,1545

Субинтервалы переключения определяются согласно формуле (3.10).

Работа алгоритма проверена в программном пакете OrCAD Pspice.

На Рисунке 3.14 представлена общая модель многоячейкового инвертора. Все результаты были получены в рамках этой модели, варьировались только число ячеек, алгоритм формирования выходного напряжения, использование ШИМ и выходного фильтра.

Результаты моделирования представлены на Рисунках 3.15 – 3.28.

3.3 Анализ результатов моделирования инверторов различных способов формирования выходного напряжения

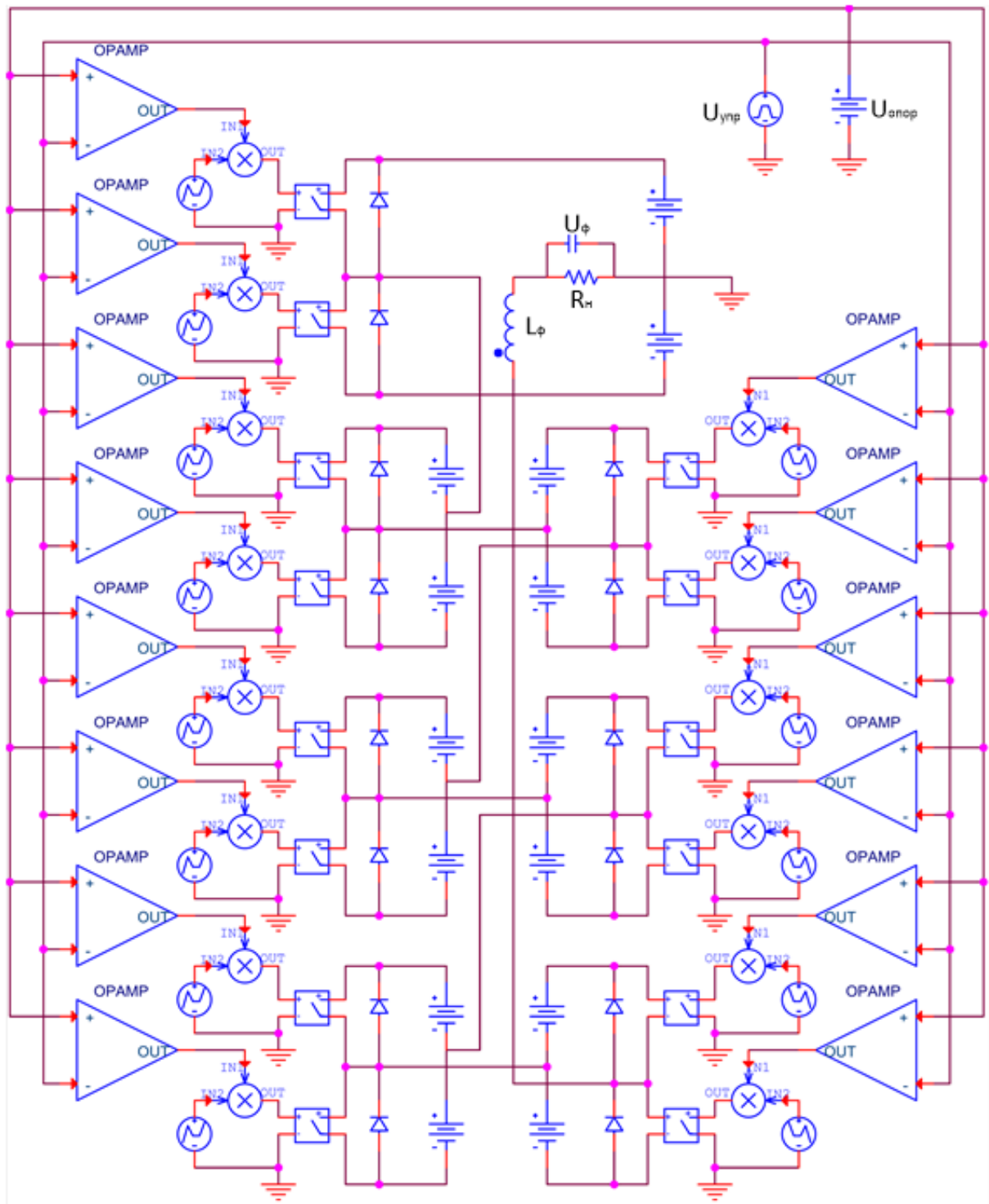


Рисунок 3.14 – Компьютерная модель многоячейкового инвертора с ШИМ регулированием

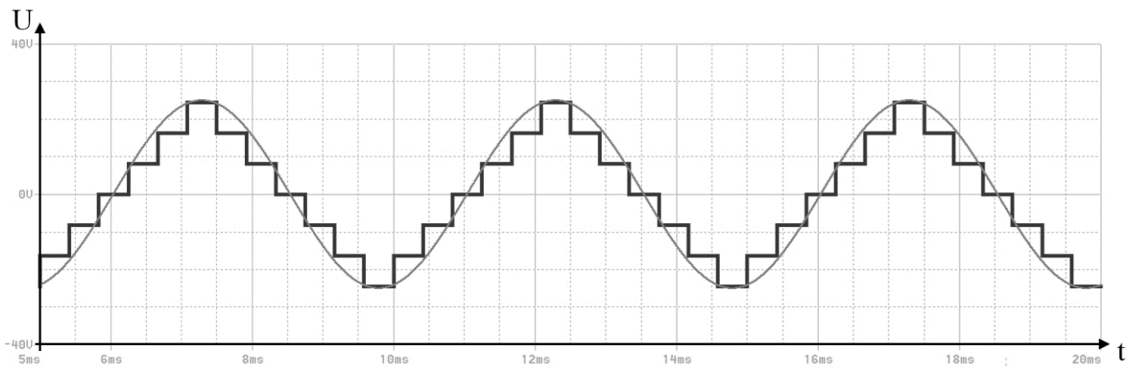


Рисунок 3.15 – Выходное напряжение модели шести–ячейкового инвертора с равномерным смещением ячеек в сравнении с синусоидальным сигналом

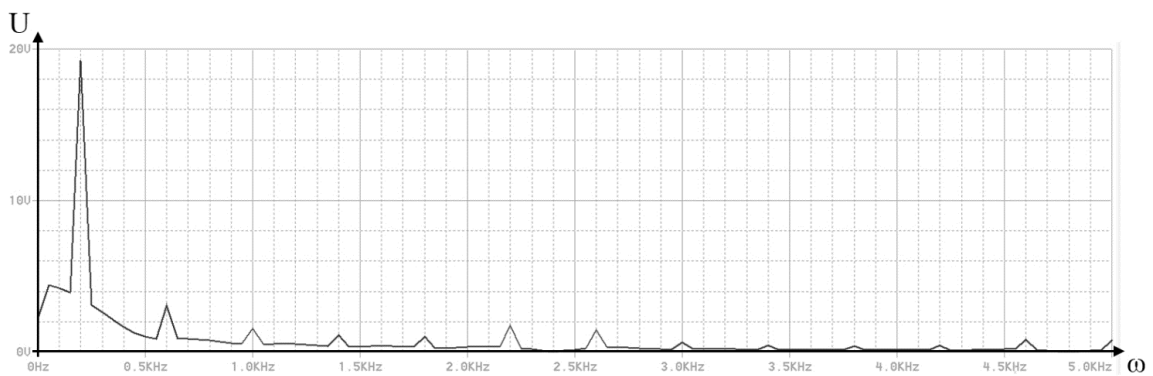


Рисунок 3.16 – Спектральный состав выходного сигнала шести–ячейкового инвертора с равномерным смещением ячеек

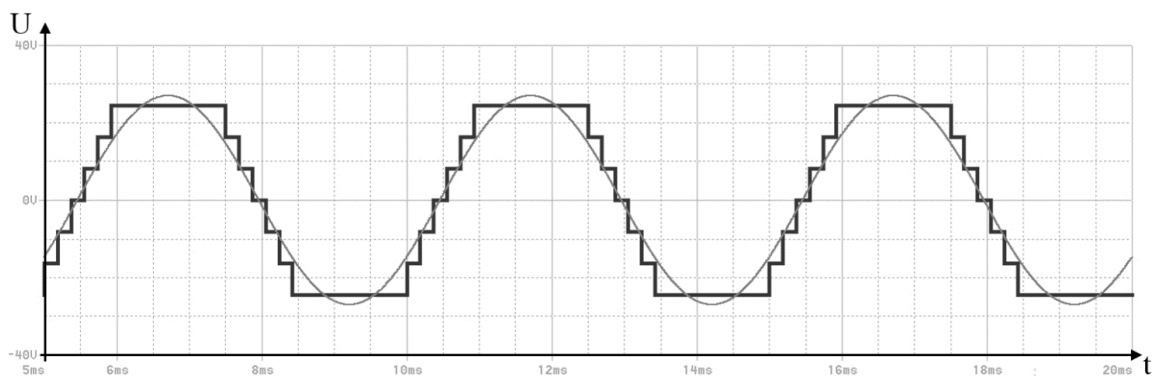


Рисунок 3.17 – Выходное напряжение модели шести–ячейкового инвертора при аппроксимации в трапецидальную форму в сравнении с синусоидальным сигналом

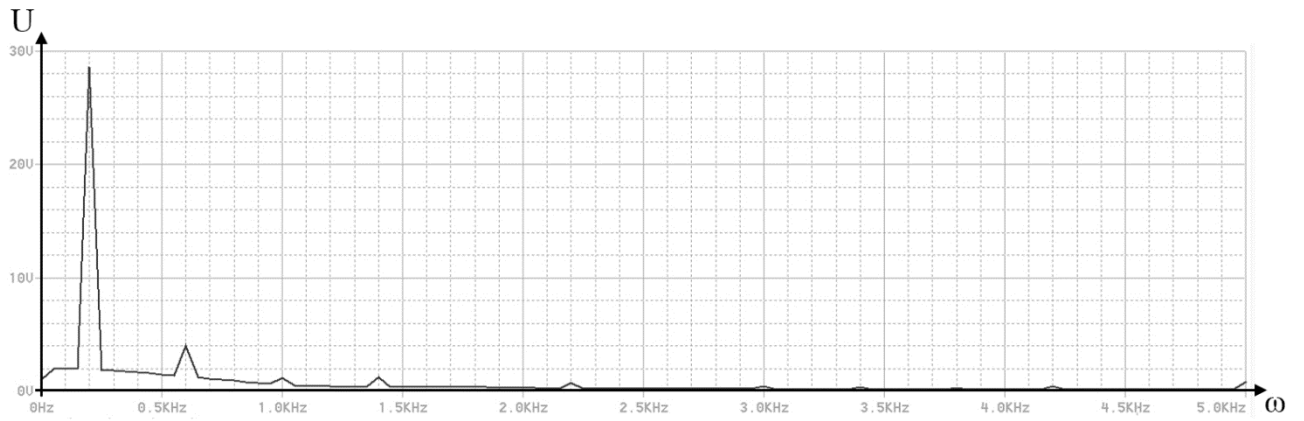


Рисунок 3.18 – Спектральный состав выходного напряжения шести–ячейкового инвертора при аппроксимации в трапецеидальную форму

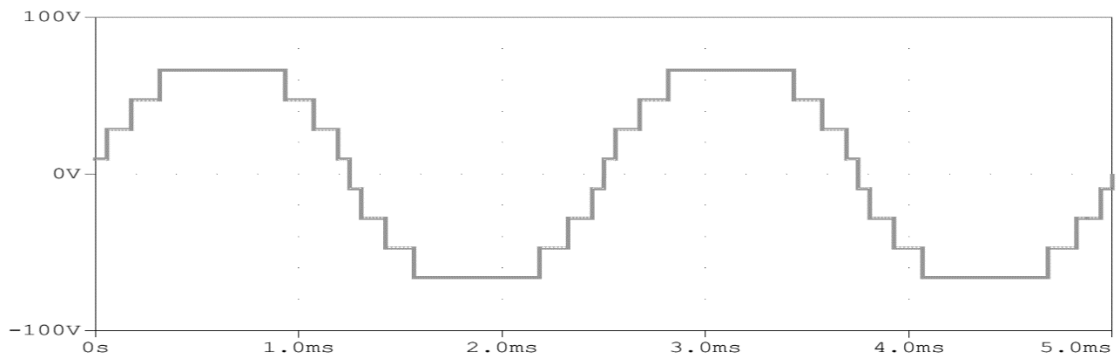


Рисунок 3.19 – Выходное напряжение семи–ячейкового инвертора без использования выходного фильтра и ШИМ

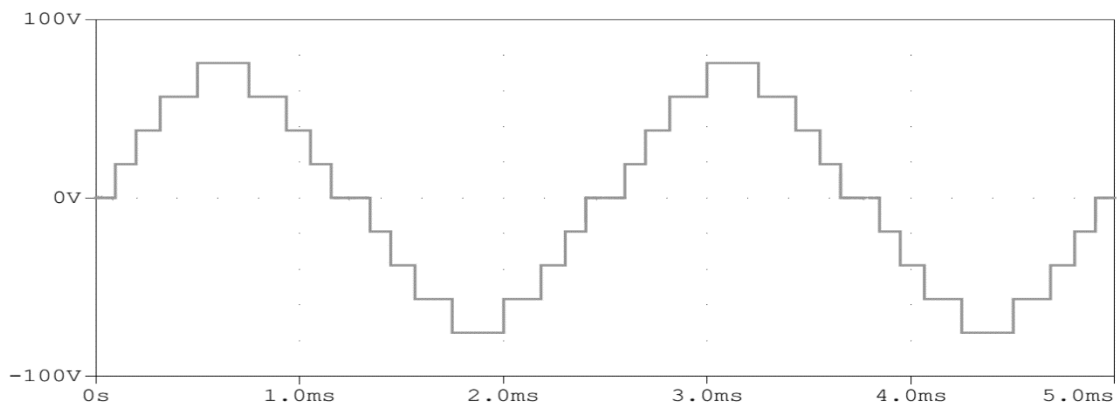


Рисунок 3.20 – Выходное напряжение восьми–ячейкового инвертора без использования выходного фильтра и ШИМ

Выходное напряжения инвертора с нечетным числом силовых ячеек характеризуется более широкой формой сигнала, обусловленной тем, что при расчетах моментов переключения аппроксимируемый сигнал описывает опорную синусоиду, а не вписывается внутрь ее, как в случае с четным числом ячеек.

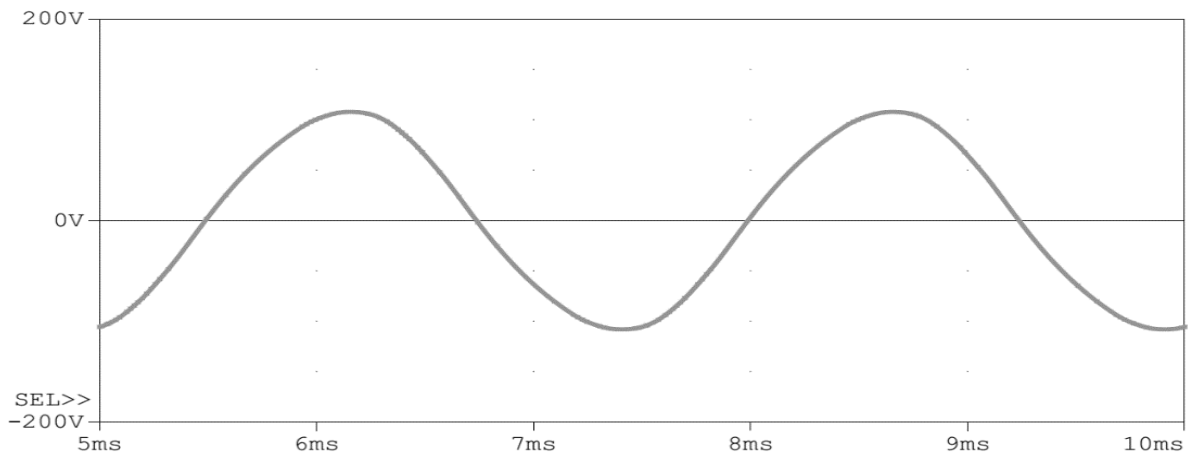


Рисунок 3.21 – Напряжение на выходе фильтра семи–ячейкового инвертора с применением фильтра

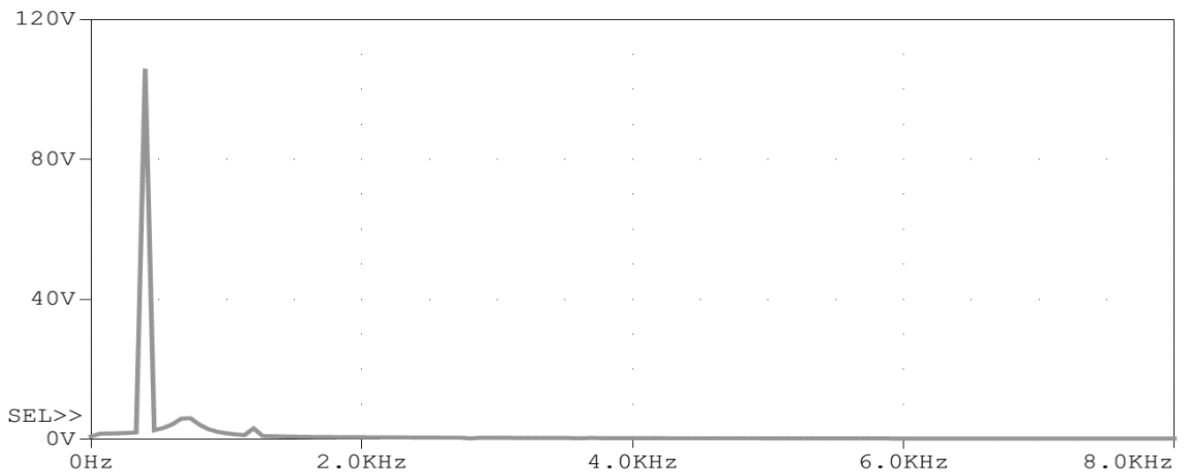


Рисунок 3.22 – Спектральный состав напряжения на выходе фильтра семи–ячейкового инвертора с применением фильтра

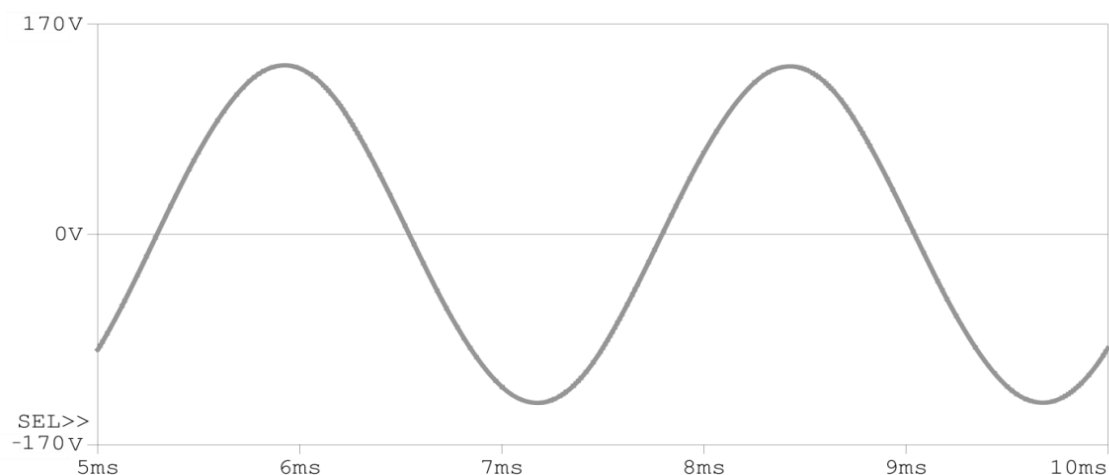


Рисунок 3.23 – Напряжение на выходе фильтра восьми–ячейкового инвертора с применением фильтра

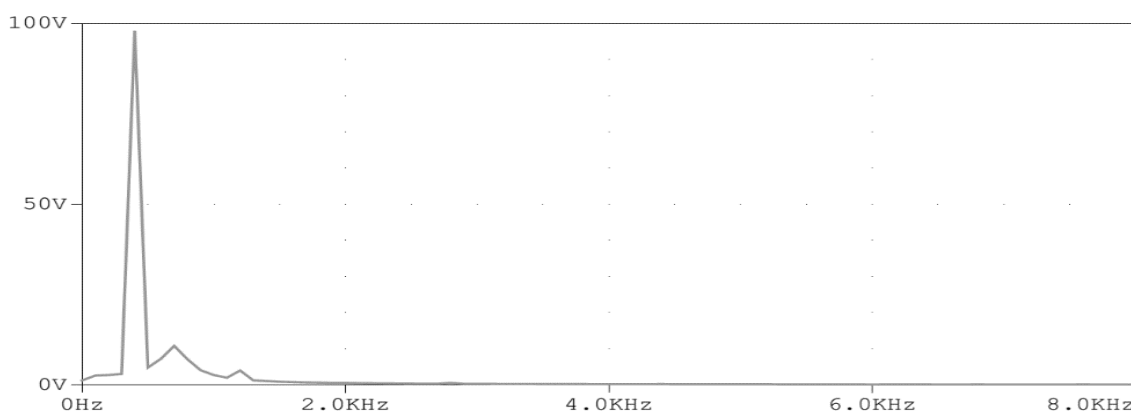


Рисунок 3.24 – Спектральный состав напряжения на выходе фильтра восьми–ячейкового инвертора с применением фильтра

При моделировании напряжений, представленных на Рисунках 3.25 и 3.27 применялся фильтр с одинаковыми параметрами. Спектральный анализ полученных напряжений показывает меньшее значение третьей и пятой гармоник в случае моделирования инвертора с семью ячейками.

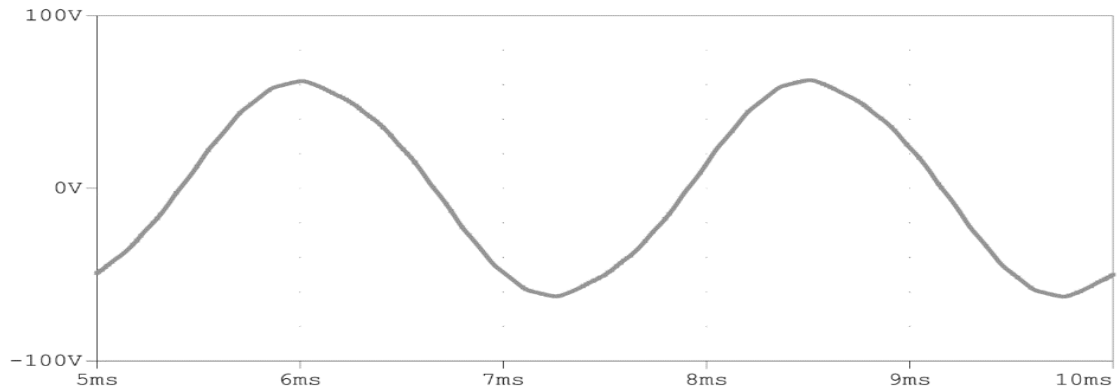


Рисунок 3.25 – Напряжение на выходе фильтра семи–ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

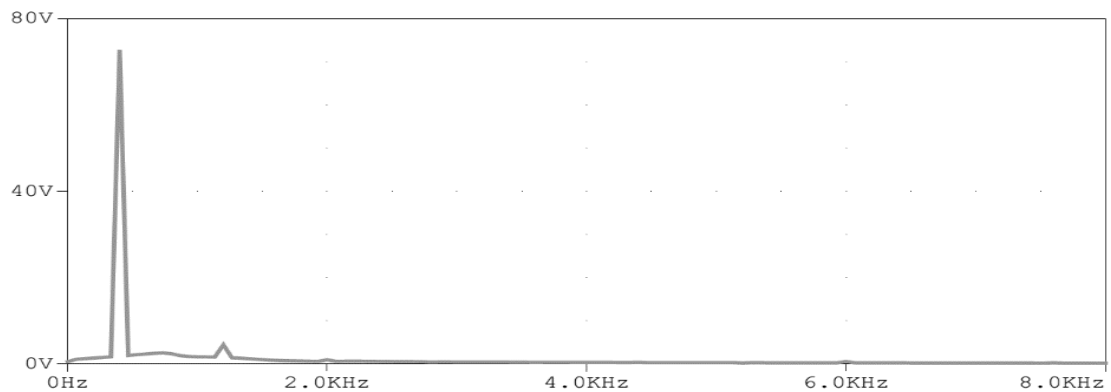


Рисунок 3.26 – Спектральный состав напряжения на выходе фильтра семи–ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

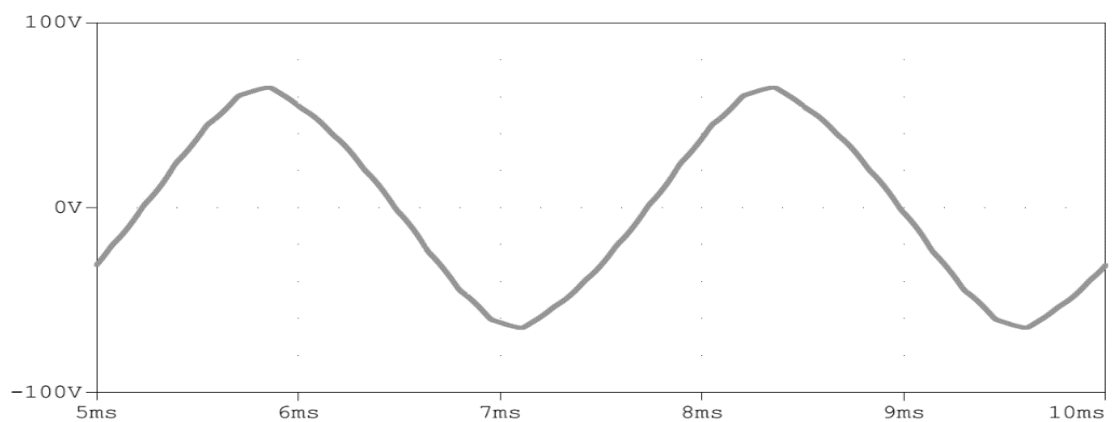


Рисунок 3.27 – Напряжение на выходе фильтра восьми–ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

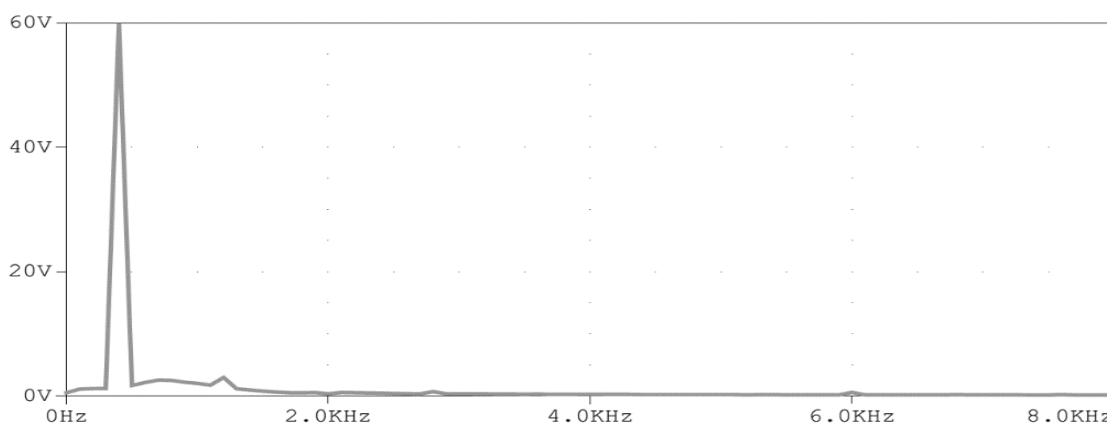


Рисунок 3.28 – Спектральный состав напряжения на выходе фильтра восьми-ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

3.4 Исследование равной нагруженности ячеек инвертора

Для проверки равной нагруженности ячеек исследуем компьютерную модель инвертора с 4 ячейками, работающего по предложенному алгоритму. Подтвердить равную нагрузку ячеек, с учетом выбранной схемы суммирования напряжений можно по току, протекающему через каждую ячейку.

На Рисунке 3.29 представлена модель инвертора с четырьмя ячейками.

Для получения графиков распределения токов в связующие соединения ячеек добавлено балластное сопротивление малого номинала.

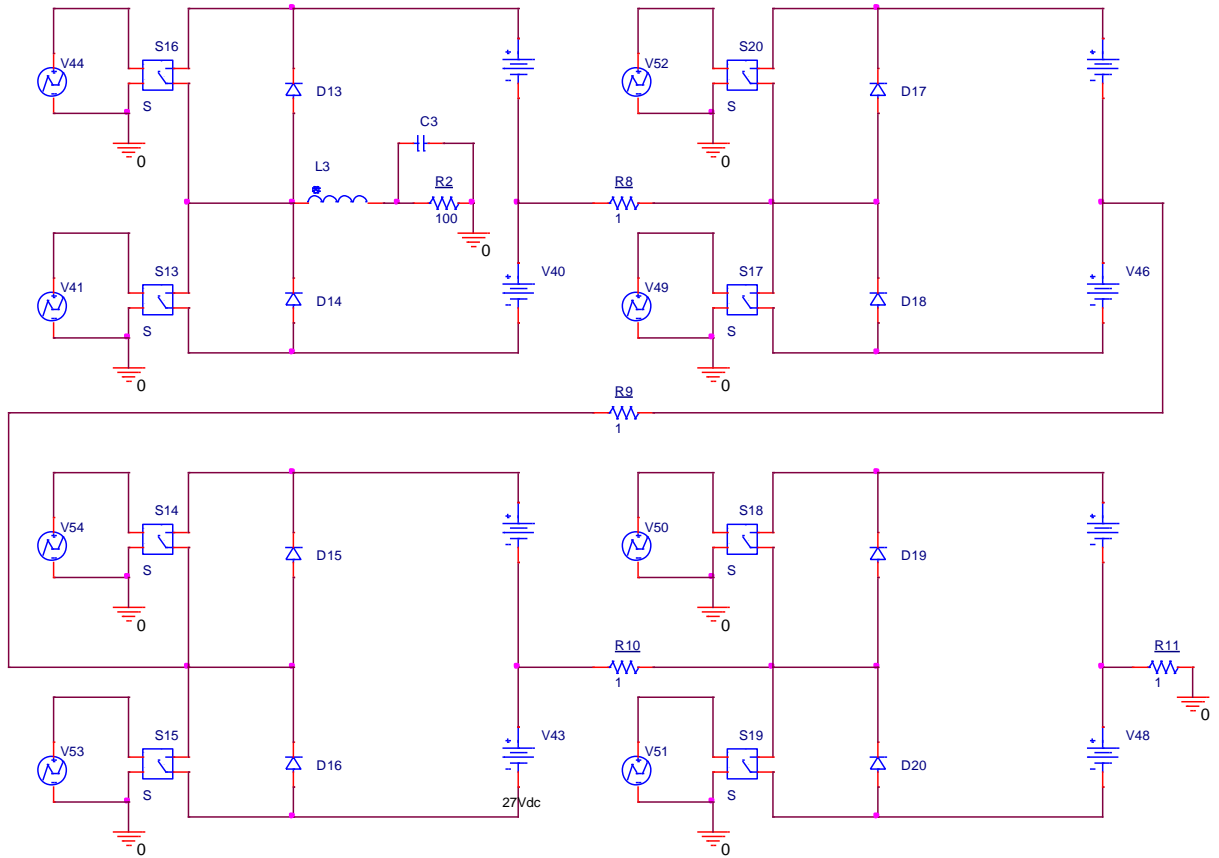


Рисунок 3.29 – Компьютерная модель четырех–ячейкового инвертора для проверки равной нагруженности ячеек

На Рисунке 3.30 показано соответствие токов, протекающих в СПЯ по амплитуде и частоте. Насколько видно по графикам, токи равны, из чего можно сделать вывод о равной нагруженности ячеек инвертора.

В качестве оценки эффективности алгоритма рассчитаем массу по программе, описанную в первой главе с учетом, что общая масса многоячейкового инвертора определяется суммой элементов:

$$m_{и} = Nm_{як} + m_{пу}, \quad (3.12)$$

где $m_{як} = m_{Lк} + m_{Cк} + m_{DC}$, $m_{Lк}$, $m_{Cк}$, m_{DC} массы дросселя фильтра, конденсатора фильтра, DC/DC конвертора. По аналогии с рассмотренным

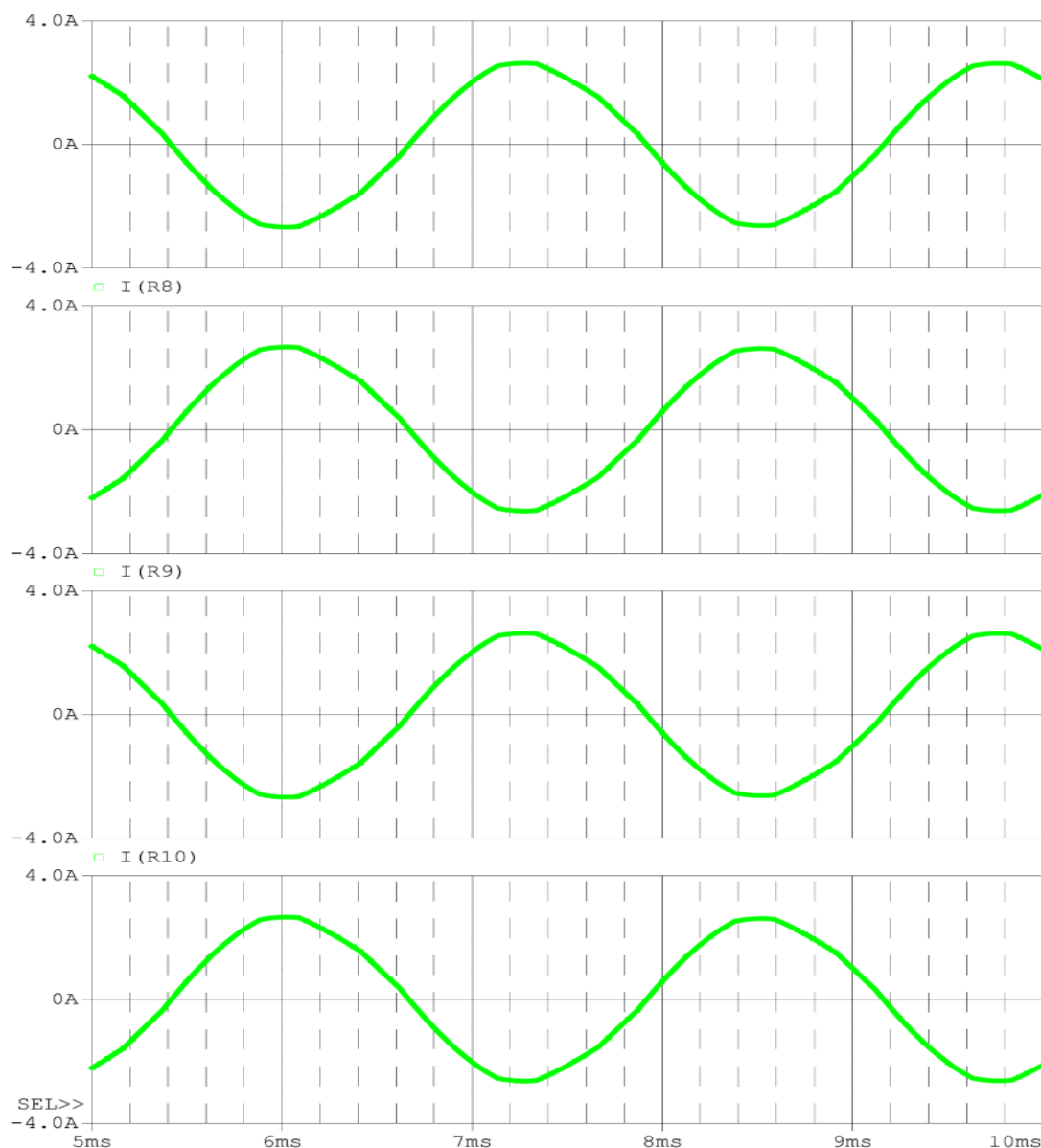


Рисунок 3.30 – Токи, протекающие в СПЯ четырех–ячейкового инвертора

примером в главе 1, массой контура управления ячейкой, $m_{пу}$ массой процессора управления и необходимой обвязки, задающего работу ключей инвертора можно пренебречь.

На Рисунке 3.32 представлены графические результаты расчета массы инвертора

Применение многопоточного преобразования за счет использования сложных алгоритмов управления дает возможность сократить массу и размеры

пассивных реактивных элементов силового сглаживающего фильтра. При увеличении числа совместно работающих СПЯ создаются условия уменьшения массы фильтра и габаритов инвертора в целом за счет уменьшения значений L и C и распределения нагрузки по СПЯ.

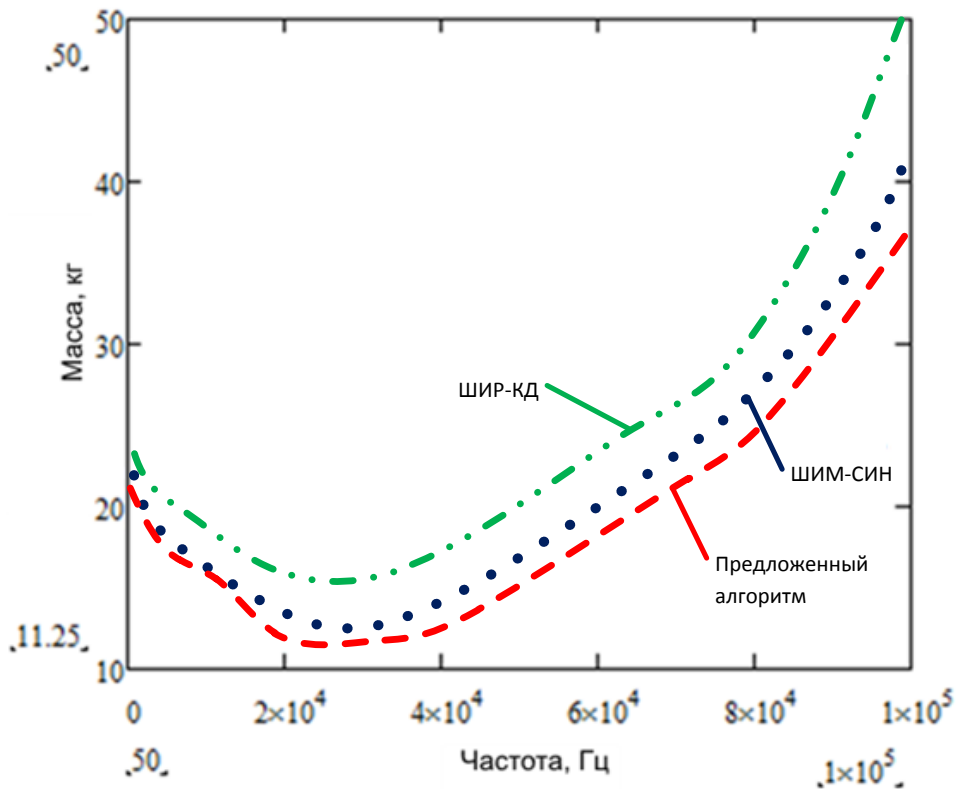


Рисунок 3.31 – Расчет массы четырех–ячейкового инвертора

Выводы по 3 главе

В третьей главе предложен и рассмотрен алгоритм управления силовыми ключами СПЯ для формирования выходного напряжения инвертора. Получены следующие результаты:

1. Разработана методика расчета углов переключения силовых ключей многоячейкового инвертора для формирования выходного напряжения при нечетном и четном числе СПЯ, обеспечивающая их равную нагруженность
2. Предложен алгоритм формирования выходного напряжения многоячейкового инвертора по предложенной методике расчета углов переключения силовых ключей СПЯ с учетом дополнительного условия расчете при четном числе ячеек.
3. Разработана компьютерная модель многоячейкового инвертора, позволяющая проводить анализ и исследование параметров многоячейкового инвертора в установившемся и переходных режимах для обеспечения равной нагруженности ячеек.

4. ПРАКТИЧЕСКАЯ РЕАЛИЗАЦИЯ СПОСОБА ФОРМИРОВАНИЯ ВЫХОДНОГО НАПРЯЖЕНИЯ МНОГОЯЧЕЙКОВОГО ИНВЕРТОРА С СУММИРОВАНИЕМ НАПРЯЖЕНИЙ ЯЧЕЕК

Для проверки основных теоретических положений диссертации и достоверности проведенного моделирования разработан, изготовлен и отлажен макет многоячейкового инвертора с мощностью каждой ячейки в 3 кВА. При практической реализации макета инвертора решены следующие задачи: определены структуры силовой части инвертора в соответствии с заданной мощностью и схем управления, реализующей предложенного алгоритма формирования и регулирования выходного напряжения, позволяющего обеспечить заданное качество и устранить постоянную составляющую выходного напряжения. Поскольку разрабатываемый макет относится к многоканальному преобразованию, в силовой части обеспечено равномерное распределение мощности по СПЯ, определен способ регулирования выходной величины и ее стабилизации, обеспечено управление силовыми ключами (согласованы по мощности сигналы управляющей схемы с требуемым уровнем сигналов для включения транзисторов, исключены сквозные токи); обеспечена защита от токов короткого замыкания.

4.1 Структура макета инвертора

Структурная схема многоячейкового инвертора, реализующего предложенный алгоритм, представлена на Рисунке 4.1. Питание инвертора осуществляется от лабораторного источника постоянного напряжения. В главе 3 показано, что для четного числа ячеек нахождение моментов переключения силовых ключей СПЯ выполняется по более сложному алгоритму, поэтому для реализации выбран этот случай. Поскольку расчет моментов переключения требует

высоких затрат процессорного времени и большой объем памяти, принято решение разместить заранее сформированный массив данных о состоянии ключей СПЯ и моментов переключений в постоянное запоминающее устройство (ПЗУ) – энергонезависимую память.

Реализация способа формирования сигналов управления осуществляется из ПЗУ считыванием моментов переключения ключей СПЯ микроконтроллером.

Регулирование выходного напряжения осуществляется посредством обратной связи через аналогово–цифровой преобразователь (АЦП) по амплитудному значению $U_{\text{вых}}$. Такой метод предпочтительнее по сравнению с методом регулирования по мгновенному значению, которое может вызывать несимметрию полуволн выходного напряжения и приводит к появлению постоянной составляющей $U_{\text{вых}}$. Наличие постоянной составляющей выходного напряжения может привести к выходу из строя, как инвертора, так и подключенной к нему нагрузки.

Однако необходимо отметить, при расчете продолжительности импульсов в случае максимальных и минимальных значениях коэффициента регулирования может потребоваться больше процессорного времени, чем позволяет тактовая частота микропроцессора.

Для измерения амплитуды выходного напряжения использован ПИК–детектор, преобразующий часть выходного напряжения в сигнал с уровнем, пропорциональным амплитуде синусоиды, но не более 5 В. Так как ПИК–детектор в своем составе имеет конденсатор, в схеме предусмотрен ключ, обеспечивающий сброс накопленного заряда, управляемый микроконтроллером.

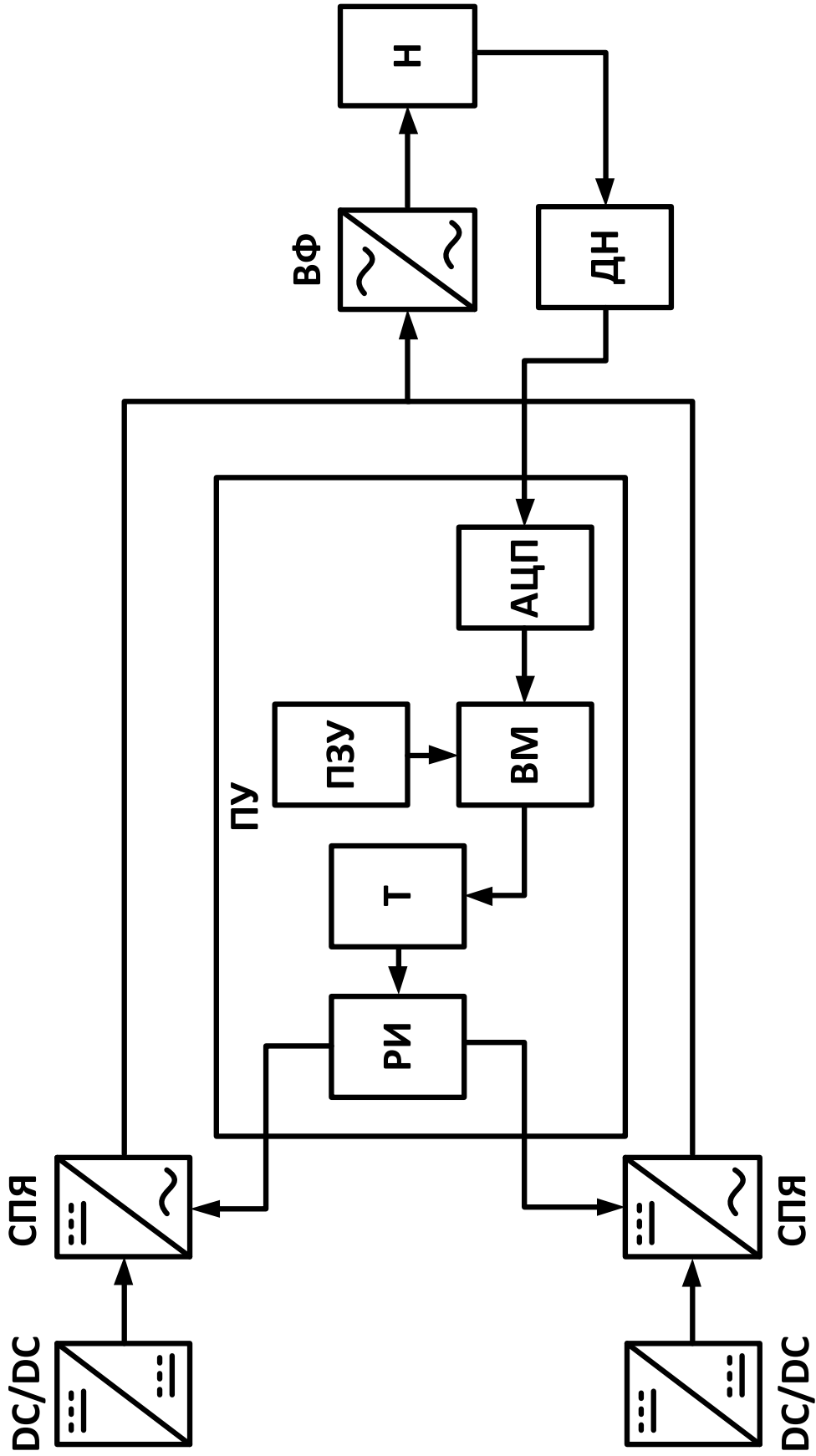


Рисунок 4.1 – Структурная схема многоточечкового инвертора

Структурная схема многоячейкового инвертора, показана на Рисунке 4.1, содержит:

- конвертор (DC/DC) для питания силовой части инвертора,
- четыре СПЯ (СПЯ),
- микроконтроллер (ПУ) для формирования управляющих импульсов на ключи СПЯ,
- распределитель импульсов (РИ) подающий сигналы на управляющие драйверы ключей СПЯ,
- таймер микроконтроллера (Т) для отсчета моментов переключения ключей,
- энергонезависимая память (ПЗУ), содержащая массив данных о состоянии ключей СПЯ и моментов переключений,
- вычислительный модуль микроконтроллера (ВМ), обеспечивающий регулирование моментов переключений,
- аналого–цифровой преобразователь (АЦП) для обработки сигнала, поступающего от датчика напряжений (ДН),
- выходной фильтр (ВФ),
- нагрузка (Н).

Для реализации макета инвертора использована функциональная схема многоячейкового инвертора с суммированием по напряжению Рисунок 1.17.

Полная мощность нагрузки распределяется между СПЯ равномерно, что удобно для реализации в модульной конструкции, так как параметры ячеек выбираются одинаковыми. В макете мощность одной ячейки составляет 3 кВа, а суммарная мощность инвертора 12 кВА.

Аппроксимирующее напряжение формируется в соответствии с предложенным в главе 3 алгоритмом управления ключами ячеек инвертора.

4.2 Алгоритм управления инвертором и программный код

Для каждого возможного числа ячеек составлена таблица коммутации, содержащая значения состояний ключей СПЯ и моменты переключений. Данные таблицы записываются в ПЗУ. Пример таблицы представлен в Таблице 4.1.

Таблица 4.1 Пример таблицы коммутации, хранящейся в энергонезависимой памяти процессора

			Состояние ключей ячейки					
			Переменная m					
			1	2	.	.	.	NN
Номер ячейки	Переменная n	1	1	1	0	0	0	1
		2	1	0	0	0	1	1
		.	0	0	0	1	1	1
		.	0	0	1	1	1	0
		.	0	1	1	1	0	0
		N	1	1	1	0	0	0
Момент переключения	Переменная t		0,049	0,0899	0,124	0,1523	0,176	0,2942

Алгоритм работы процессора управления СПЯ представлен на Рисунке 4.2. В процессе выполнения алгоритма, пошагово формируется табли-

ца управляющих сигналов. Управляющие сигналы привязаны к выводам процессора, подключенным к соответствующим драйверам управления ключами СПЯ.

В таблице коммутации содержится информация о необходимом состоянии ключа и момент времени, в который он должен принять это состояние. «1» означает, что должен был включен верхний ключ СПЯ, «0» – соответственно, нижний. Переменная n отвечает за «перемещение» выборки последовательно по номерам ячеек инвертора. Переменная m отвечает за «перемещение» по столбцам таблицы. Переменная g необходима для составления подробной таблицы управляющих сигналов в оперативной памяти процессора.

Значение N определено числом ячеек инвертора, значение $NN - 2N^2$. Каждый полупериод функции делится на N^2 интервалов, как описано в главе 3. Полный период имеет $2N^2$ временных интервалов и, соответственно, состояний ключей СПЯ.

Значение переменной $m(n)$ (столбец m , строка n) присваивается значению $m(g)$ в таблице моментов подачи напряжений. В зависимости от значения $m(n)$, переменной $m(g+1)$ присваивается противоположное значение, после чего к значению n прибавляется 1. Повторение цикла будет осуществляться до тех пор, пока $n \neq N$. Это означает, что таблица управляющих сигналов для значения $ts(m)$ заполнена и процессор должен сигналы на выводы, соединенные с драйверами ключей СПЯ в соответствии с заполненной таблицей.

После подачи управляющих сигналов, формируется новая таблица для значения $m + 1$. При $m = NN$, цикл алгоритма повторяется. При повторении цикла последние состояния ключей будут продолжены первыми.

Таблица 4.2 Пример таблицы управляющих сигналов

			Номер выхода процессора	Переменная m						
				Наличие напряжения на выходе процессора в момент времени t						
				1	2	.	.	.	NN	
Номер ячейки	1	верхний ключ	1	1	1	0	0	0	1	
		нижний ключ	2	0	0	1	1	1	0	
	2	верхний ключ	3	1	0	0	0	1	1	
		нижний ключ	4	0	1	1	1	0	0	
	.	верхний ключ	.	0	0	0	1	1	1	
		нижний ключ	.	1	1	1	0	0	0	
	.	верхний ключ	.	0	0	1	1	1	0	
		нижний ключ	.	1	1	0	0	0	1	
	.	верхний ключ	.	0	1	1	1	0	0	
		нижний ключ	.	1	0	0	0	1	1	
	N	верхний ключ	2N-1	1	1	1	0	0	0	
		нижний ключ	2N	0	0	0	1	1	1	
	Момент подачи напря- жения			Переменная ts	0,049	0,0899	0,124	0,1523	0,176	0,2942

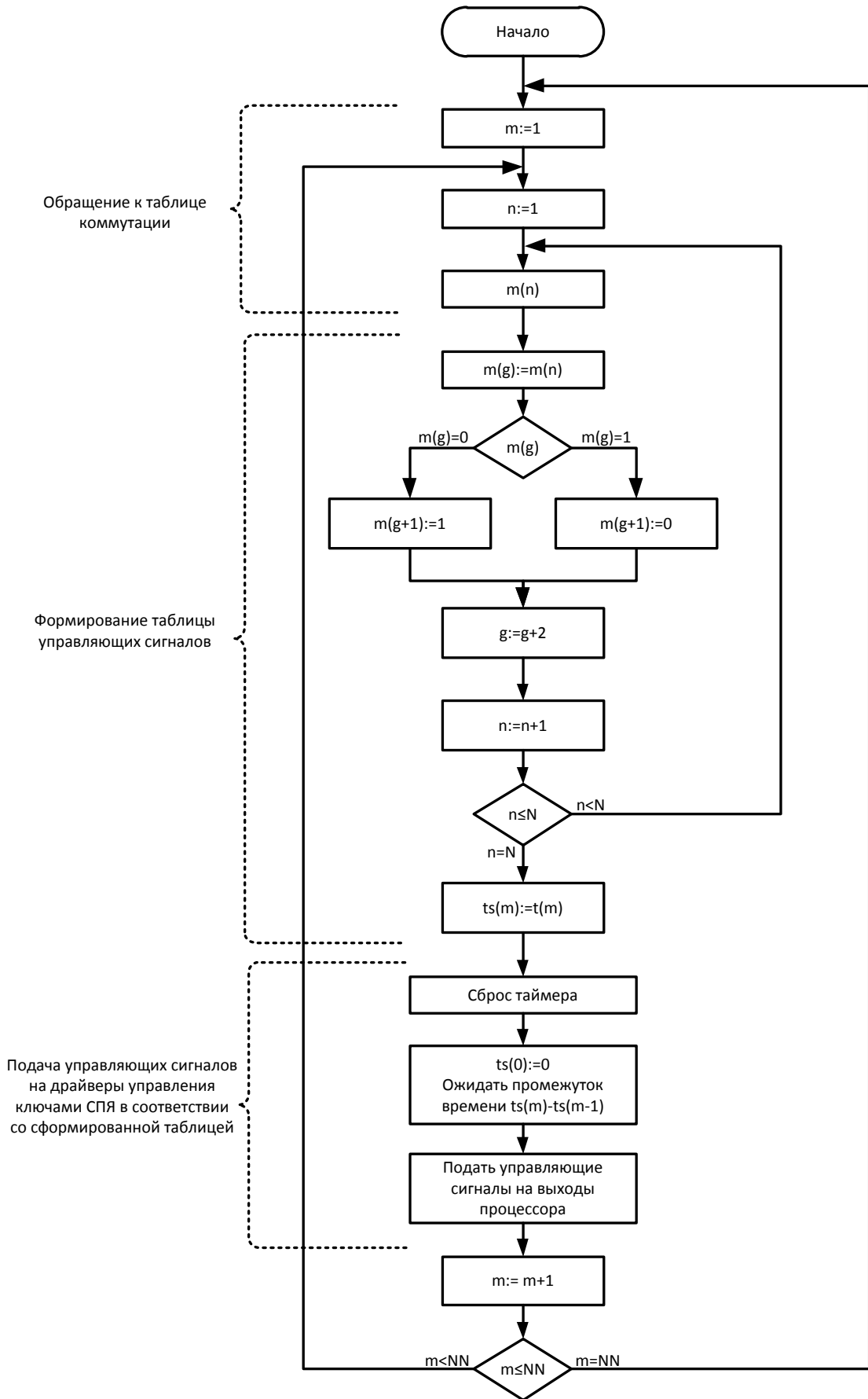


Рисунок 4.2 – Алгоритм работы процессора управления

4.3 Управление силовыми ключами

Управление IGBT осуществляется с помощью микросхем, преобразующих сигнал с портов микроконтроллера в напряжение необходимого уровня для управления силовыми транзисторами. На современном этапе для этой цели выпускаются готовые микросхемы, получившие название драйверов. Основные функции, выполняемые драйверами:

- Обеспечение необходимого импульсного тока на затворе транзистора при малом токе выходных портов транзистора. Это необходимо для быстрой зарядки затворной и проходной ёмкостей транзистора. У отечественных транзисторов емкость затвора может достигать сотен нФ. Для быстрой их зарядки требуется ток в единицы ампер;
- Драйверы позволяют увеличить скорость переключения транзистора;
- Гальваническая развязка входных цепей транзистора от микропроцессорной схемы управления. Для этой цели могут быть использованы выпускаемые драйверы, совмещённые с входными оптопарами. Совмещение драйвера с оптопарами в одном корпусе упрощает разработку и монтаж схемы, уменьшает габариты изделия, его стоимость;
- Обеспечение согласования уровней выходного напряжения с портов микропроцессора с необходимым уровнем напряжения.

Схему управления IGBT–транзистором показано на Рисунке 4.3

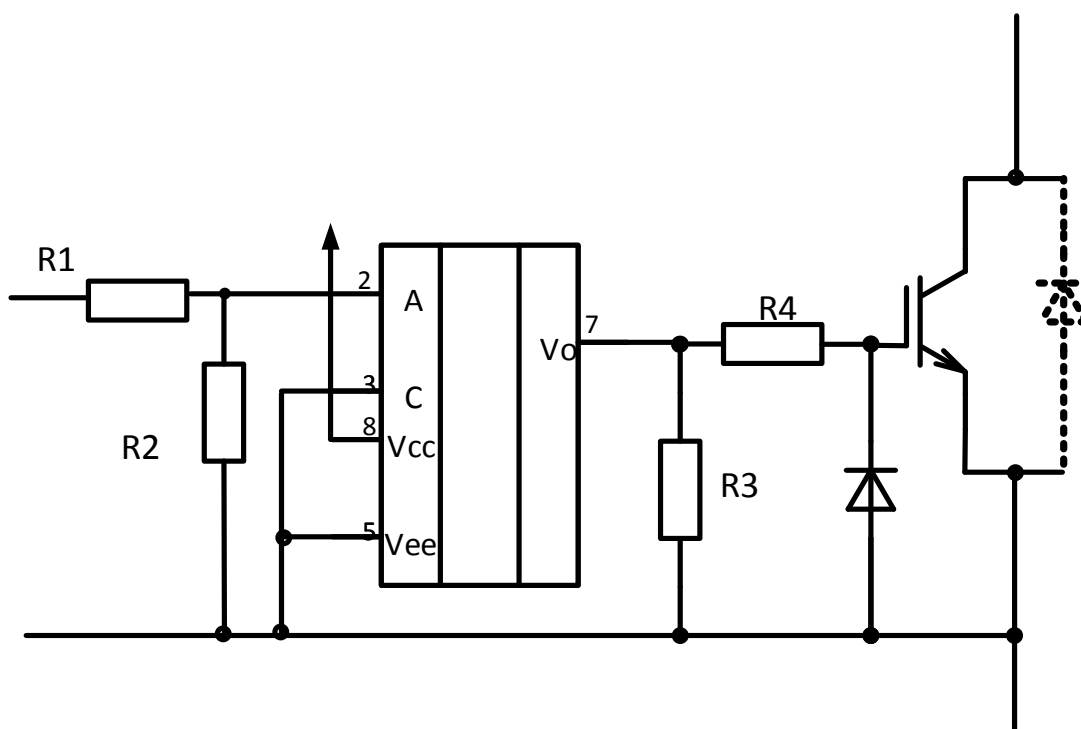


Рисунок 4.3 – Принципиальная схема драйвера управления силовым транзистором

Здесь R1 и R2 задают режим работы входного оптрона драйвера, R3 и R4 режимы силового транзистора при включении и выключении.

При реализации алгоритмов переключения необходимо учитывать, что включение и выключение силовых полупроводниковых приборов не происходит мгновенно и может вызвать появление сквозных токов, при построении СПЯ по полумостовым (или мостовым) схемам. Для исключения сквозных токов в моменты переключения транзисторов необходимо, чтобы включение транзистора было задержано на время, необходимое для выключения второго транзистора полумоста. Эти задержки создаются специальными цепями, между каскадом драйвера и силовым транзистором. На Рисунке 4.4 приведен вариант такого включения.

Помимо сквозных токов, устраняемых внедрением dead time, так называемых сквозных токов первого рода [57], при переключении могут возникать сквозные токи второго рода [57], которые по контуру заряда паразитной емко-

сти могут включить транзисторы, на которые не приходит сигнал. Для исключения этих явлений в цепь затвор–коллектор параллельно введен дополнительный диод, который предотвращает возникновение таких сквозных токов.

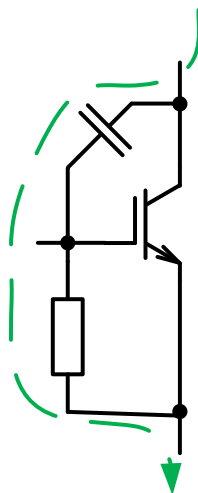


Рисунок 4.4 – Путь возникновения сквозного тока второго рода

Помимо устранения сквозных токов второго рода этот диод предотвращает выход из строя драйвера обеспечением обводного пути для возвратного тока нагрузки через цепь управления.

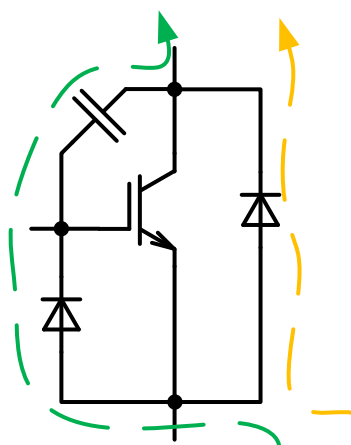


Рисунок 4.5 – Защита цепи управления. Протекание тока в обход схемы управления

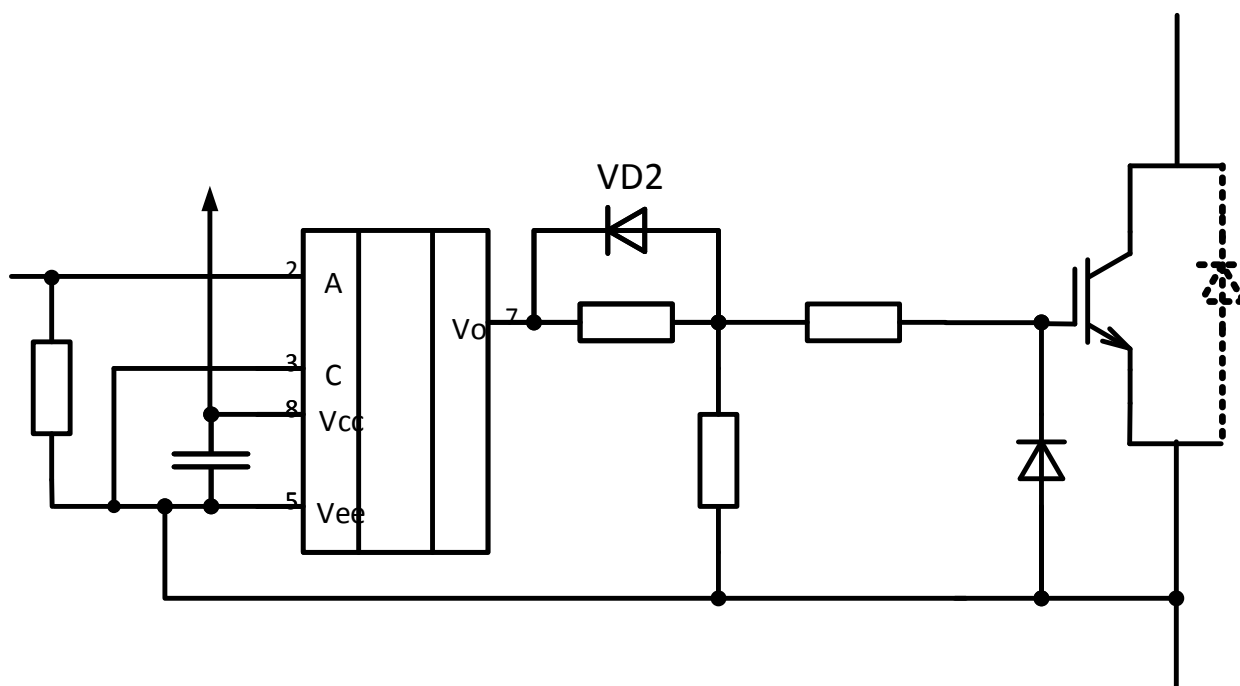


Рисунок 4.6 – Принципиальная схема драйвера с цепью задержки для исключения сквозных токов при коммутации ключе транзистора

Задержка на включение формируется за счет разных постоянных времени при заряде и разряде емкостей транзистора.

Эта задача решена за счет разнесения резистора, обеспечивающего режим включения, на два последовательных, при этом заряд емкости затвористок определяется суммой затворных резисторов, а разряд, за счет шунтирования первого резистора диодом VD2, происходит только лишь не блокированным резистором.

Таким образом, скорость разряда транзисторных емкостей выключающегося происходит значительно быстрее, чем включение второго транзистора полумоста, что и обеспечивает необходимую защиту от сквозных токов.

4.4 Особенности практической реализации многоячейкового инвертора

В практической реализации инверторов можно столкнуться с множественными отличиями реального макета от математической и имитационной компьютерной модели. Рассмотрим наиболее известные проблемы, которые зачастую не учитываются при моделировании.

При увеличении размера, как ячеек, так и инвертора, растет геометрическая асимметрия соединений. Известно [20], что повышение мощности и увеличение габаритов инвертора влияет на:

- уменьшение длительности фронтов тока и напряжения;
- несимметрию контуров протекания тока;
- величины паразитных параметров цепей коммутации;
- ухудшение ЭМС;
- разность температур силовых ключей.

Выбор компонентов. Современное развитие производства полупроводниковых приборов и контроль качества выпускаемой продукции исключает необходимость подбора элементов по их частным параметрам. Однако определенное сочетание некоторых параметров силовых ключей, влияющих на токовую симметрию, может создать «кумулятивный эффект» [20], постепенным накоплением факторов, которые могут привести к выходу из строя силовые ключи и инвертор. Однако, при параллельном соединении большого числа силовых компонентов целесообразен подбор компонентов по прямому падению напряжения.

Структура соединений. Следует исключить возможность протекания паразитных токов, максимально снизить величины паразитных индуктивностей, обеспечить симметрию всех силовых и сигнальных связей в цепях. Требование обеспечения симметрии относится не только к силовым выходам. Это

требование следует соблюдать и в отношении путей протекания тока между силовыми элементами звена постоянного тока (ЗПТ).

Условия охлаждения. Сохранение статического токового баланса обуславливается, в том числе, характеристиками тепловой связи совместно работающих силовых ключей. В рамках структуры транзистора обеспечивается высокая теплопроводность, а также малая тепловая инерция базовой платы и керамической подложки. Для получения лучших характеристик токового баланса, следует располагать ключи ближе друг к другу, так как тепловая связь ключей осуществляется через радиатор.

В устройствах, содержащих несколько радиаторов, особенно работающих с активным воздушным охлаждением, следует обеспечивать равнозначные условия теплоотвода. Разность температур радиаторов всего в 10°C вызывает различие падений напряжений на прямо смещённых параллельных диодах будет в 20 мВ. Это различие приведет к еще большему небалансу токов и температур вследствие того, что, более компоненты с большей температурой будут нагружены больше из-за отрицательного температурного коэффициента.

Симметрия напряжений DC-шин. Разность напряжений блоков параллельно соединенных конденсаторов конвертора вызывает разбалансировку выходных сигналов, измеряемых относительно «земли», даже в случае одинаковых времен переключения силовых ключей. Для исключения этого эффекта батареи емкостей должны соединяться проводниками с малым сопротивлением, с учетом образующихся паразитных LC-контуров, вызывающих возникновение паразитных колебаний в момент переключения. Этому следует уделять особое внимание.

В инверторах повышенной мощности между блоками емкостей звена постоянного тока вводятся цепи защиты для предотвращения сброса энергии в пере-

ходных и аварийных режимах в цепь сброса энергии, запасенной в конденсаторах.

4.5 Лабораторный макет многоячейкового инвертора

Выбор компонентов. В рамках решения поставленной задачи реализации многоячейкового инвертора на отечественной элементной базе, компоненты, применяемые в лабораторном макете, производятся в России.

Транзистор. Основным компонентом силовой части проектируемого многоячейкового инвертора выбран IGBT транзистор производства АО "Воронежского Завод Полупроводниковых Приборов–Сборка" 2E901A. Выбран данный транзистор из характеристик тока и напряжения, требуемых для тестируемой модели.

Драйвер управления транзистором. Драйвера выбран 249АП1Р (5П158) производства АО «Протон», г. Орел. Данный драйвер удовлетворяет характеристикам, необходимым для подачи управляющих импульсов IGBT транзистору.

Процессор управления инвертором. В качестве процессора управления был выбран микропроцессор 1886BE5У производства АО "ПКК Миландр". Процессор обладает необходимыми ресурсами для обработки алгоритма управления силовыми ключами СПЯ и достаточным количеством выходов для управления каждым драйвером силового ключа.

Дроссели. Дроссели выбраны на основе Мо–пермаллоя МП–140, так как данные сердечники обладают низкими величинами потерь и высокой стабильностью индуктивности после намагничивания большим током.

Лабораторный макет. Макет многоячейкового инвертора построен на четырех ячейках с применением алгоритма управления и использованием микропроцессорного управления ключами СПЯ.

Тестирование проводилось с питанием от лабораторного стенда типа ТЕС. Питание преобразователя осуществляется от сети постоянного тока с но-

минальным напряжением $\pm 200\text{В}$ с дифференциальным питанием полумостов СПЯ инвертора. Выходное напряжение инвертора – 115 В . Нагрузка – нагревательные элементы и резистивно–индуктивная, как имитатор обмотки электрической машины.

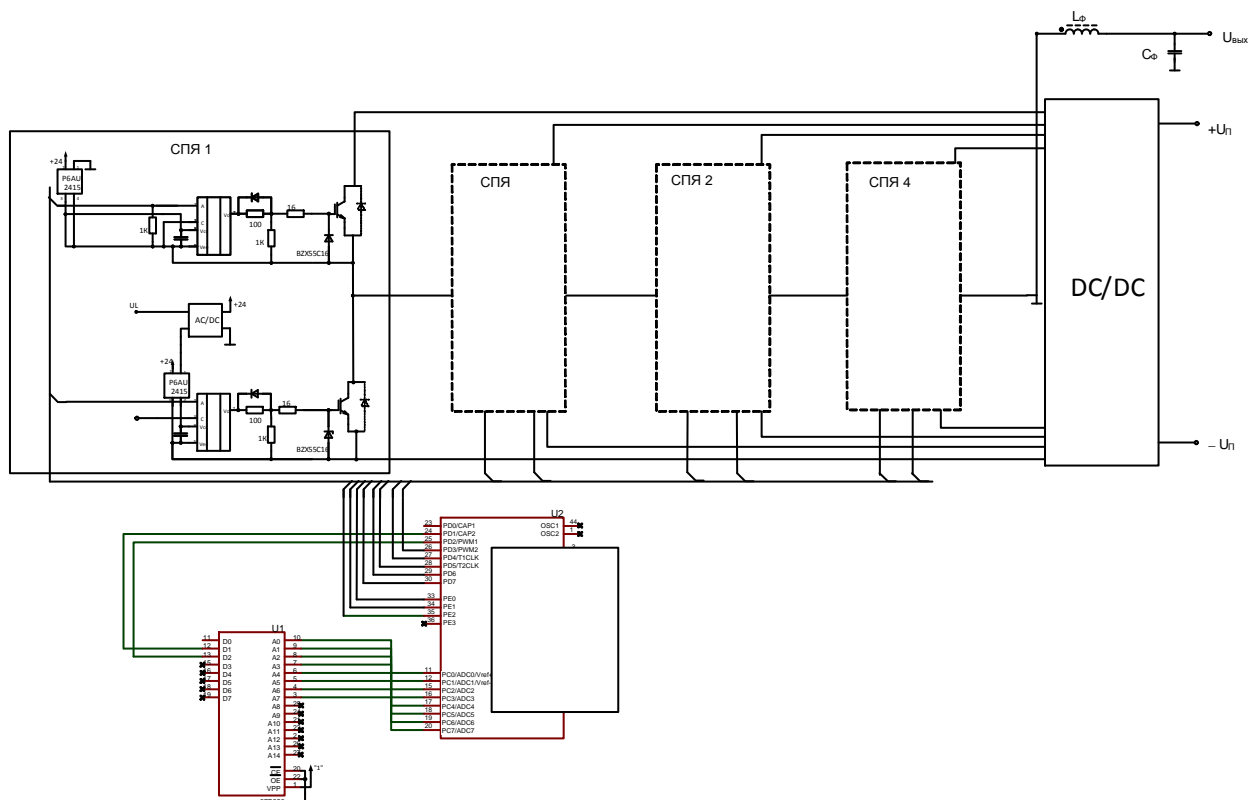


Рисунок 4.7 – Принципиальная схема макета многоячейкового инвертора

В процессе проведения испытаний лабораторного макета удалось достичь мощности ячейки инвертора в 3 кВА . Максимальная мощность сборки составила, соответственно, 12 кВА .

Несмотря на заявленные производителем характеристики, расчетной мощности 5 кВА на единичную ячейку достичь не удалось. При повышении тока свыше 25 ампер температура силовых ключей начинала расти, несмотря на наличие пассивного радиатора даже при использовании активного воздушного охлаждения. Величина теплового сопротивления от кристалла к радиатору не

позволяет быстро передавать большое количества тепла для отвода от кристалла. На Рисунках 4.8 – 4.10 показана практическая реализация макета инвертора из четырех ячеек.

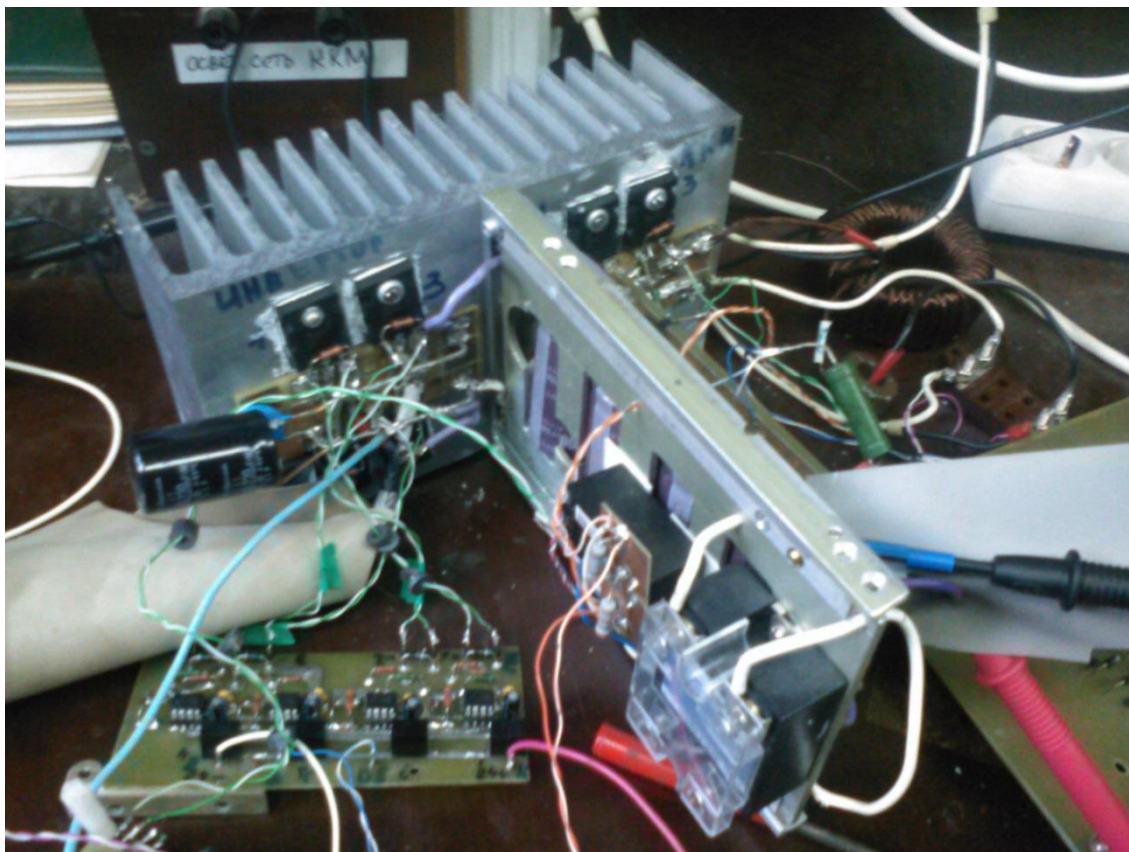


Рисунок 4.8 – Общий вид макета инвертора

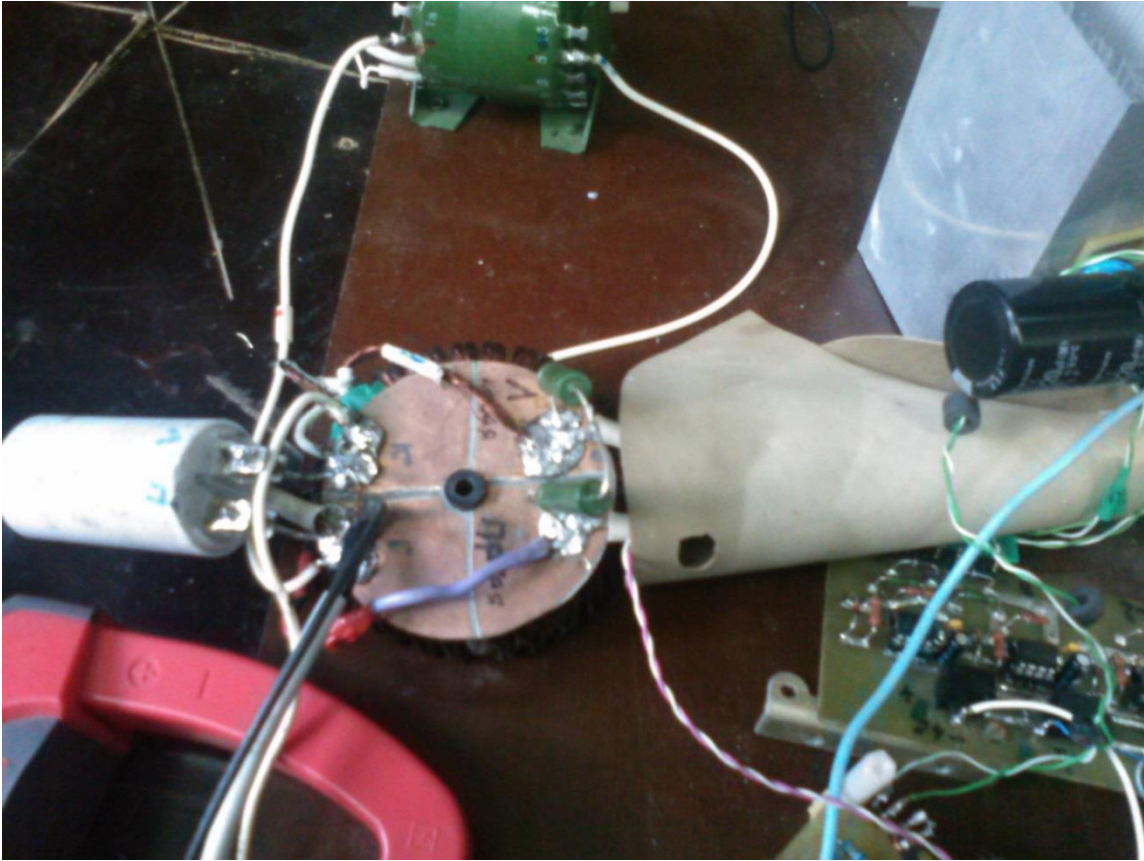


Рисунок 4.9 – Фильтр инвертора

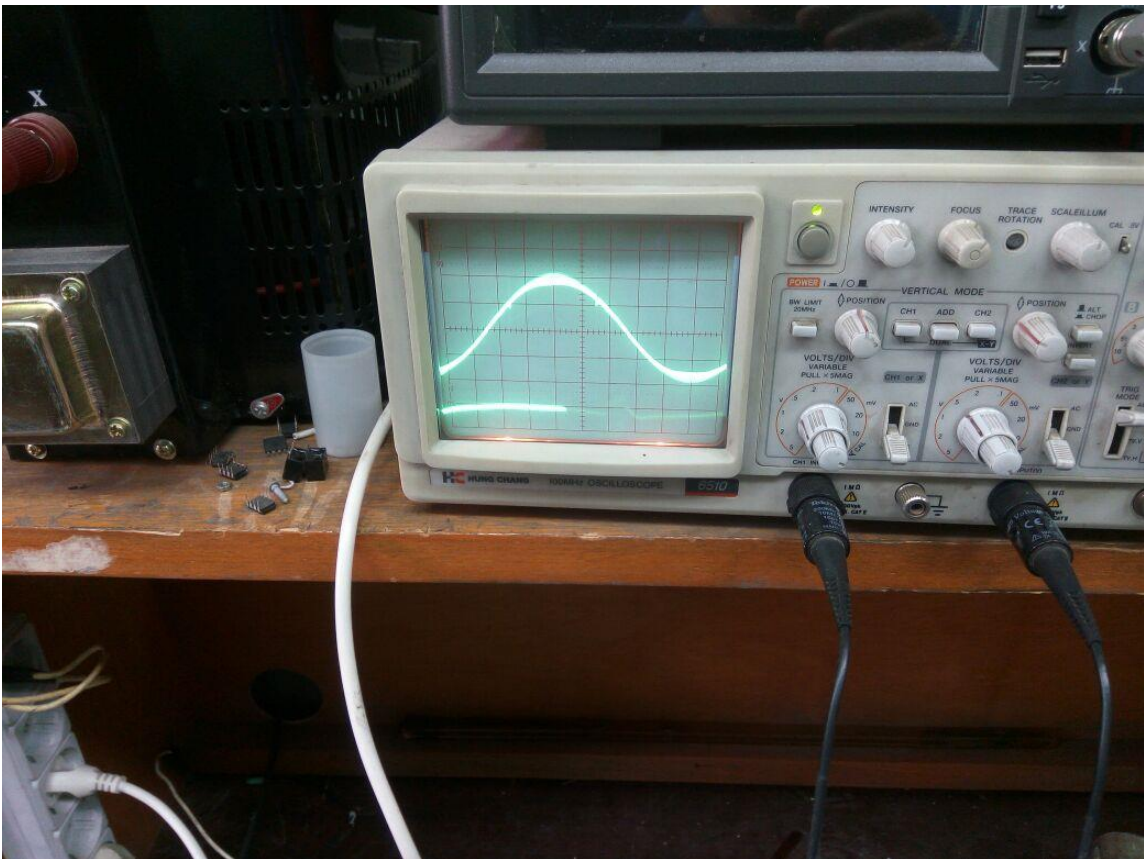


Рисунок 4.10 – Напряжение на выходе макета инвертора

Выводы по главе 4

Практическая реализация многоячейкового инвертора на основе предложенного алгоритма и полученного ИКМ показала возможность реализации перспективного инвертора на отечественной элементной базе.

В процессе работы получены следующие результаты:

1. Разработаны структурные, функциональные и схемотехнические решения с использованием микроконтроллерного управления схемы управления и силовой части многоячейкового инвертора с четырьмя СПЯ.
2. Разработана программа управления микроконтроллером на базе предложенного алгоритма работы многоячейкового инвертора.
3. Выбраны компоненты и реализован макет инвертора полностью на отечественной элементной базе. Показано, все функциональные блоки макета реализуемы с учетом импортозамещения.
4. Проведено макетирование и испытание четырех–ячейкового инвертора. При тестировании достигнута мощность 3 кВА для единичной ячейки, максимальная мощность инвертора составила 12 кВА. Подтверждена работоспособность многоячейкового инвертора с предложенным алгоритмом работы ключей СПЯ.

ЗАКЛЮЧЕНИЕ

В результате выполнения диссертационной работы получены следующие научные и практические результаты:

1. Поведен анализ известных структурных, функциональных и схемотехнических решений, способов и алгоритмов формирования выходных напряжений однофазных инверторов. Выявлены их достоинства и недостатки дана их сопоставительная оценка, позволяющая провести выбор структур, допускающих возможность использования для построения многоячейковых инверторов. Показано, что применение микропроцессорного управления позволит улучшить показатели по сравнению с существующими методами.
2. Проведен анализ принципов формирования выходного напряжения и разработана методика расчета углов переключения силовых ключей многоячейкового инвертора для формирования выходного напряжения при нечетном и четном числе СПЯ, обеспечивающая их равную нагруженность.
3. Предложен алгоритм формирования выходного напряжения многоячейкового инвертора по предложенной методике расчета углов переключения силовых ключей СПЯ с учетом дополнительного условия расчете при четном числе ячеек.
4. Разработана компьютерная модель, позволяющая исследовать эффективность предложенной методики. Проведен анализ и исследование параметров многоячейкового инвертора в установившихся и переходных режимах при равной нагруженности ячеек.
5. Разработана программа формирования сигналов управления ключами ячеек многоячейкового инвертора на базе цифровой микро-

контроллерной схемы управления для четного и нечетного числа ячеек, обеспечивавшая равную нагруженность ячеек.

6. Проведен анализ современной отечественной элементной базы для реализации многоячейкового инвертора, исходя из особенностей его строения. Разработаны схемотехнические решения позволяющие реализовать многоячейковый инвертор, удовлетворяющий требованиям импортозамещения.
7. Разработан макет инвертора. Показана работоспособность многоячейкового инвертора с предложенным алгоритмом работы ключей СПЯ.
8. Результаты диссертационной работы в части исследования результатов имитационного и компьютерного моделирования переходных и установившихся режимов в инверторах вторичной СЭС, были использованы в НИР, а также использованы в учебном процессе кафедры 306 «Микроэлектронные электросистемы» МАИ, что подтверждено актами о внедрении в НИР и учебный процесс.

Список сокращений и условных обозначений

АИМ	–	амплитудно–импульсная модуляция
АЦП	–	аналогово–цифровой преобразователь
АШИМ	–	амплитудно–широотно–импульсная модуляция
ВМ	–	вычислительный модуль
ВФ	–	выходной фильтр
ДН	–	датчик напряжений
ЗПТ	–	звено постоянного тока
ИБП	–	источник бесперебойного питания
k_r	–	коэффициент гармоник
ЛА	–	летательный аппарат
Н	–	нагрузка
ПЗУ	–	постоянное запоминающее устройство
ПИК–детектор	–	пиковый детектор
ПУ	–	процессор управления
РИ	–	распределитель импульсов
СПУЭО	–	самолет с повышенным уровнем электрификации оборудования
СПЯ	–	силовая преобразовательная ячейка
Т	–	таймер
ФНЧ	–	фильтр нижних частот
ШИМ	–	широотно–импульсная модуляция
ШИМ–СИН	–	ШИМ с синусоидальным опорным напряжением
ШИМ–СТ	–	ШИМ со ступенчатым опорным напряжением
ШИР–КД	–	кодированное широкоотно–импульсное регулирование
IGBT	–	биполярный транзистор с изолированным затвором

Список литературы

1. Аверин С.В., Щетинин В.Е. Алгоритм управления силовыми ключами многоячейкового инвертора в режиме ШИМ // Практическая силовая электроника. 2016. №2 (62). С. 44–47.
2. Автономные инверторы / под ред. Г. В. Чалого. – Кишинев: Штиница, 1974. – 336 с.
3. Адамия Г. Г. К вопросу распределения нагрузок между параллельно работающими инверторами / Г. Г. Адамия // Электроэнергетика и автоматика. – Кишинев: Штиница, 1973. – Вып. 15, С. 16–18.
4. Адамия Г. Г. Принципы построения систем, содержащих параллельно работающие автономные инверторы / Г. Г. Адамия, В. А. Чванов // Материалы семинара по кибернетике. 4.1. Динамика систем управления. Кишинев: Штиница, 1975, С. 22–25.
5. Адамия Г. Г. Распределение нагрузок между параллельно работающими инверторами / Г. Г. Адамия, П. Г. Билинкис, В. А. Чванов // Электротехническая промышленность. Преобразовательная техника. 1971. – №17. – С.15 – 18.
6. Алферов Н. Г. Инверторный модуль для систем гарантированного электропитания / Н. Г. Алферов, В. И. Мамонтов, Ю. К. Розанов // Электротехническая промышленность. Преобразовательная техника. 1981. – №7 (135). – С.13 –15.
7. Алямкин Д.И., Анучин А.С., Дроздов А.В., Козаченко В.Ф., Тарасов А.С. Козаченко В.Ф. Встраиваемые высокопроизводительные цифровые системы управления — М.: Издательский дом МЭИ, 2010. –270 с.
8. Анго А. Математика для электро- и радиоинженеров/ Бройль. Л., К. С. Шифринд . Изд-во «Наука», Москва, 1964.

9. Антонов И. М. Оптимизация параметров многомодульной системы ИВЭП / И. М. Антонов, О. Г. Гагарина, Б. А. Глебов // Электротехника. 1993. – №11. – С.53 –57.

10. Антонов И.М. Надежность системы электропитания, состоящей из однотипных преобразовательных ячеек / И.М. Антонов, Б.А. Глебов // Труды Московского энергетического института. 1986. – № 92. – С. 123 –127

11. Артюхов И. И. Автономные инверторы тока в системах электропитания / И. И. Артюхов, Н. П. Митяшин, В. А. Серветник. Саратов: Саратовский политехнический институт, 1992. – 152 с.

12. Артюхов И. И. Адаптивная система электропитания модульного типа / И. И. Артюхов, И. П. Крылов // Функциональные электродинамические системы и устройства низких и сверхвысоких частот: межвуз. науч. сб. –Саратов: Саратовский государственный технический университет, 2001. С.95 –100.

13. Атабеков Г.И. Теоретические основы электротехники. Ч.1. Линейные электрические цепи. М.– Л., Изд-во «Энергия», 1966. –320 с. с черт.

14. Балагуров В.А., Беседин И.М. Электроснабжение летательных аппаратов. – М.: Машиностроение, 1975.

15. Баховцев И.А., Зиновьев Г.С. О синтезе алгоритмов управления для АИН с ШИМ. В кн.: Тиристорные преобразователи. Новосибирск: НЭТИ, 1985, с. 23 –34.

16. Бедфорд Б. Теория автономных инверторов / Б. Бедфорд, Р. Хофт; пер. с англ. М.: Энергия, 1969. – 280 с.

17. Бородин Н. И. Структурная схема при параллельной работе непосредственных преобразователей частоты / Н. И. Бородин // Полупроводниковые преобразователи электрической энергии: сб. науч. тр. –Новосибирск, 1983. С.94 –103.

18. Брайан Керниган, Деннис Ритчи. Язык программирования Си. М.: Невский Диалект, 2000. 352 с.

19. В. Климов. Организация параллельной работы источников бесперебойного питания переменного тока // Силовая электроника. 2008. №2. С 68.

20. Видакас Ю. А. Вопросы устойчивости стабилизированного автономного инвертора тока к внешним коротким замыканиям / Ю. А. Видакас, З. В. Грузенберг, А. А. Писарев, Г. В. Шмелева // Тр. ВНИИ электромеханики. –М., 1985. Вып. 77. – С.68 –79.

21. Винтрих А., Николаи У., Турски В., Рейман Т., Перевод и комментарии: Андрей Колпаков, Евгений Карташов. Проблемы параллельного и последовательного соединения IGBT. // Силовая Электроника. № 4. 2013. С. 67 –74.

22. Воронин И. П. Исследование энергии динамических потерь в силовых модулях NPT IGBT с прозрачным эмиттером// Силовая электроника № 5, 2011, с. 36 –40

23. Гельман М.В., Дудкин М.М., Преображенский К.А., Преобразовательная техника: учебное пособие / М.В. Гельман, М.М. Дудкин, К.А. Преображенский. – Челябинск: Издательский центр УрГУ, 2009. – 425 с.

24. Глазенко Т. А. Полупроводниковые преобразователи в электроприводах постоянного тока / Т. А. Глазенко. Л.: Энергия, 1973. – 304 с.

25. ГОСТ 13109 –97. Электрическая энергия. Электромагнитная совместимость. Нормы качества электрической энергии в системах электроснабжения общего назначения. – М.: Госстандарт, 1998.

26. Гулякович Г.Н. Параллельная работа модулей питания // Практическая силовая электроника. 2013. №1(49). С.2

27. Дж. Бассет. Импульсные источники питания: тенденции развития. Электроника (русск. перевод), №1, 1988.

28. Дж. Кеоун. OrCAD Pspice. Анализ электрических цепей. – М.: ДМК Пресс; Спб.: Питер. 2008. – 640 с. ил.

29. Джюджи Л. Силовые полупроводниковые преобразователи частоты: теория, характеристики, применение / Л. Джюджи, Б. Пелли. М.: Энергоиздат, 1983. –400 с.

30. Диоды и тиристоры в преобразовательных установках / М. И. Абрамович, В. М. Бабайлов, В. Е. Либер и др. М.: Энергоатомиздат, 1992. –432 с.

31. Донской Н., Ушаков И., Матисон В., Иванов А., Многоуровневые автономные инверторы для электропривода и электроэнергетики // Силовая электроника. №1. 2008. С. 43 –46.

32. Дьяконов В.П. Система Mathcad., М., Радио и Связь, 1993.

33. Евсеев М.Е. Теоретические основы электротехники. Анализ линейных электрических цепей при установившихся режимах работы: Учебное пособие для вузов. – СПб.: Изд-во СЗТУ, 2006. – 244 с.

34. Забродин Ю. С. Автономные тиристорные преобразователи с широтно-импульсным регулированием / Ю. С. Забродин. –М.: Энергия, 1977. 136 с.

35. Забродин Ю. С. Способы реализации широтно-импульсного регулирования в автономных инверторах напряжения / Ю. С. Забродин, А. Н. Добровольский, Н. А. Кулишова, И. А. Лыков // Электротехника. 1984. –№11. С.38 – 42.

36. Захаров А., Расчет выходного фильтра ШИМ инвертора на заданный коэффициент гармоник напряжения на нагрузке // Силовая электроника. №1. 2005. С. 46 –49.

37. Зевеке Г.В. , Ионкин П.А., Нетушил А.В., Страхов С.В. «Основы теории цепей: Учеб. для вузов» –5 –е изд., перераб. –М.: Энергоатомиздат, 1989. – 528с.

38. Зиновьев Г. С. Основы преобразовательной техники: в 4 ч. / Новосибирск: Новосибирский электротехнический институт, 1971. – 4.1. – 102 е.; 4.2. – 80 е.; 1975. – Ч.3. – 92 е.; 1981. – 4.4. – 115 с.

39. Зиновьев Г. С. Основы силовой электроники: учеб. пособие / Г. С. Зиновьев. Новосибирск: Изд-во Новосибирского технического университета, 2003. – 664 с.

40. Иващенко Н.Н. Автоматическое регулирование. Теория и элементы систем. Изд. 4-е: учебник для вузов. – М.: Машиностроение. 1978. – 736 с.

41. Изосимов Д. Б. Байда С. В. Алгоритмы векторной широтно-импульсной модуляции трехфазного автономного инвертора напряжения // Электротехника. 2004, №4, с. 21 –31.

42. Изосимов Д.Б., Рыбкин С.Е., Шевцов С.В. Алгоритмы управления автономным инвертором напряжения. Тезисы докладов Всероссийской научной конференции "Проблемы электротехники". Новосибирск, 1993, с. 18.

43. Ирвинг М, Готтлиб. Источники питания. Инверторы, конверторы, линейные и импульсные стабилизаторы. Изд. 2 –е. – М.: Постмаркет, 2002. – 544 с.

44. Источники вторичного электропитания / Под ред. Ю.И. Конева – М.: Радио и связь, 1983. –280с.

45. Калачев Ю.Н. Алгоритмы ШИМ в преобразователях частоты // Приводная техника. – 2011. – N 5. – С. 3 –11

46. Калииболотский Ю. М. Оптимальное синтезирование синусоидального напряжения / Ю. М. Калииболотский, В. Я. Жуйков, А. И. Солодовник // Оптимизация преобразователей электромагнитной энергии. –Киев: Наукова думка, 1976. С. 15 –21.

47. Кантер И. И. Преобразовательные устройства в системах электропитания / И. И. Кантер. Саратов: Изд –во Сарат. ун –та, 1989. – 260 с.

48. Карташев Е. Методы аппроксимации для оптимального ШИМ управления многоуровневыми преобразователями// Компоненты и технологии. №3. 2005.

49. Климов В. Организация параллельной работы источников питания переменного тока // Силовая электроника. №2. 2008. С. 68 –72.

50. Климов В., Москалев А. Трехфазные источники бесперебойного питания: схемотехника и технические характеристики. Электронные компоненты, №8, 2005.

51. Ковалев Ф. И. Стабилизированные автономные инверторы с синусоидальным выходным напряжением / Ф. И. Ковалев, Г. П. Мосткова, В. А. Чванов и др. –М.: Энергия, 1972. 152 с.

52. Козаченко В., Соловьев А. Новые DSP–микроконтроллеры фирмы Analog Devices ADMC300/330 для высокопроизводительных систем векторного управления электроприводами переменного тока// CHIP NEWS. — 1998. —№ 5. — С. 16–21.

53. Козаченко В.Ф., Обухов Н.А., Трофимов С.А., Чуев П.В. Применение DSP–микроконтроллеров фирмы «Texas Instruments» в преобразователях частоты «Универсал» с системой векторного управления// Электронные компоненты. N4, – 2002, –с. 61 –64

54. Колпаков А. И. Малоизвестные факты из жизни IGBT и диодов. Часть 2. IGBT.// Силовая электроника № 6, 2012, с. 30 –34

55. Колпаков А. И. Моделирование транзисторов IGBT с помощью PSPICE / А. И. Колпаков // Компоненты и технологии. 2002. – №8. – С.134 – 138.

56. Крючков В.В., Малышков Г.М., Соловьев И.Н. Кодовое широтно –импульсное регулирование для инверторов.// Практическая силовая электроника. 2001.– №1. С.16 –24.

57. Малышков Г.М., Соловьев И.Н. Проектирование инверторов: Учебное пособие.–М.: Изд–во МАИ, 1995, – 48 с.: ил.

58. Машуков Е.В, Ульященко Г.М. Транзисторные импульсные регуляторы коллекторных электродвигателей постоянного тока для систем электропривода ЛА. Учебное пособие –М.: изд. МАИ, 1999 с. 60

59. Мелешин В.И. Транзисторная преобразовательная техника. – М: Техносфера. – 2005.

60. Мелешин В.И., Овчинников Д. А. Управление транзисторными преобразователями электроэнергии. – М: Техносфера. 2011.

61. Мелешин В.И., Опадчий Ю.Ф., Мосии В.В. Ключ постоянного тока. Авторское свидетельство СССР № 1283959, Бюллетень № 2, 1987 г .

62. Моин В.С. Стабилизированные транзисторные преобразователи / В. С. Моин, Н. Н. Лаптев. М.: Энергия, 1972. – 512 с.

63. Моин В. С. Стабилизированные транзисторные преобразователи / В. С. Моин. М.: Энергоатомиздат, 1986. – 376 с.

64. Мустафа Г.М., Ковалев Ф.И., «Сравнительный анализ трех способов управления импульсными следящими инверторами», Электричество, 1989, № 2, с. 29 –37.

65. Мыцык, Г. С. Поисковое проектирование устройств силовой электроники (трансформаторно – полупроводниковые устройства): учебное пособие /Г. С. Мыцык А.В. Бериллов, В.В. Михеев. –М.: Издательский дом МЭИ, 2010. – 284 с.

66. Мыцык, Г.С. Модификация упрощенной методики расчета Г – образного LC –фильтра // Г. С. Мыцык, Пью Мьинт Тхейн, Хлаинг Мин У. // Практическая силовая электроника». – 2012. –№ 1(45). – С. 18 –26.

67. Н. Донской, А. Иванов, В. Матисон, И. Ушаков. Многоуровневые автономные инверторы для электропривода и электротехники. Силовая электротехника, №1, 2008 г., с. 43 –46.

68. Нейман Л.Р, Демирчян К.С. Теоретические основы электротехники. В 2 т. Т 1. –3 –е изд. – Л.: Энергоиздат, 1981

69. О построении мощных инверторов напряжения на IGBT / В.А. Барский, М.Г. Брызгалов, Н. А. Горяйнов, И. В. Уфимцев и др. // Техшчна электродинамша. 1998. – Спец. вип. 2. – Т.1. – С.80 –83.

70. О.А.Коржавин, В.В.Балакин. Анализ возможностей равномерного распределения токов многомодульных конверторов распределенных систем электропитания. // Практическая силовая электроника. 2011. №3(43). С.29 –34.

71. Попков О.З. Основы преобразовательной техники. Автономные преобразователи. – М.: МЭИ. – 2003.

72. Разевиг В. Д. Система проектирования OrCAD 9.2 Солон – Р, 2003. – 528 с.

73. Раймонд Мэк. Импульсные источники питания. Теоретические основы проектирования и руководство по практическому применению. – М.: Додэка –XXI, 2008. – 272 с.

74. Розанов Ю. К. Параллельная работа преобразователей постоянного тока / Ю. К. Розанов // Электротехника. №4. – 1982. – С.37 –39.

75. Розанов Ю. К. Полупроводниковые преобразователи со звеном повышенной частоты / Ю. К. Розанов. М.: Энергоатомиздат, 1987. – 184 с.

76. Розанов Ю.К. Основы силовой электроники. – М.: Энергоатомиздат, 1992.

77. Розанов Ю.К., Рябчицкий М.В., Кваснюк А.А. Силовая электроника. – М.: Издательство МЭИ, 2009.

78. Руденко В. С., Сенько В. И., Чиженко И. М. Основы преобразовательной техники: Учебник для вузов по специальности "Промышленная электроника" – 2 –е изд., перераб. и доп. – М.: Высшая школа, 1980 . – 424 с

79. Севернс Р., Блум Г. Импульсные преобразователи постоянного напряжения для систем вторичного электропитания: Пер. с англ. под ред. Смольникова Л.Е. – М.: Энергоатомиздат, 1988 – 294 с с илл.

80. Слежановский О.В., Дацковский Л.Х., Кузнецов И.С. и др. Системы подчиненного регулирования электроприводов переменного тока с вентильными преобразователями. –М.: Энергоатомиздат, 1983.–256с.

81. Твердин Л. М. Исследование электромагнитных процессов при параллельной работе тиристорных преобразователей / Л. М. Твердин, Л. П. Хоботов // Тр. Московский институт электронного машиностроения. 1973. Вып.26.

82. Толстов Ю. Г. Автономные инверторы тока / Ю. Г. Толстов. М.: Энергия, 1980. –327 с.

83. Транзисторные преобразователи электрической энергии. Под ред. А.В. Лукина, Г.М. Малышкова. М.: изд-во МАИ. 2001.

84. Туманов И. М. Тиристорные и тиристорноконтатные установки для стабилизации и регулирования параметров электроэнергии / И. М. Туманов, Б. Ю. Алтунин. Н. Новгород: Нижегородский государственный технический университет, 1993.

85. Уэйт М., Прата С., Мартин Д. Язык Си. Руководство для начинающих: пер. с англ. М.:Мир, 1988. 512 с

86. Чаплыгин Е. Е. Инверторы напряжения и их спектральные модели: Учебное пособие по курсам "Автономные преобразователи" и "Моделирование электронных устройств и систем" по направлению "Электроника и микроэлектроника" / Е. Е. Чаплыгин, Московский энергетический институт . – М. : Издательство МЭИ, 2003 . – 64 с.

87. Чаплыгин Е.Е., Вилков А.Е., Хухтиков С.В. Широотно–импульсная модуляция с пассивной фазой в инверторах напряжения с дополнительным полумостом // Электричество, № 8, 2012, с. 36 –43.

88. Чаплыгин Е.Е., Калугин Н.Г., Рыбальченко И.Ю. Входные фильтры инверторов напряжения с несимметричной нагрузкой // Практическая силовая электроника, № 18, 2005, с. 28 –32.

89. Чаплыгин Е.Е., Хухтиков С.В. Способ управления автономным инвертором напряжения с векторной ШИМ. // Практическая силовая электроника, вып. 39, 2010, с. 40 –43.

90. Шрайбер Д. Перевод: Андрей Колпаков. Преобразователи высокой мощности для возобновляемых источников энергии// Силовая Электроника. № 5. 2010. С. 90 –94.

91. Щербаков Б. Ф. Механизм распределения активных нагрузок параллельно работающих инверторов тока / Б. Ф. Щербаков, А. А. Русских // Электротехническая промышленность. Преобразовательная техника. 1974. –Вып. 4. с138

92. Щетинин В. Е., Аверин С. В. Алгоритм формирования выходного напряжения многофазного инвертора с синусоидальной аппроксимацией включения ячеек // Вестник Московского авиационного института. 2015. Т.22. №4. С. 159 –167.

93. Щетинин В.Е. Сравнительный анализ формирования многоячейковых инверторов при четном и нечетном числе силовых ячеек // Вестник Московского авиационного института. 2016. Т.23. №3. С. 165 –174.

93. Щетинин В.Е. Формирование напряжения однофазного инвертора с многоканальной структурой силовых ячеек // Электропитание. 2015. №1. С. 45-51.

94. Ahmet M. Hava, Russel J. Kerkman and Thomas A.Lipo. A High Performance Generalized Discontinuous PWM Algorithm. IEEE Trans Ind appl. 34(5), 1998, pp.1059 –1071.
95. Bose B.K. Power electronics A technology Review. – Proceedings of the IEEE, 1992, vol.80, no.8, pp. 1303 –1334.
96. Bose B.K. Power Semiconductor Devices. Modern Electrical Drives. Dodrecht, Boston, London: Kluwer Academic Publishers, 2000, pp.239 –270.
97. Calculation of major IGBT operating parameters. Literature Numger: ANIP9931. Infineon technologies. 1999.
98. Dargahi V., Khoshkbar Sadigh A., Abarzadeh M., Alizadeh Pahlavani M.R., Shoulaie A: Flying Capacitors Reduction in an Improved Double Flying Capacitor Multicell Converter Controlled by a Modified Modulation Method. IEEE Transactions on Pow- er Electronics, 2012; 27(9) 3875 – 3887.
99. Figoli Dave. A Software Modularity Strategy for Digital Control Systems. Application Report. Literature Numger: SPRA701. Texas Instruments Inc., 2001
100. Hahn J.H. Modified Sine Wave Inverter Enhanced //Power Electronics Technology, August 2006, s 20 –22
101. Hava A., Kerkman R. J. and Lipo T. A. A High Performance Generalized Discontinuous PWM Algorithim. IEEE Trans. On Industry Applications, vol. 34, no. 5, 1998, pp. 1059 –1071.
102. Himamshu V. Prasad Analysis and Comparoson of Space Vector Modulation Schemes for Three–Leg and Four–Leg Voltage Source Inverters // Virginia Polytechnic Institute and State University, 1997
103. Holtz J. Pulsewidth modulation for electronic power conversion, Proc. IEEE, vol. 82, pp. 1194–1214, Aug. 1994
104. IGBT and MOSFET power modules.. SEMIKRON International. 2010.

105. J. Rodríguez, J. Lai, F. Zheng Peng, Multilevel Inverters: A Survey of Topologies, Controls, and Applications, IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 49, NO. 4, AUGUST 2002

106. of a modular cyclic cascade intercell transformer (ICT) for parallel multi-cell convertM. K. Venkatesha and K.A. Krishmanurthy, An optimal PWM inverter presented at the National Workshop on Microprocessor Controlled Drives, at MCE, Bassan, Aug. 27–28, pp 95–131, 1993.

107. M. K. Venkatesha and K.A. Krishmanurthy, Linear suboptimal PWM switching for microprocessor controlled inverters, IEEE, TENCON, pp 29–32, Aug. 28–30, 1991.

108. Ogasawa S., Akagi H., and Nabae A. A Novel PWM Scheme of Voltage Source Inverter Based on Space Vector Theory. European Power Electronics Conference, Aachen, Germany, Oct. 1989, pp. 1197–1202.

109. P. Zumel, C. Fernandez, A. de Castro, O. Garcia, Efficiency improvement in multiphase converter by changing dynamically the number of phases, in: Power Electronics Specialists Conference, 2006, pp. 1–6.

110. S.Sanchez, F.Richardeau, D.Risaletto, Design and fault operation analysis ers. Mathematics and Computers in Simulation, Vol 131, 2017, Pages 190–199

111. S.Tapuchi, R. Rabinovici, D. Baimel, N. Baimel, S. Bronstein, Equal Switching Distribution Method for Multi–Level Cascaded Inverters, Energy and Power Engineering Vol.5 No.9(2013), Article ID:39787,10 pages

112. Van Der Broeck H., Skudelny H. and Stanke G. Analysis and Realization of a Pulse Width Modulator Based on Voltage Space Vectors. IEEE Trans. on Industry Applications, Vol. IA–24, No. 1, January 1988, pp. 142–150.

113. <http://milandr.ru/>

114. <http://niiet.ru/>

115. <http://ti.com/>

116. <http://www.tensy.ru/article03.html>

Список иллюстративного материала

- Рисунок 1.1 Структура инвертора с низкочастотным трансформатором, в качестве устройства согласования входного и выходного напряжений
- Рисунок 1.2 Структура инвертора с согласующим конвертором в качестве устройства согласования входного и выходного напряжения
- Рисунок 1.3 Схема силовой части инвертора с пушпульным каскадом
- Рисунок 1.4 Схема полумостового инвертора
- Рисунок 1.5 Схема мостового инвертора
- Рисунок 1.6 Выходное напряжение инвертора до применения фильтров
- Рисунок 1.7 Схема однозвенного LC фильтра
- Рисунок 1.8 Диаграммы напряжений ШИМ с использованием опорной частоты
- Рисунок 1.9 Диаграммы напряжений двухуровневой ШИМ–СИН
- Рисунок 1.10 Диаграммы напряжений трехуровневой ШИМ–СИН
- Рисунок 1.11 Формирование импульсов в режиме ШИМ–СТ
- Рисунок 1.12 Принцип формирования напряжения при оптимизированной ШИМ
- Рисунок 1.13 Диаграммы напряжений полуавтоматизированной ШИМ
- Рисунок 1.14 Обобщенная форма напряжения режима ШИР–КД
- Рисунок 1.15 Блок схема алгоритма расчета массы устройства согласования входного и выходного напряжения
- Рисунок 1.16 Блок схема алгоритма расчёта масс фильтра и элементов охлаждения инвертора
- Рисунок 1.17 Зависимость расчетной массы инвертора от частоты переключения при различных способах формирования
- Рисунок 1.18 Распределение расчетной массы инвертора по учитываемым элементам: А – На оптимальной частоте, В – на повышенной частоте

Рисунок 1.19 Зависимости расчетной массы для инвертора в режиме ШИМ–СИН от частоты переключения при разных уровнях нагрузки

Рисунок 1.20 Функциональная схема

многоячейкового инвертора с суммированием по току

Рисунок 1.21 Функциональная схема многоячейкового инвертора с суммированием по напряжению

Рисунок 1.22 Компьютерная модель шести–ячейкового инвертора с равномерным сдвигом фаз

Рисунок 1.23 Выходной сигнал модели шести–ячейкового инвертора с равномерным

смещением ячеек в сравнении с синусоидальным сигналом

Рисунок 1.24 Спектральный анализ выходного сигнала шести–ячейкового инвертора с равномерным смещением ячеек

Рисунок 1.25 Выходной сигнал модели шести–ячейкового инвертора с приближением к трапецеидальному сигналу в сравнении с синусоидальным сигналом

Рисунок 1.26 Спектральный анализ выходного сигнала шести–ячейкового инвертора с приближением к трапецеидальному сигналу

Рисунок 2.1 Схема многоячейкового инвертора с суммированием токов со сдвигом фаз

Рисунок 2.2 Токи ячеек инвертора с равномерным сдвигом фаз

Рисунок 2.3 Зависимость амплитуды суммарного тока от сдвига фаз нормированное относительно числа ячеек

Рисунок 2.4. Параллельное включение блоков инверторов в промышленном источнике бесперебойного питания

Рисунок 2.5 Схема многоячейкового инвертора суммированием тока ячеек и ненулевым фазовым сдвиге

Рисунок 2.6 Входные сигналы модулятора при едином опорном сигнале и пилообразного напряжения с равномерным сдвигом

Рисунок 2.7 Формирование моментов переключения транзисторов каждой ячейки

Рисунок 2.8 Форма напряжения на входе силового фильтра

Рисунок 2.9 Схема моделируемого инвертора с трехуровневым выходным напряжением

Рисунок 2.10 Схема модели трехуровневого инвертора напряжения при параллельном подключении ячеек

Рисунок 2.11 Форма выходного напряжения инвертора

Рисунок 2.12 Спектральный состав выходного напряжения инвертора

Рисунок 2.13 Выходной ток инвертора и распределение токов между ячейками

Рисунок 2.14 Возникновение контуров протекания токов в обход нагрузки при перекрестной коммутации нижних и верхних ключей ячеек инвертора

Рисунок 2.15 Структурная схема с дополнительной стойкой

Рисунок 2.16 Схема модели трехуровневого напряжения инвертора с коммутацией отдельно верхних и нижних ключей

Рисунок 2.17 Форма выходного напряжения инвертора с дополнительной стойкой

Рисунок 2.18 Спектральный состав выходного напряжения инвертора с дополнительной стойкой

Рисунок 2.19 Протекание тока нагрузки через активные ячейки

Рисунок 2.20 Пример трансформаторной схемы многоячейкового инвертора

Рисунок 2.21 Пример трансформатора для многоячейкового инвертора

с суммированием токов СПЯ

Рисунок 2.22. Зависимость массы инвертора с суммированием тока СПЯ от числа ячеек

Рисунок 3.1 Форма выходного напряжения инвертора с равномерным сдвигом включения ячеек

Рисунок 3.2 Форма выходного напряжения инвертора при аппроксимации в трапецеидальную форму углов коммутации ячеек

Рисунок 3.3 Алгоритм включения отдельных ячеек при равномерном сдвиге

Рисунок 3.4 Суммарное выходное напряжение инвертора с равномерным сдвигом ячеек

Рисунок 3.5 Алгоритм включения отдельных ячеек при аппроксимации в трапецеидальную форму выходного напряжения

Рисунок 3.6 Суммарное выходное напряжение инвертора при аппроксимации в трапецеидальную форму

Рисунок 3.7 Порядок работы ячеек инвертора

Рисунок 3.8 Формирование аппроксимирующего напряжения

Рисунок 3.9 Разбиение уровней напряжения по времени включения каждой ячейки, исходя из числа ячеек

Рисунок 3.10 Алгоритм переключения ключей ячеек на каждом уровне напряжения

Рисунок 3.11 Формирование аппроксимирующего напряжения

Рисунок 3.12 Разбиение уровней напряжения по времени включения каждой ячейки, исходя из числа ячеек

Рисунок 3.13 Алгоритм переключения ключей ячеек на каждом уровне напряжения

Рисунок 3.14 Компьютерная модель многоячейкового инвертора с ШИМ регулированием

Рисунок 3.15 Выходное напряжение модели шести–ячейкового инвертора с равномерным смещением ячеек в сравнении с синусоидальным сигналом

Рисунок 3.16 Спектральный состав выходного сигнала шести–ячейкового инвертора с равномерным смещением ячеек

Рисунок 3.17 Выходное напряжение модели шести–ячейкового инвертора при аппроксимации в трапецеидальную форму в сравнении с синусоидальным сигналом

Рисунок 3.18 Спектральный состав выходного напряжения шести–ячейкового инвертора при аппроксимации в трапецеидальную форму

Рисунок 3.19 Выходное напряжение семи–ячейкового инвертора без использования выходного фильтра и ШИМ

Рисунок 3.20 Выходное напряжение восьми–ячейкового инвертора без использования выходного фильтра и ШИМ

Рисунок 3.21 Напряжение на выходе фильтра семи–ячейкового инвертора с применением фильтра

Рисунок 3.22 Спектральный состав напряжения на выходе фильтра семи–ячейкового инвертора с применением фильтра

Рисунок 3.23 Напряжение на выходе фильтра восьми–ячейкового инвертора с применением фильтра

Рисунок 3.24 Спектральный состав напряжения на выходе фильтра восьми–ячейкового инвертора с применением фильтра

Рисунок 3.25 Напряжение на выходе фильтра семи–ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

Рисунок 3.26 Спектральный состав напряжения на выходе фильтра семи–ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

Рисунок 3.27 Напряжение на выходе фильтра восьми-ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

Рисунок 3.28 Спектральный состав напряжения на выходе фильтра восьми-ячейкового инвертора с применением фильтра и ШИМ с коэффициентом заполнения равном 0.8

Рисунок 3.29 Компьютерная модель четырех-ячейкового инвертора для проверки равной нагруженности ячеек

Рисунок 3.30 Токи, протекающие в СПЯ четырех-ячейкового инвертора

Рисунок 3.31 Расчет массы четырех-ячейкового инвертора

Рисунок 4.1 Структурная схема многоячейкового инвертора

Рисунок 4.2 Алгоритм работы процессора управления

Рисунок 4.3 Принципиальная схема драйвера управления силовым транзистором

Рисунок 4.4. Путь возникновения сквозного тока второго рода

Рисунок 4.5 Защита цепи управления. Протекание тока в обход схемы управления

Рисунок 4.6 Принципиальная схема драйвера с цепью задержки для исключения сквозных токов при коммутации ключе транзистора

Рисунок 4.7 Принципиальная схема макета многоячейкового инвертора

Рисунок 4.8 Общий вид макета инвертора

Рисунок 4.9 Фильтр инвертора

Рисунок 4.10 Напряжение на выходе макета инвертора

Перечень таблиц

Таблица 3.1 Моменты переключений для выходного напряжения частотой 400 Гц для трех ячеек

Таблица 3.2 Субинтервалы переключения для выходного напряжения частотой 400 Гц для трех ячеек

Таблица 3.3. Моменты переключений для выходного напряжения частотой 400 Гц для четырех ячеек

Таблица 4.1 Пример таблицы коммутации, хранящейся в энергонезависимой памяти процессора

Таблица 4.2 Пример таблицы управляющих сигналов

Приложения

Приложение №1 Программа расчета массы основных силовых элементов инвертора

$$P := 1000 \quad U := 115 \quad I := \frac{P}{U} = 8.696 \quad P_{ud} := 18 \quad r := 0.018 \cdot 10^{-6} \quad p_{m1} := 8920 \quad C_o := 110 \cdot 10^{-6}$$

$$\begin{aligned}
 F(f, jt, B) := & \omega \leftarrow 2\pi \cdot f \\
 & p \leftarrow \frac{f}{400} \\
 & kp \leftarrow 0.8 \\
 & \text{for } i \in 0..p-1 \\
 & \quad \left| \begin{aligned}
 & tc_i \leftarrow \frac{1}{f \cdot p} (i + 0.75) \\
 & dt_i \leftarrow kp \cdot \sin(\omega \cdot tc_i) \cdot \frac{1}{f \cdot p} \\
 & ab_i \leftarrow \omega \cdot \left(tc_i - \frac{dt_i}{2} \right) \\
 & ae_i \leftarrow \omega \cdot \left(tc_i + \frac{dt_i}{2} \right)
 \end{aligned} \right. \\
 & \text{for } n \in 0..51 \\
 & \quad \left| \begin{aligned}
 & q_n \leftarrow 2n + 1 \\
 & A_n \leftarrow \frac{2 \cdot 200}{q_n \cdot \pi} \sum_{i=0}^{p-1} (\cos(q_n \cdot ab_i) - \cos(q_n \cdot ae_i))
 \end{aligned} \right. \\
 & \quad k_{gvx} \leftarrow \sqrt{\frac{\sum_{n=1}^{51} (A_n)^2}{(A_0)^2}} \\
 & \quad k_{gv} \leftarrow 0.07 \\
 & \quad m \leftarrow \sqrt{\frac{1 + \frac{k_{gv}}{k_{gvx}}}{1 + \frac{(p-1)^2 \cdot k_{gv}}{k_{gvx}}}} \\
 & \quad LC \leftarrow \left(\frac{m}{2\pi \cdot 400} \right)^2 \\
 & \quad L \leftarrow \frac{LC}{C_o} \\
 & \quad WL \leftarrow \frac{I^2 L}{2} \\
 & \quad GL \leftarrow 4WL \\
 & \quad gL \leftarrow \frac{GL}{WL} \\
 & \quad WC \leftarrow \frac{U^2 C_o}{2}
 \end{aligned}$$

```

gC ← 0.2
Copt ←  $\sqrt{\frac{\Gamma^2_{gL} \cdot LC}{U^2_{gC}}}$ 
GCopt ←  $gC \cdot \frac{U^2 Copt}{2}$ 
Lopt ←  $\frac{LC}{Copt}$ 
WLopt ←  $\frac{\Gamma^2 Lopt}{2}$ 
GLopt ← WLopt · gL
Gopt ← GCopt + GLopt
Sc ← (6.4 8 6.25 8 10 12.5 10.2 12.8 16 20.5 16 20 25.6 32)T
S ← (10 10 15.6 15.6 15.6 15.6 25.6 25.6 25.6 25.6 40 40 40 40)T
Lv ← (16.7 18.3 17.9 19.3 20.9 22.9 22.8 24.4 26.4 29.2 28.6 30.6 33.4 36.6)T
M ← (0.748 0.935 0.914 1.17 1.47 1.83 1.91 2.39 2.99 3.84 3.74 4.68 5.99 7.49)T
ko ← 0.4
U ← 115
Un ← 27
I2 ←  $\frac{1000}{115}$ 
I1 ←  $\frac{1000}{27 \cdot 0.96}$ 
Sv2 ←  $\begin{cases} \left[ \frac{I2}{jt} \cdot (1 + kgvx) \right] & \text{if } p < 2 \\ \left[ \frac{I2}{jt} \cdot \left( 1 + \frac{kgvx}{p-1} \right) \right] & \text{otherwise} \end{cases}$ 
Sv1 ←  $\begin{cases} \left[ \frac{I1}{jt} \cdot (1 + kgvx) \right] & \text{if } p < 2 \\ \left[ \frac{I1}{jt} \cdot \left( 1 + \frac{kgvx}{p-1} \right) \right] & \text{otherwise} \end{cases}$ 
for i ∈ (0..12)
  W1 ←  $\frac{Un \cdot 10^4}{4 \cdot f \cdot B \cdot 0.95 Sc_i}$ 
  W2 ←  $W1 \cdot \frac{U}{Un}$ 
  So ←  $\frac{2Sv1 \cdot W1 + 2W2 \cdot Sv2}{ko} \cdot 10^{-2}$ 
  break if So < Si
  i ← i + 1
Ms ← Mi
Mm ←  $Lv_i \cdot 10^{-8} \cdot (Sv1 \cdot W1 + Sv2 \cdot W2) \cdot pm$ 
Ps ← Pnd · Ms
Pm ←  $r \cdot \left[ Lv_i \cdot \left( I1^2 \frac{W1}{Sv1} + I2^2 \frac{W2}{Sv2} \right) \right] \cdot 10^4$ 

```

$$I \leftarrow \frac{1000}{27}$$

$$P \leftarrow \frac{f}{400}$$

$$E \leftarrow 27$$

$$U_{ke} \leftarrow E$$

$$U_t \leftarrow 1.5$$

$$I_{ost} \leftarrow 0.01$$

$$I_d \leftarrow 0.01$$

$$K_v \leftarrow 1.3$$

$$W \leftarrow 0.0000015$$

$$P_{so} \leftarrow I \cdot U_t$$

$$P_{sz} \leftarrow 2E \cdot (I_d + I_{ost})$$

$$P_s \leftarrow P_{so} + P_{sz}$$

$$P_d \leftarrow f \cdot W \cdot (I \cdot 2) \cdot \left(\frac{E \cdot 2}{U_{ke}} \right)^{K_v} \cdot \left[\sum_{i=0}^{\frac{P}{2}} \frac{1}{I \cdot \sin \left[\frac{2\pi}{P} (i + 0.75) \right]} \right]$$

$$P_o \leftarrow P_s + P_d$$

$$S \leftarrow \frac{P_o}{14.85}$$

$$M \leftarrow S \cdot 2.4$$

$$[L_{opt} \ C_{opt} \ G_{opt} \ M_s \ M_{in} \ (M_{in} + M_s) \ P_s \ P_d \ M \ 3M_{in} + 3M_s + 3G_{opt} + M]^T$$

**Текст программы управления моментами включениями ключей
СПЯ**

Код программы управления, составленный в соответствии с заданным алгоритмом.

```
#include <1886VE5.h>
#include "int17xxx.h"
#pragma origin 0x8

int i;
int j;
unsigned char n = 4;
unsigned char m = 32;
unsigned int er[m][n];

void read(int adress)
{
    EE_EN = 1;    //Включаем EEPROM
    #asm
    nop;        //Пустая команда, так как из-за пересинхронизации сигнал BUSY мо-
жет задержаться на один цикл
    #endasm
    while (BUSY == 1)    //Ждем пока спадет флаг занятости
    {
    }
    EE_ADR = adress;    //Адрес из которого будут взяты данные
    MODE0 = 1;
```

```

#asm
nop;    //Пустая команда, так как из-за пере синхронизации сигнал BUSY мо-
жет задержаться на один цикл
#endasm

while (BUSY == 1)    //Ждем пока спадет флаг занятости
{
}

i = EE_DATA;    //Записываем считанные данные в переменную i(счетчик)
MODE0 = 0;    //Режим работы переводим в "нет работы"
EE_EN = 0;    //Выключаем EEPROM
}

void ProcessorSignal(unsigned char** mn, unsigned char m)
{

// Считываем данные из таблицы
for (i = 0; i < n; i++)
{
mn[m][i] = read(er[i]);
}

//Выставляем на порт значение счетчика, считанного с EEPROM,

PORTA = mn[m][0];
PORTB = !mn[m][0];
PORTC = mn[m][1];
PORTD = !mn[m][1];

```



```
PORTE = mn[m][2];  
PORTF = !mn[m][2];  
PORTL = mn[m][3];  
PORTK = !mn[m][3];
```

```
return 1;  
}
```

```
void PAUSE(unsigned char PS)
```

```
{  
    for (i = 0; i < PS; i++) {}  
  
}
```

```
void main()
```

```
{  
  
    for (j = 0; j < m; j++)  
    {  
        PAUSE(t[j]); // ставим на паузу  
        setProcessorSignal(mn,n,j); // Подается управляющий сигнал на выбранные вы-  
        воды процессора  
    }  
  
    return 1;  
}
```