

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО  
ОБРАЗОВАНИЯ «МОСКОВСКИЙ АВИАЦИОННЫЙ ИНСТИТУТ  
(НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ)»

На правах рукописи



ПОДГУЗОВА МАРИЯ АНДРЕЕВНА

ДРАЙВЕРЫ С ТРАНСФОРМАТОРНОЙ ГАЛЬВАНИЧЕСКОЙ  
РАЗВЯЗКОЙ ДЛЯ ВЫСОКОВОЛЬТНЫХ СИЛОВЫХ  
ТРАНЗИСТОРНЫХ КЛЮЧЕЙ

Специальность 2.4.2 –

«Электротехнические комплексы и системы»

ДИССЕРТАЦИЯ

на соискание ученой степени

кандидата технических наук

Научный руководитель:

доктор технических наук, с.н.с.

Ковалев К.Л.

Москва - 2024

## Оглавление

СПИСОК ПРИНЯТЫХ СОКРАЩЕНИЙ .....	3
ВВЕДЕНИЕ.....	4
ГЛАВА 1. ОБЗОР И КЛАССИФИКАЦИЯ ДРАЙВЕРОВ СИЛОВЫХ ТРАНЗИСТОРНЫХ КЛЮЧЕЙ .....	10
1.1 Функциональное назначение драйверов и области их применения.....	10
1.2 Технические требования, предъявляемые к драйверам.....	13
1.3 Сопоставительный анализ достоинств и недостатков драйверов с различными типами гальванической развязки .....	14
1.4 Обзор сведений по драйверам различных фирм .....	15
1.5 Классификация драйверов с ТГР .....	21
1.6 Варианты подключения первичной стороны драйвера .....	23
1.7 Обобщенная структурная схема драйвера с ТГР .....	24
1.8 Основные проблемы проектирования драйверов с ТГР .....	26
ВЫВОДЫ ПО ГЛАВЕ 1 .....	28
ГЛАВА 2. ФОРМИРОВАТЕЛИ УПРАВЛЯЮЩИХ ИМПУЛЬСОВ НА ПЕРВИЧНОЙ ОБМОТКЕ ТРАНСФОРМАТОРА ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ.....	29
2.1 Формирователь управляющих импульсов с одноктактным режимом работы трансформатора гальванической развязки. ....	29
2.2 Формирователи управляющих импульсов с двухтактным режимом работы трансформатора гальванической развязки .....	34
2.3 Формирователь управляющих импульсов для передачи информации на частоте сигнала управления. ....	36
2.4 Формирователь управляющих импульсов для передачи сигнала управления по фронтам.....	40
2.5 Формирователь управляющих импульсов для передачи сигнала управления на высокой несущей частоте .....	42
2.6 Алгоритм проектирования драйверного трансформатора гальванической развязки .....	44
2.7 Методика расчета трансформатора гальванической развязки для драйверов с различными способами передачи информационного сигнала управления.....	46
ВЫВОДЫ ПО ГЛАВЕ 2 .....	55
ГЛАВА 3. ВЛИЯНИЕ ПАРАЗИТНЫХ ПАРАМЕТРОВ ТРАНСФОРМАТОРА ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ НА ПРОЦЕССЫ ПЕРЕКЛЮЧЕНИЯ ДРАЙВЕРА И СИЛОВОГО ТРАНЗИСТОРНОГО КЛЮЧА.....	56
3.1 Количественная оценка паразитных параметров ТГР.....	57
3.2 Влияние индуктивности рассеяния обмоток ТГР на процессы переключения драйверов и СТК.....	60
3.3 Влияние паразитной межобмоточной ёмкости ТГР на процессы переключения драйверов и СТК.....	62
ВЫВОДЫ ПО ГЛАВЕ 3 .....	77
ГЛАВА 4 ДРАЙВЕРЫ С РАЗЛИЧНЫМИ СПОСОБАМИ ПЕРЕДАЧИ ИНФОРМАЦИОННОГО СИГНАЛА ЧЕРЕЗ ТГР.....	79

4.1 Драйвер с общим информационным и энергетическим каналом передачи сигнала управления .....	79
4.2 Драйвер с передачей информационного сигнала управления через ТГР по фронтам .....	89
4.3 Драйвер с одноканальной передачей сигнала управления через ТГР на высокой несущей частоте .....	97
4.4 Драйвер с двухканальной передачей сигнала управления на высокой несущей частоте .....	106
ВЫВОДЫ ПО ГЛАВЕ 4 .....	116
ГЛАВА 5 РАСШИРЕНИЕ ФУНКЦИОНАЛЬНЫХ ВОЗМОЖНОСТЕЙ ДРАЙВЕРОВ С ТГР..118	
5.1 Формирование регулируемой задержки на включения без задержки на выключения для предотвращения сквозных токов первого рода .....	118
5.2 Обеспечение двухполярного управления и активного запирианием СТК .....	120
5.3 Защита СТК от аварийного выхода в активную область по остаточному напряжению на включенном СТК.....	124
5.4 Реле напряжения питания.....	131
ВЫВОДЫ ПО ГЛАВЕ 5 .....	132
ГЛАВА 6 РАЗРАБОТКА И ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ МАКЕТНЫХ ОБРАЗЦОВ ДРАЙВЕРОВ С ТГР .....	
6.1 Описание экспериментальной установки .....	134
6.2 Результаты экспериментальных исследований макетных образцов драйверов с ТГР .....	139
ВЫВОДЫ ПО ГЛАВЕ 6 .....	145
СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ .....	149

Приложение А Акт №300-17/169 о внедрении в учебный процесс кафедры «Электроэнергетические, электромеханические и биотехнические системы» результатов диссертационной работы Подгузовой Марии Андреевны.  
 Приложение Б Акт №28 о практическом использовании диссертационной работы Подгузовой Марии Андреевны в ООО «РЭСТАР».

## СПИСОК ПРИНЯТЫХ СОКРАЩЕНИЙ

БВН – блок вспомогательного напряжения

ГР – гальваническая развязка

Uп – напряжение питания

ЗГВЧ – задающий генератор высокой частоты

ИКМ – имитационное компьютерное моделирование

Kз – коэффициенте заполнения

ПВЧ – преобразователь высокой частоты

РНП – реле напряжения питания

СПП – Схема подавления паразитных параметров

СТК – силовой транзисторный ключ

ТГР – трансформаторная гальваническая развязка;

УМ – усилитель мощности

УУ – устройство управление

ФУИ – формирователь управляющих импульсов

СЭС ЛА – система электроснабжения летательных аппаратов

УГР – узел гальванической развязки

ЛА – летательный аппарат

ФНЧ – фильтр низких частот

## ВВЕДЕНИЕ

**Актуальность темы.** Неотъемлемой частью любого импульсного устройства преобразования или регулирования электроэнергии является силовой преобразовательный каскад, алгоритм управления работой которого задаёт не силовое маломощное устройство управления. Для улучшения удельных масса-энергетических показателей устройств преобразования электроэнергии их регулирующие элементы должны работать в ключевом режиме на достаточно высокой частоте переключения с относительно малыми динамическими потерями. Для связи маломощного устройства управления с силовыми транзисторными ключами (СТК) преобразовательного каскада, предназначены специальные электронные устройства – драйверы.

Несмотря на то, что многие зарубежные фирмы и ряд отечественных предприятий серийно выпускают драйверы различных типов, разработка и исследования принципов построения драйверов различных типов в литературе рассмотрены недостаточно полно и являются актуальной задачей. Это обусловлено следующими причинами. Разработчики и производители драйверов стараются не раскрывать свои технические решения из-за жесткой конкуренции на электронном рынке, поэтому особенности принципов построения и методов проектирования своих устройств не публикуют в открытой печати. Кроме того, последние два десятилетия в мировой практике наблюдается явная тенденция даже не патентовать новые технические решения в силовой электронике для сохранения интеллектуальной собственности секретов фирмы. В серийно выпускаемых изделиях эти секреты скрываются с помощью различных специальных технологий. Отечественные производители драйверов также не раскрывают свои схемотехнические решения. Экспериментальные исследования отечественных драйверов показали, что они, к сожалению, не удовлетворяют предъявляемым к ним требованиям, и в ряде случаев не соответствуют параметрам, приводимым в технической документации. В связи с

вышеизложенным разработку принципов построения различных драйверов с разными видами УГР на отечественной элементной базе является актуальной задачей.

**Объектом исследования** являются драйверы с различными способами передачи информационного сигнала через ТГР для высоковольтных силовых транзисторных ключей.

**Предметом исследования** являются топологии функциональных узлов драйверов с трансформаторной гальванической развязкой и способы исключения негативного влияния неизбежных паразитных параметров ТГР на процессы переключения драйверов и силовых транзисторных ключей.

**Цель и задачи диссертационного исследования.** Целью диссертационной работы является разработка и исследование принципов построения драйверов с трансформаторной гальванической развязкой для управления высоковольтными СТК на основе МДП и IGB-транзисторов.

Для достижения поставленной цели были решены следующие задачи:

- 1) Анализ технических требований, предъявляемых к драйверам с ТГР;
- 2) Поиск и анализ структурных и схемотехнических решений драйверов с трансформаторной гальванической развязкой, опубликованных в открытых изданиях;
- 3) Исследование влияния паразитных параметров трансформатора гальванической развязки на процессы переключения драйверов с различными способами передачи сигнала управления.
- 4) Получение аналитических соотношений для количественной оценки неизбежных паразитных параметров ТГР;
- 5) Разработка структурных и функциональных схем драйверов с различными способами передачи сигнала управления через ТГР;

- 6) Разработка и исследование способов подавления негативного влияния неизбежных паразитных параметров ТГР и эффекта  $du/dt$  на процессы переключения драйверов и силовых транзисторных ключей;
- 7) Разработка принципиальных электрических схем драйверов и их компьютерных моделей в системе OrCAD Pspice для проверки их работоспособности с помощью имитационно-компьютерного моделирования (ИКМ);
- 8) Исследования с помощью ИКМ работоспособности и эффективности предложенных технических решений;
- 9) Разработка методики проектирования ТГР для драйверов с различным способом передачи сигнала управления;
- 10) Разработка и исследования методов расширения функциональных возможностей драйверов с ТГР;
- 11) Разработка и экспериментальные исследования макетных образцов драйверов с ТГР.

**Научная новизна.** При решении задач, поставленных, в диссертационной работе были получены следующие новые научные результаты:

1. Предложены новые принципы построения драйверов с ТГР с различными способами передачи сигнала управления.
2. Исследовано влияние неизбежных паразитных параметров ТГР на процессы переключения драйверов и СТК;
3. Получены аналитические соотношения для количественной оценки межобмоточной ёмкости и индуктивности рассеяния ТГР с тороидальным сердечником и однослойными обмотками;
4. Предложены схемотехнические решения для исключения негативного влияния эффекта  $du/dt$  и паразитных параметров ТГР на работоспособность драйвера;

5. Предложены новые схемотехнические решения, расширяющие функциональные возможности драйверов с ТГР.

**Практическая значимость работы** заключается в следующем.

1. Предложена классификация драйверов с ТГР и различными способами передачи управления;
2. Предложены схемотехнические решения формирователей управляющих импульсов на первичной обмотке ТГР для драйверов с различными способами передачи сигнала управления;
3. Предложено схемотехническое решение, исключающее несимметричное перемагничивание сердечника ТГР в двухтактном режиме работы.
4. Разработаны принципиальные электрические схемы драйверов с различными способами передачи сигнала управления.
5. Разработаны компьютерные модели драйверов с различными способами передачи сигнала управления в системе Orcad 9.2.
6. Разработаны макетные образцы драйверов с ТГР и экспериментально исследованы их параметры и характеристики;
7. Разработаны алгоритмы расчета и методика проектирования ТГР для драйверов с различными способами передачи сигнала управления.

**Методы исследования.** Для решения поставленных в работе задач использовались методы теоретической электротехники для линейных и нелинейных электрических цепей, методы имитационного компьютерного моделирования в средах Mathcad и Orcad, теории автоматического управления и регулирования, методы дифференциального и интегрального исчислений, методы математического анализа, методы экспериментального исследования на физических моделях драйверов с ТГР.

### **Основные положения, выносимые на защиту:**

1. Оригинальные принципы построения формирователей управляющих импульсов для драйверов с различными способами передачи сигнала управления через ТГР.
2. Структурные и схемотехнические решения драйверов с различными способами передачи сигнала управления через ТГР.
3. Способы подавления негативного влияния паразитных параметров ТГР и эффекта  $du/dt$  на работоспособность драйвера.
4. Алгоритм расчета и методика проектирования ТГР для драйверов с различными способами передачи сигнала управления.
5. Способы защиты СТК от аварийного выхода в активный режим с помощью драйвера.
6. Способ обеспечения активного запирающего силового транзисторного ключа
7. Способ формирования регулируемой задержки на включения без задержки на выключения для предотвращения сквозных токов первого рода;
8. Результаты экспериментальных исследований макетных образцов драйверов с ТГР.

### **Достоверность и обоснованность научных результатов.**

Основные положения и результаты диссертационной работы подтверждаются корректным использованием математического аппарата, а также верификацией результатов полученных путем аналитических расчетов, математических, физических и имитационно компьютерных моделей, а также результатами экспериментальных исследований.

### **Реализация результатов работы.**

Теоретические положения диссертационной работы были внедрены в учебный процесс в соответствии с учебно-методическими планами кафедры 310 «Энергетические, электромеханические и биотехнические системы» МАИ, что подтверждено Актом внедрения в учебный процесс Московского Авиационного института от 06.09.2024 г. (Приложение А).

**Апробация работы** Основные результаты докладывались и обсуждались на XXX Международной научно-технической конференции студентов и аспирантов «Радиоэлектроника, электротехника и энергетика» (МЭИ, г. Москва, 2024 г.), 20-ой международной студенческой конференции «Авиация и космонавтика» (г. Москва, РФ, 2024г.); международной научной конференции XLIX «Гагаринские чтения-2023» (г. Москва, РФ, 2023 г.);

**Публикации.** По теме диссертационной работы опубликовано 17 научных работ, включая 12 статей в журналах и изданиях, рекомендуемых ВАК РФ. И 2 статьи в изданиях, индексируемых международными базами Scopus и WoS. Получены в соавторстве 3 патента на изобретение.

### **Структура и объем работы**

Диссертация состоит из введения, шести глав, заключения, списка использованных источников и 2-х приложений. Основная часть работы содержит 148 машинописных страниц, в том числе 94 рисунка и 2 таблицы. Список использованных источников включает 115 наименований. Общий объем работы - 160 страниц

# ГЛАВА 1. ОБЗОР И КЛАССИФИКАЦИЯ ДРАЙВЕРОВ СИЛОВЫХ ТРАНЗИСТОРНЫХ КЛЮЧЕЙ

## 1.1 Функциональное назначение драйверов и области их применения

Драйверы представляют собой устройства сопряжения между выходом малоомощного устройства управления и входом СТК. От качества работы драйвера во многом зависит работоспособность, надежность и эффективность всего преобразователя электроэнергии. На современном этапе развития энергетической электроники силовые транзисторные ключи и управляющие ими драйверы являются неотъемлемой составной частью различных устройств преобразования, распределения и регулирования электроэнергии, обязательно входящих в состав любых электротехнических комплексов и систем. К таким устройствам относятся:

- источники вторичного электропитания;
- преобразователи постоянного напряжения в переменное (инверторы);
- зарядные устройства аккумуляторных батарей;
- преобразователи переменного напряжения в постоянное (конвертеры);
- источники бесперебойного питания;
- силовые активные фильтры;
- преобразователи частоты (циклоконвертеры);
- устройства и системы стабилизации выходного напряжения синхронных генераторов;
- устройства и системы стабилизации выходного напряжения генераторов постоянного тока;
- импульсные регуляторы коллекторных, бесколлекторных, асинхронных и шаговых электродвигателей;
- бесконтактная полупроводниковая аппаратура коммутации и защиты распределительных электросетей.

Любая СЭС содержит в своем составе различные устройства преобразования, регулирования и распределения электроэнергии. Неотъемлемым элементом таких устройств является СТК, управляемый драйвером по сигналам, поступающим от устройства управления.

Анализ современных тенденций в области разработки перспективных авиационных СЭС показывает, что гражданские и военные самолеты, эксплуатирующиеся в настоящее время имеют различные архитектуры СЭС. Выбор той или иной архитектуры СЭС определяет ГОСТ 54073-2010 по требованиям к качеству электроэнергии, типом ЛА, а также уровнем развития технологий на момент его создания.

В настоящее время можно выделить следующие тенденции развития СЭС ЛА:

- увеличение фазного напряжения генератора;
- применение основных генераторов в качестве стартеров маршевых авиадвигателей;
- применение на борту шины постоянного тока повышенного напряжения 270 В для питания силовых электроприводов;
- обеспечение коммутации электрических цепей силовыми транзисторными ключами, которые должны управляться драйверами.

Существует ряд отечественных и зарубежных публикаций, посвященных исследованию различных путей построения перспективных СЭС ЛА.

Основное достоинство СЭС ЛА на основе общей шины постоянного тока - наиболее оптимальное распределение мощности, и, как следствие, снижение номинальных показателей для основных источников энергии. Это приводит к значительному снижению массы системы [6, 7].

В ряде исследований предлагается реализовать трехпроводную шину постоянного тока напряжением  $\pm 270$  В относительно общей нейтрали. В такой системе имеется возможность использовать как полное напряжение 540 В, так и половинное, путем подключения нагрузки между нейтралью и одной из шин  $\pm 270$  В. Такое построение общей шины может оказаться целесообразным для инверторов-регуляторов мощных электроприводов на базе синхронных и асинхронных двигателей.

Использование постоянного повышенного напряжения представляется целесообразным вследствие увеличения числа потребителей электроэнергии в перспективных СЭС ЛА. Это обусловлено тем, что для снижения массы проводов необходимо максимально снизить токи, протекающие по ним. Единственным путем для решения этой задачи является повышение напряжения питания потребителей. Однако, повышение напряжения выше 540 В может вызвать очень серьезные проблемы, как с точки зрения обеспечения безопасности эксплуатации [8], так и с точки зрения разработки бесконтактной коммутационной аппаратуры [9].

Таким образом, разработка драйверов, способных управлять высоковольтными СТК необходима в том числе и для перспективных СЭС ЛА.

В связи с вышеизложенным, разработка принципов построения и методов повышения эффективности, экспериментальные исследования характеристик и параметров, анализ достоинств и недостатков драйверов с различными типами ГР с разными способами передачи информационного сигнала от маломощной системы управления к высоковольтным СТК является актуальной научно-технической задачей.

## 1.2 Технические требования, предъявляемые к драйверам

К драйверам предъявляются следующие технические требования:

- высокое быстродействие (малые задержки на включение и выключения, малые фронты на включение и выключение);
- наличие гальванической развязки между входом и выходом (в подавляющем большинстве случаев);
- формирование относительно больших выходных импульсных токов для управления затворами СТК;
- малое выходное внутреннее сопротивление и высокое входное сопротивление;
- устойчивость к эффекту  $du/dt$ , особенно при повышенном напряжении питания и малых временах переключения;
- устойчивость к внешним и внутренним электромагнитным помехам;
- сохранение работоспособности при наличии неизбежных «паразитных» параметров;
- возможность работы при коэффициенте заполнения ( $K_z$ ) от 0 до 1 включительно;
- низкое энергопотребление (энергетическая экономичность);
- способность управлять, как одиночным верхним и нижним ключом, так и ключами в составе мостовых и полумостовых схем.

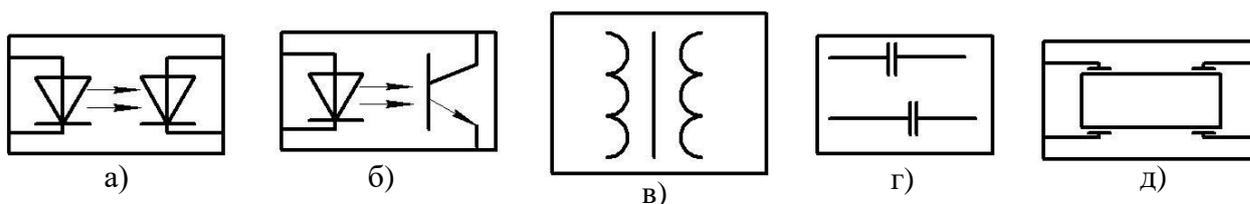
Дополнительные требования к драйверу могут быть:

- возможность регулировки времени задержки на включение без задержки на отключение для предотвращения сквозных токов первого рода в мостовых и полумостовых схемах, поскольку сквозные токи приводят к существенному увеличению динамических потерь, к заметному повышению уровня электромагнитных помех, к значительному снижению надежности;
- защита от аварийного выхода СТК в активную область;

- передача гальванически развязанного сигнала от драйвера в устройство управления об аварийно отключенном состоянии СТК;
- возможность реализации двухполярного управления СТК для обеспечения его активного запираания.

### 1.3 Сопоставительный анализ достоинств и недостатков драйверов с различными типами гальванической развязки

Драйвера могут строится с различными типами гальванической развязки между его первичной и вторичной сторонами. Применяемые в драйверах возможные типы узлов гальванической развязки (УГР) представлены на рисунке 1.1.



- а) оптронная развязка диод-диод; б) оптронная развязка диод-транзистор;  
 в) трансформаторная развязка; г) конденсаторная развязка;  
 д) пьезотрансформаторная развязка.

Рисунок 1.1 – возможные типы узлов гальванической развязки

Достоинством оптронной развязки является простота и низкая себестоимость. К недостаткам оптронной развязки можно отнести относительно невысокую надежность оптронов, сравнительно узкий диапазон рабочих температур, высокая чувствительность к специальным воздействиям (радиация различных видов).

К достоинствам трансформаторной гальванической развязки можно отнести высокую надежность, широкий температурный диапазон работы, высокий уровень напряжения потенциальной развязки, (могут обеспечить высокое напряжение изоляции между первичной и вторичной стороной драйвера), устойчивость к внешним электромагнитным помехам и к

специальным воздействиям (радиация различных видов). К недостаткам драйверов такого типа относятся - низкая технологичность изготовления моточных элементов и сложность их миниатюризации, наличие неизбежной паразитной индуктивности рассеяния обмоток ТГР, наличие неизбежной межобмоточной ёмкости ТГР, относительно высокая сложность схемы драйвера из-за работы ТГР только на переменном напряжении.

Конденсаторная гальваническая развязка хорошо поддаётся миниатюризации, при этом можно обеспечить высокий потенциальный уровень гальванической развязки (высокое напряжение изоляции между первичной и вторичной стороной драйвера), имеет широкий температурный диапазон работы и невысокую чувствительность к внешним электромагнитным помехам. Недостатками являются относительная сложность схемы драйвера, необходимость поиска и исследований технических решений, исключающих негативное влияние  $\frac{du}{dt}$  на процессы переключения драйвера и СТК.

В настоящее время драйверы с пьезотрансформаторной гальванической развязкой серийно не выпускаются и находятся на этапе научных и экспериментальных исследований, поэтому пока достаточно трудно в полной мере судить об их достоинствах и недостатках.

#### 1.4 Обзор сведений по драйверам различных фирм

В настоящее время многие зарубежные и ряд отечественных фирм выпускают драйвера с различным типами УГР, сведения о некоторых из них представлены в таблице 1.1 [20-27].

Т а б л и ц а 1.1 – технические характеристики драйверов различных фирм

№	Производитель	Страна	Название драйвера	Тип развязки	Напряжение питания [В]	Время задержки вкл./откл. [мкс]	Выходной ток вкл./откл. [А]	Напряжение изоляции [В]	$\frac{du}{dt}$ [кВ/мкс]	Рисунок корпуса
1	ON Semiconductor[28]	США	FOD3120	Оптронная	15	0,4/0,4	2,5/2,5	5000	50	рисунок 1.2 (а)
2	АО «Электрум АВ» [29]	Россия	ДР1300П-БВ	Оптронная	15	1/1	30/30	5000	20	рисунок 1.2 (б)
3	АО «Ангстрем» [30]	Россия	9016BC01	Трансформаторная	15	0,15/0,15	35/35	3000	-	рисунок 1.2 (в)
4	Texas Instruments [31]	США	UCC21520ADWR	Конденсаторная	15	0,1/0,1	6/6	1500	100	рисунок 1.2 (г)
5	Infineon Technologies [32]	Германия	1EDI60I12AH	Трансформаторная	15	0,15/0,15	6/6	5000	100	рисунок 1.2 (д)
6	ST Microelectronics[33]	Швейцария	TD310ID	без - гальванической развязки	15	0,4/0,4	0,6/0,6	–	60	рисунок 1.2 (е)

Продолжение таблицы 1.1

№	Производитель	Страна	Название драйвера	Тип развязки	Напряжение питания [В]	Время задержки вкл./откл. [мкс]	Выходной ток вкл./откл. [А]	Напряжение изоляции [В]	$\frac{du}{dt}$ [кВ/мкс]	Рисунок корпуса
7	Analog Devices[34]	США	ADuM3223	трансформаторная	15	0,06/0,06	4/4	3000	25	рисунок 1.2 (ж)
8	AVAGO Technologies[35]	США	HCPL3120	оптронная	15	1/1	2/2	3000	25	рисунок 1.2 (з)
9	Toshiba[36]	Япония	TLP250	оптронная	15	0,5/0,5	2,5/2,5	3500	40	рисунок 1.2 (и)

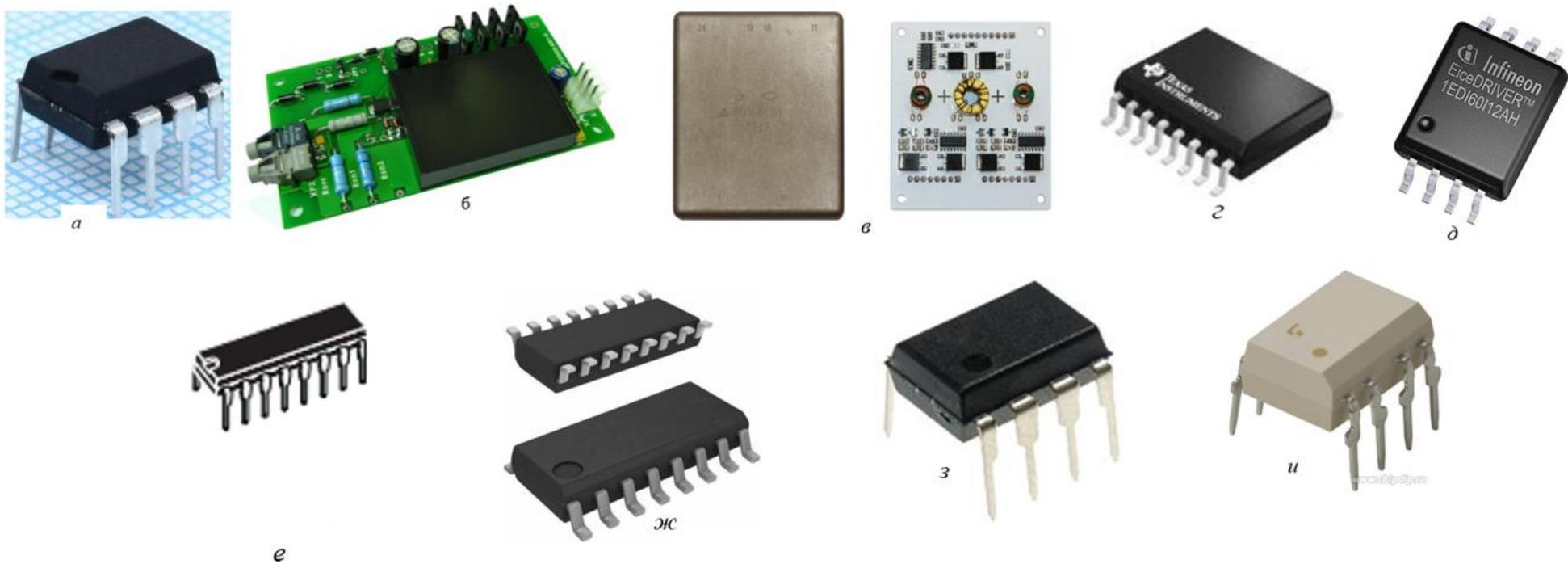
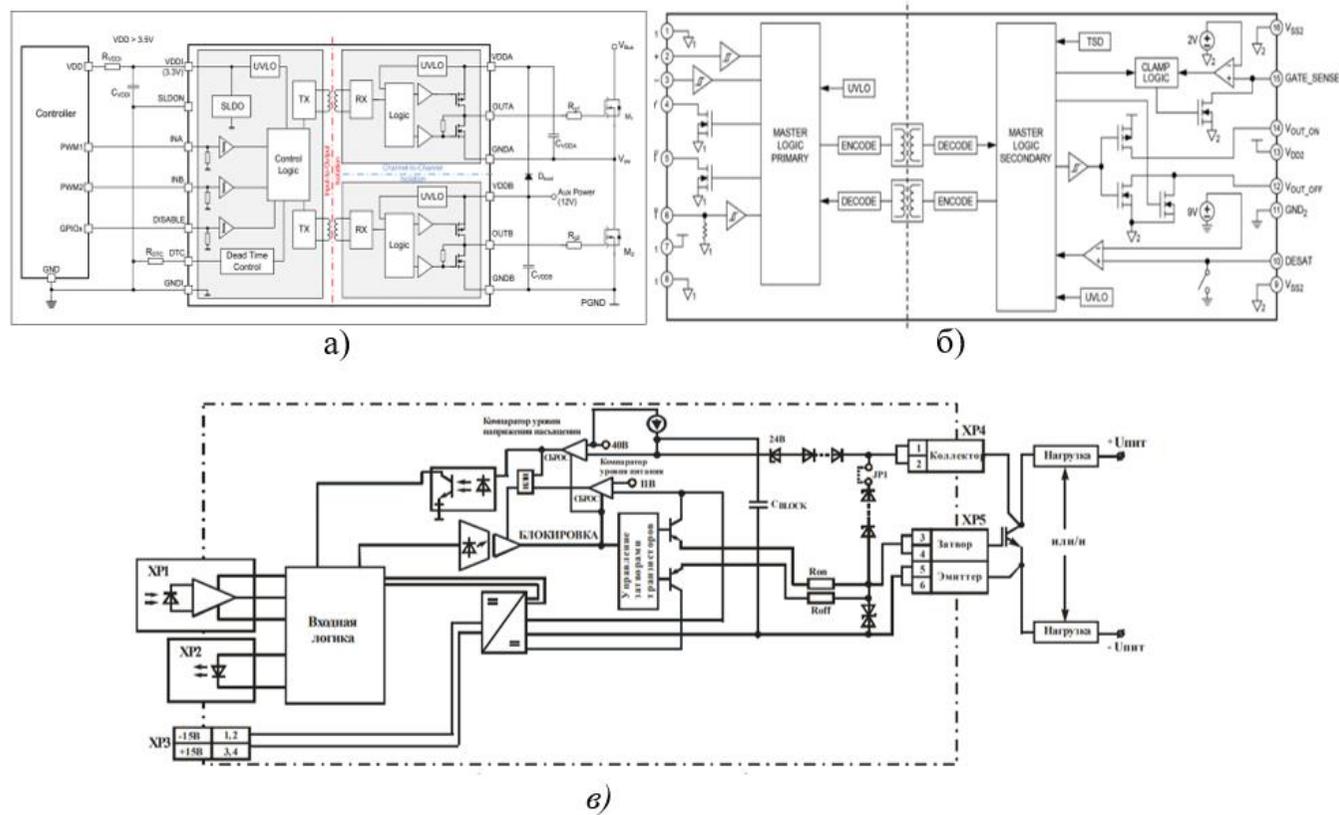


Рисунок 1.2 – варианты конструктивного исполнения драйверов

Несмотря на то, что фирмами-изготовителями указываются технические характеристики и параметры драйверов, ни принципы их построения, ни их схемотехнические решения, ни способы борьбы с неизбежными паразитными параметрами при этом не раскрываются, а также не освещаются способы предотвращения негативного влияния эффекта  $du/dt$  на процессы переключения драйверов и СТК. Максимальную информацию, которую можно получить в открытых публикациях и патентах – это структурные и функциональные схемы, подобные тем, что показаны на рисунке 1.3. Опираясь только на подобную информацию, принципиально невозможно спроектировать и реализовать работоспособный драйвер.

Следует отметить, что вопросам разработки принципов построения и проектирования драйверов посвящены публикации ряда отечественных специалистов – Анучина А.С., Воронина П.А, Шевцова Д. А., Машукова Е. В., Сергеева Б.С, Волошина С.А. и других, а также зарубежных ученых Wolfgang Ewald, Diego Puyal, Carlos Bernal, Blumenfeld A, Cervera A, Philip Anthony, Neville McNeill, Derrick Holliday, Duncan Grant, George Hearn – и многих других зарубежных фирм: ON Semiconductor, Texas Instruments, Infineon Technologies, ST Microelectronics, Analog Devices, AVAGO Technologies, Toshiba – и многих других.



а) функциональная схема драйвера фирмы Infineon Technologies; б) функциональная схема драйвера фирмы Analog Devices; в) функциональная схема драйвера фирмы АО "ЭЛЕКТРУМ АВ"

Рисунок 1.3 – функциональные схемы драйверов

## 1.5 Классификация драйверов с ТГР

Достоинствами трансформаторной гальванической развязки по сравнению с другими типами (конденсаторной, оптронной, пьезотрансформаторной) являются:

- относительно высокие показатели надежности;
- достаточно высокое быстродействие;
- широкий температурный диапазон работы;
- высокий уровень напряжения потенциальной развязки;
- малая чувствительность к внешним электромагнитным помехам;
- возможность передачи достаточно мощного управляющего сигнала; значительно превышающего уровень помех;
- способность обеспечить электропитанием функциональные узлы вторичной стороны драйвера без использования блока вспомогательных напряжений, что позволяет в ряде случаев упростить схему драйвера и уменьшить его себестоимость.

Так как невозможно создать идеальный драйвер, различные схемы будут иметь свои достоинства и недостатки, именно поэтому каждый драйвер будет иметь свою область рационального применения, в зависимости от конкретных технических требований.

На рисунке 1.4 приведена классификация драйверов с трансформаторной гальванической развязкой.

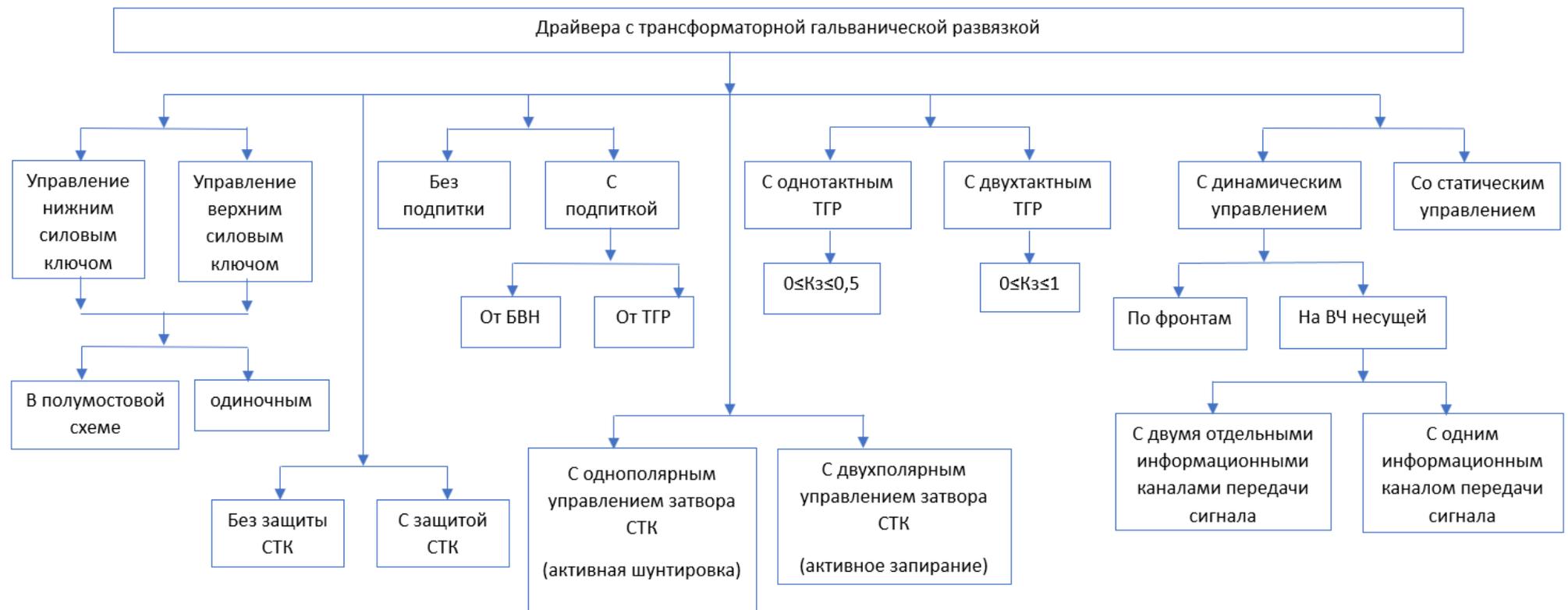
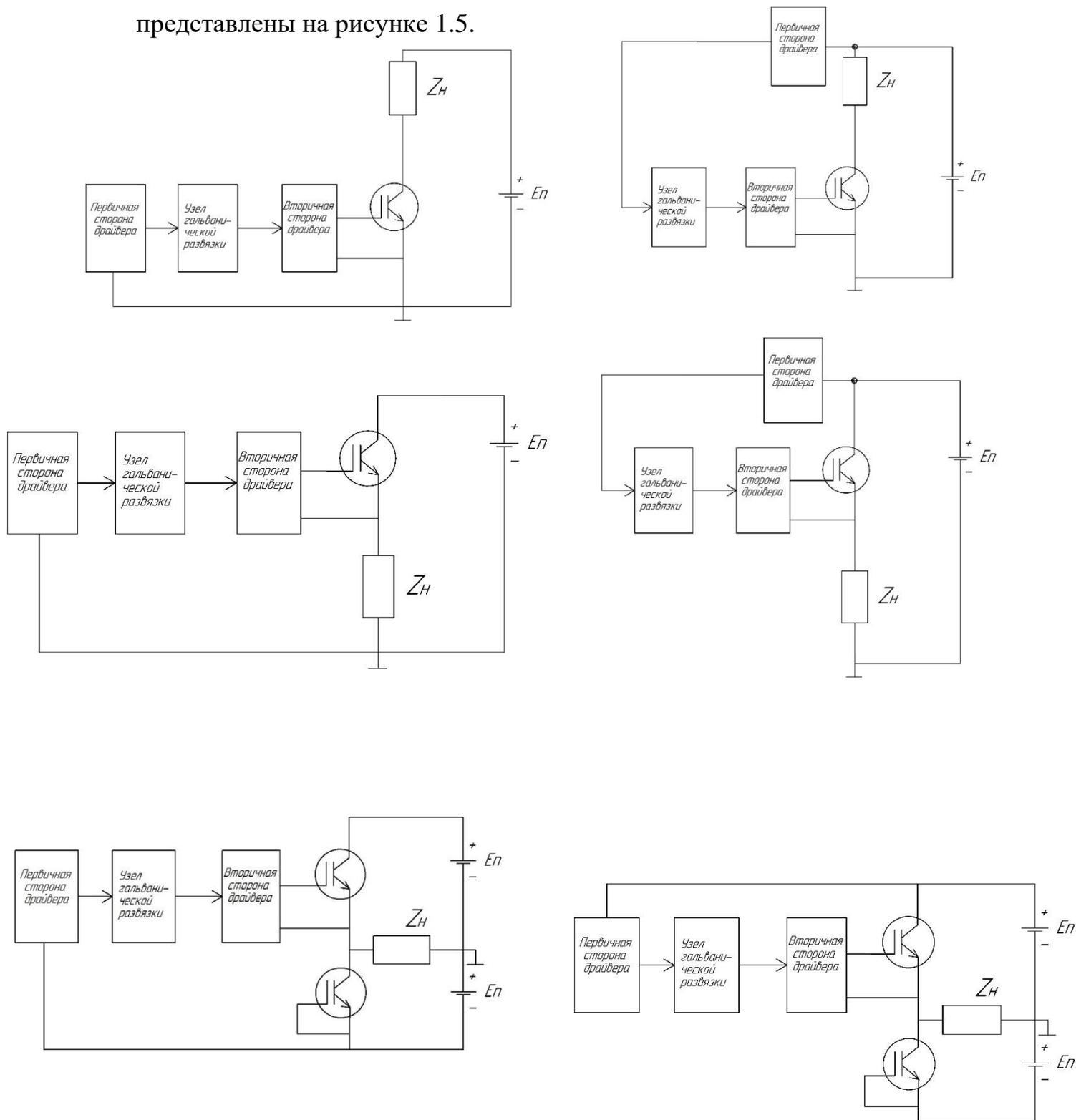


Рисунок 1.4 – Классификация драйверов с трансформаторной гальванической развязкой силовых транзисторных ключей

## 1.6 Варианты подключения первичной стороны драйвера

В зависимости от того каким силовым транзисторным ключом нужно управлять и как подключена первичная сторона драйвера, возможны различные схемы включения драйверов. Варианты схем драйверов представлены на рисунке 1.5.



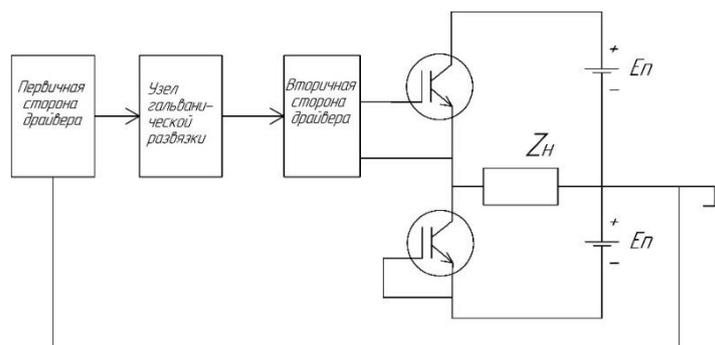


Рисунок 1.5 – Способы подключения первичной стороны драйвера для управления различными СТК

При этом в зависимости от способа подключения драйвера, процессы, обусловленные наличием неизбежных паразитных параметров ТГР и эффекта  $du/dt$ , могут существенно отличаться даже при одинаковых структурах драйверов.

Необходимо отметить, что, если драйвер способен управлять нижним СТК, это еще не гарантирует его способность в управлении верхним СТК. Однако драйвер управляющий верхним СТК в полумостовой схеме точно может управлять, как и нижним СТК в полумостовой схеме, так и нижним, и верхним одиночным СТК. Поэтому такой драйвер можно считать относительно универсальным.

### 1.7 Обобщенная структурная схема драйвера с ТГР

На рисунке 1.6 представлена обобщенная функциональная схема драйвера с трансформаторной гальванической развязкой.

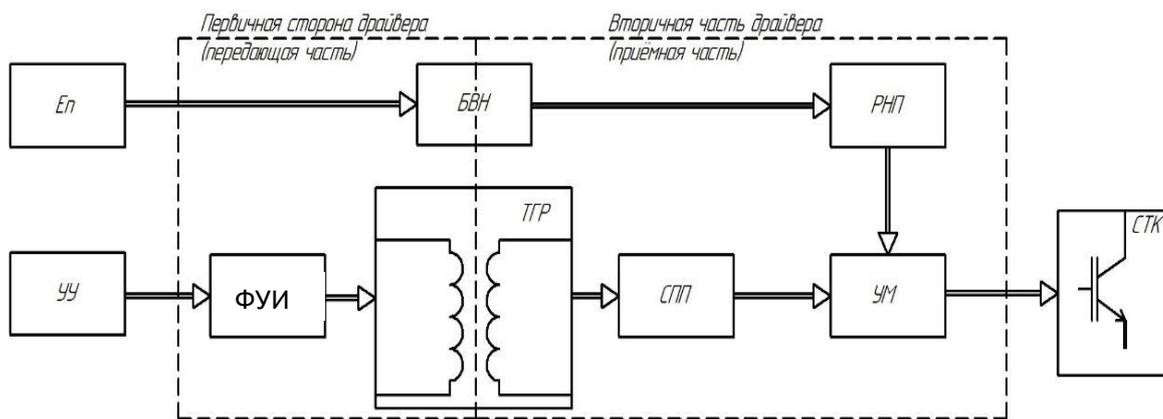


Рисунок 1.6 – Обобщенная функциональная схема драйвера с трансформаторной гальванической развязкой

Данная схема содержит следующие функциональные узлы:

Ep – напряжение питания первичной (передающей) стороны драйвера;

УУ – устройство управление драйвером (формирует сигналы управления СТК);

ФУИ – формирователь управляющих импульсов, передаваемых с первичной на вторичную (принимающую) сторону драйвера;

ТГР – трансформатор гальванической развязки;

СПП – схема подавления помех, обусловленных вредным влиянием  $du/dt$  и наличием паразитных параметров ТГР;

УМ – усилитель мощности обеспечивает необходимый уровень выходных импульсных токов драйвера для быстрого переключения СТК;

БВН – блок вспомогательного напряжения, предназначен для питания функциональных узлов вторичной стороны драйвера и обеспечения гальванической развязки по энергетическому каналу между передающей и принимающей сторонами драйвера;

РНП – реле напряжения питания, разрешает включение СТК по сигналам управления только при условии, что выходное напряжение БВН находится в допустимых пределах;

СТК – силовой транзисторный ключ, управляемый драйвером.

Принцип работы предложенной функциональной схемы следующий. Питание  $E_n$  подается питание на первичную сторону драйвера, и затем поступает на вторичную сторону через БВН. РНП не позволяет включиться СТК, пока напряжение питания вторичной стороны драйвера не достигнет нужного уровня, что предотвращает выход СТК в активную область. УУ подает управляющие импульсы на ФУИ. Далее сигналы управления через ТГР подаются в СПП, которая исключает помехи, обусловленными паразитными параметрами ТГР и эффектом  $du/dt$ . УМ усиливает сигналы, приходящие с выхода СПП, что необходимо для быстрого отпираания и запираания СТК, с целью уменьшения динамических потерь.

### 1.8 Основные проблемы проектирования драйверов с ТГР

Основными проблемами проектирования драйвера любого типа с любым видом гальванической развязки, в том числе и с ТГР, является предотвращение негативного влияния неизбежных паразитных параметров, и эффекта  $du/dt$  на процессы переключения самого драйвера и СТК.

Под эффектом  $du/dt$  понимается резкое изменение напряжение на силовых электродах СТК, приводящее к протеканию относительно больших импульсных токов через паразитные межобмоточные ТГР и межэлектродные емкости СТК. Эти токи являются источником интенсивных синфазных электромагнитных помех, уровень которых может существенно превышать величину полезного дифференциального управления. Под воздействием этих помех может происходить сбой работы драйвера, что, в свою очередь, может привести к ложным переключениям СТК и, как следствие, к его выходу из строя. Эффект  $du/dt$  особенно опасен при повышенных напряжениях питания и больших частотах переключения.

Другой проблемой проектирование драйверов с ТГР является возможность ложного отпираания СТК, вызванная высоким значением  $\frac{du}{dt}$ , как

при работе одиночного ключа, так и при работе ключа в полумостовых схемах. Данный эффект обусловлен наличием паразитной межэлектродной емкости затвор-сток (ёмкость Миллера). В мостовых и полумостовых схемах это может привести к возникновению аварийный сквозных токов второго рода. Кроме того, наличие ёмкости Миллера может привести к возникновению высокочастотных паразитных автоколебаний в СТК и, как следствие, к его выходу из строя. Для исключения такого режима драйвер любого типа должен обеспечивать очень низкое выходное сопротивление в состоянии заперти СТК.

Еще одной важной проблемой проектирования драйвера с трансформаторной гальванической развязкой, дополнительно к вышеперечисленным, является неизбежная индуктивность рассеяния его обмоток. Эта индуктивность может приводить к возникновению высокочастотных паразитных колебаний на затворе СТК, что вызывает увеличение динамических потерь и, кроме того, может вызвать недопустимые перенапряжения на затворе, что приведет к выходу СТК из строя.

## ВЫВОДЫ ПО ГЛАВЕ 1

1. Сформулировано функциональное назначение драйверов и их основные функции, а также области их применения;
2. Перечислены технические требования, предъявляемые к драйверам;
3. Проведен сравнительный анализ достоинств и недостатков различных видов УГР;
4. Предложена оригинальная классификация драйверов с различными способами сигнала управления через ТГР;
5. Рассмотрены различные варианты подключения первичной стороны драйвера к силовому каскаду;
6. Предложена обобщенная структурная схема драйвера с ТГР;
7. Перечислены основные проблемы проектирования драйверов с ТГР.

## ГЛАВА 2. ФОРМИРОВАТЕЛИ УПРАВЛЯЮЩИХ ИМПУЛЬСОВ НА ПЕРВИЧНОЙ ОБМОТКЕ ТРАНСФОРМАТОРА ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ

Формирователь управляющих импульсов предназначен для создания на первичной обмотке ТГР переменного напряжения, которое посредством переменного электромагнитного поля передается с помощью сердечника на его вторичную обмотку в результате чего ТГР обеспечивает потенциально-изолирующий барьер. Формирователи управляющих импульсов (ФУИ) могут быть одноктактными и двухтактными.

### 2.1 Формирователь управляющих импульсов с одноктактным режимом работы трансформатора гальванической развязки

В одноктактных ФУИ сердечники ТГР перемагничиваются по частной несимметричной петле гистерезиса (от остаточной индукции ( $B_r$ ) до максимальной индукции ( $B_m$ )), не заходя в область магнитного насыщения ( $B_s$ ), как представлено на рисунке 2.1.

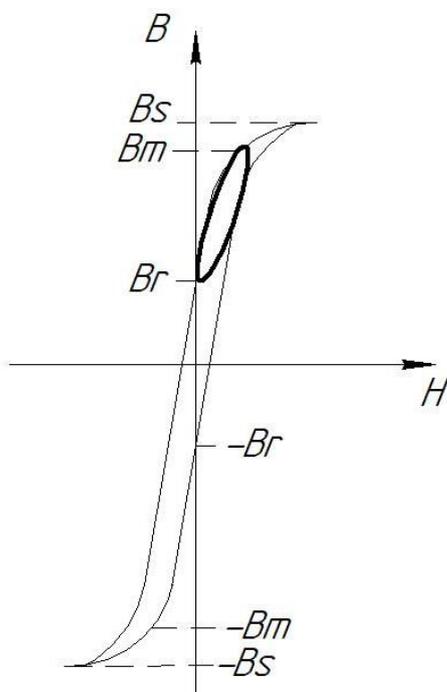


Рисунок 2.1– Петля перемагничивания сердечника ТГР в одноктактном ФУИ

Достоинствами однотактных ФУИ являются:

- простота схемотехнической реализации;
- малая себестоимость;
- отсутствие проблемы сквозных токов;
- отсутствие необходимости симметрирования режима перемагничивания сердечника ТГР.

К недостаткам однотактных ФУИ можно отнести:

- не полное использование сердечника (перемагничивание от  $B_r$  до  $B_m$ );
- возможность работы при коэффициентах заполнения от 0 до 0,5;
- относительно большие габариты трансформатора из-за неполного использования сердечника, поскольку он перемагничивается по частной петле гистерезиса;
- не обеспечивается закорачивание обмотки ТГР во время паузы.

Однотактные ФУИ бывают одностранзисторные и двухтранзисторные. У одностранзисторных ФУИ будет удвоенное напряжение питания на транзисторе. У двухтранзисторных нет проблемы высокого напряжения на транзисторе, но себестоимость схемы повышается.

На рисунке 2.2 представлена модель схемы в системе OrCAD Pspice однотактного, одностранзисторного ФУИ, которая работает следующим образом: во время управляющего импульса, поступающего с  $V_2$ , через логический элемент U2A и резистор R4 открывается транзистор Q3. При этом цепь Бейкера на диодах D6, D7 не даёт транзистору Q3 войти в насыщение, таким образом достигается малое время на выключение Q3. После открытия транзистора Q3 через первичную обмотку ТГР L1 начинает протекать ток и трансформируется напряжение на вторичной обмотке L11. Во время паузы Q3 запирается благодаря резистору пассивного запирающего R2, при этом полярность напряжения на L1 меняется за счет ЭДС самоиндукции. Для защиты Q3 от перенапряжения предназначены диод D4 и стабилитрон D9, при этом пробивное напряжение должно быть больше

питания V1, чтобы во время паузы сердечник ТГР успел вернуться в исходное состояние.

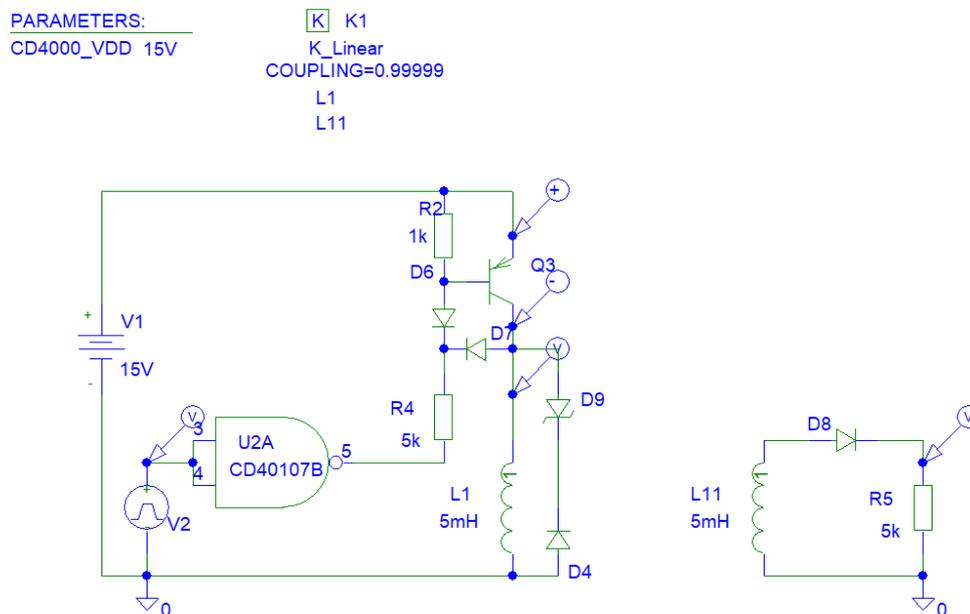
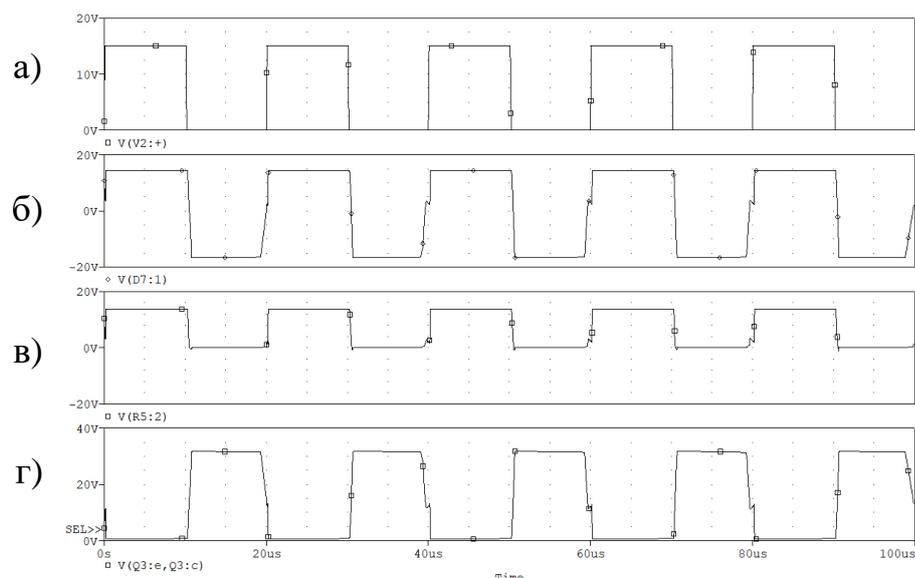


Рисунок 2.2 – Вариант схемотехнической реализации одноконтурного одностранзисторного ФУИ

Временные диаграммы процессов, поясняющие работу данной схемы и результатов моделирования, подтверждающие работоспособность представлены на рисунке 2.3.



- а) сигнал устройства управления;
- б) напряжение на первичной обмотке ТГР;
- в) напряжение на нагрузке;
- г) напряжение на транзисторе Q3

Рисунок 2.3 – Временные диаграммы процессов в одноканальном, одностранзисторном ФУИ

Как видно из временных диаграмм, напряжение на Q3 равно удвоенному напряжению питания V1 (30В).

На рисунке 2.4 представлена схема одноканального двухтранзисторного ФУИ, в котором транзисторы Q3 и Q7 включаются синхронно и синфазно, создавая на первичной обмотке L1 переменное напряжение. Благодаря блокирующим диодам D4 и D10 напряжение на этих транзисторах не превышает напряжение питания V1. Временные диаграммы процессов, поясняющие работу данной схемы и результатов моделирования, подтверждающие работоспособность представлены на рисунке 2.5.

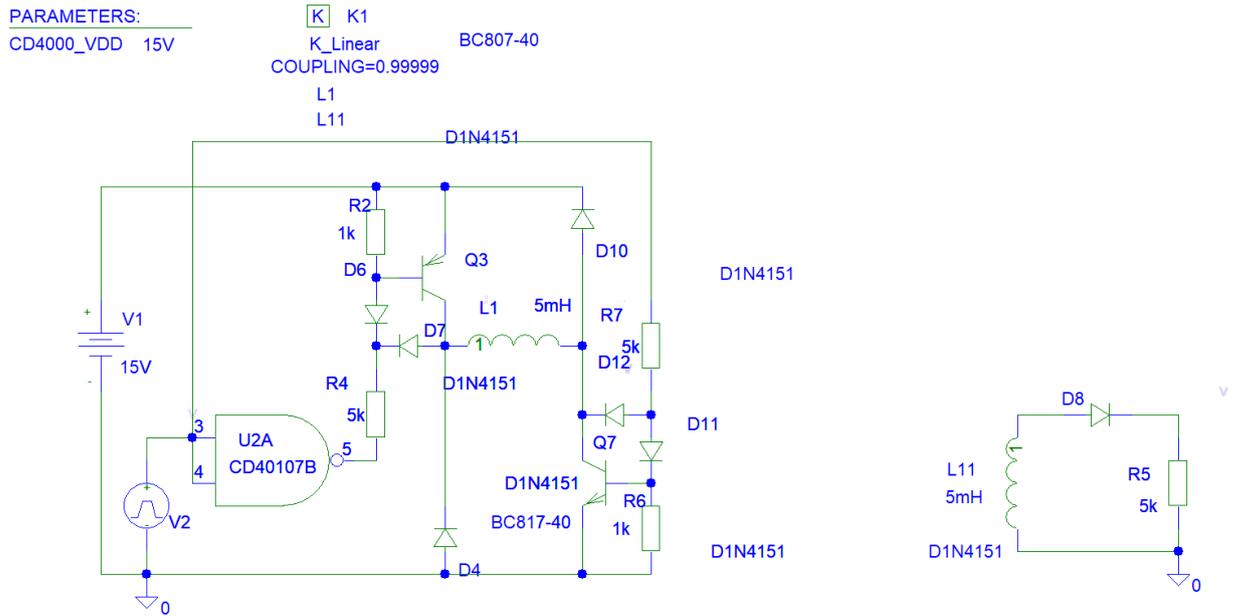
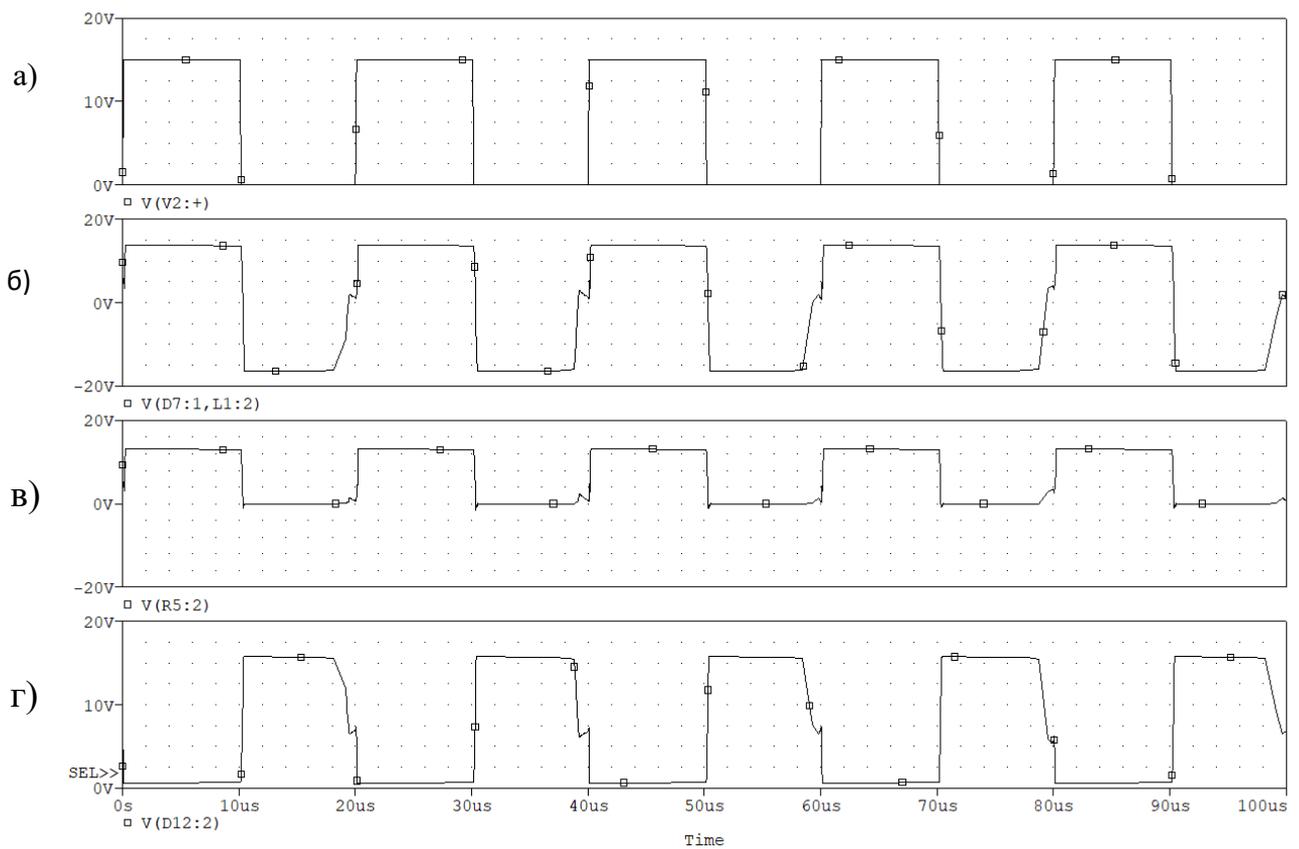


Рисунок 2.4 – Схема однопulse двухтранзисторного ФУИ



- а) сигнал устройства управления;
- б) напряжение на первичной обмотке ТГР;
- в) напряжение на нагрузке;
- г) напряжение на транзисторе Q7

Рисунок 2.5 – Временные диаграммы процессов в однопulse двухтранзисторном ФУИ

Проведенные исследования показали, что применения одноктактных ФУИ не целесообразно в драйверах с ТГР для управления высоковольтными СТК (как для одиночных, так и в составе полумостовой схемы). Это связано с тем, что во время паузы первичная обмотка ТГР не закорачивается, и на ней возникают паразитные высокочастотные колебания, которые трансформируются во вторичную обмотку ТГР и вызывают ложные переключения СТК. Кроме того одноктактные ФУИ не обеспечивают исключения негативного влияния эффекта  $du/dt$  на процессы переключения.

## 2.2 Формирователи управляющих импульсов с двухтактным режимом работы трансформатора гальванической развязки

Двухтактные ФУИ могут работать с различными способами передачи сигнала управления:

- на частоте сигнала управления;
- по фронтам сигнала управления;
- на высокой несущей частоте.

Двухтактные ФУИ формируют переменное напряжение на первичной обмотке ТГР и могут быть мостовыми, полумостовыми и со средней точкой. Двухтактные ФУИ работают по частной симметричной петле гистерезиса (от отрицательной максимальной индукции ( $-B_m$ ) до положительной максимальной индукции ( $B_m$ )), не заходя в область магнитного насыщения ( $B_s$ ), как представлено на рисунке 2.6.

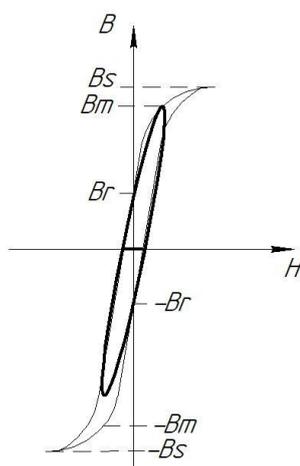


Рисунок 2.6 – Симметричное перемагничивание сердечника в двухтактном ФУИ

К достоинствам двухтактных ФУИ относятся:

- полное использование сердечника;
- коэффициент заполнения управляющих импульсов может быть от 0 до 1;
- относительно малые габариты трансформатора;
- возможность закорачивание первичной обмотки ТГР во время паузы, для исключения паразитных высокочастотных колебаний.

Недостатками двухтактных ФУИ являются:

- относительная сложность схемы ФУИ;
- повышенная себестоимость ФУИ;
- необходимость принятия специальных мер для исключения сквозных токов;
- необходимость принятия специальных мер для обеспечения симметричного режима перемагничивания сердечника ТГР (симметрирование тока первичной обмотки). Необходимость симметрирование ТГР связана с тем, что все компоненты схемы имеют технологический разброс. Из-за этого может появляться постоянная составляющая напряжение на первичной обмотке ТГР, что приведет к намагничиванию сердечника, к недопустимо большим броскам тока через транзистор, и как следствие, к выходу драйвера из строя.

## 2.3 Формирователь управляющих импульсов для передачи информации на частоте сигнала управления

Вариант схемотехнической реализации двухтактного ФУИ для передачи информации на частоте сигнала управления представлен на рисунке 2.7.

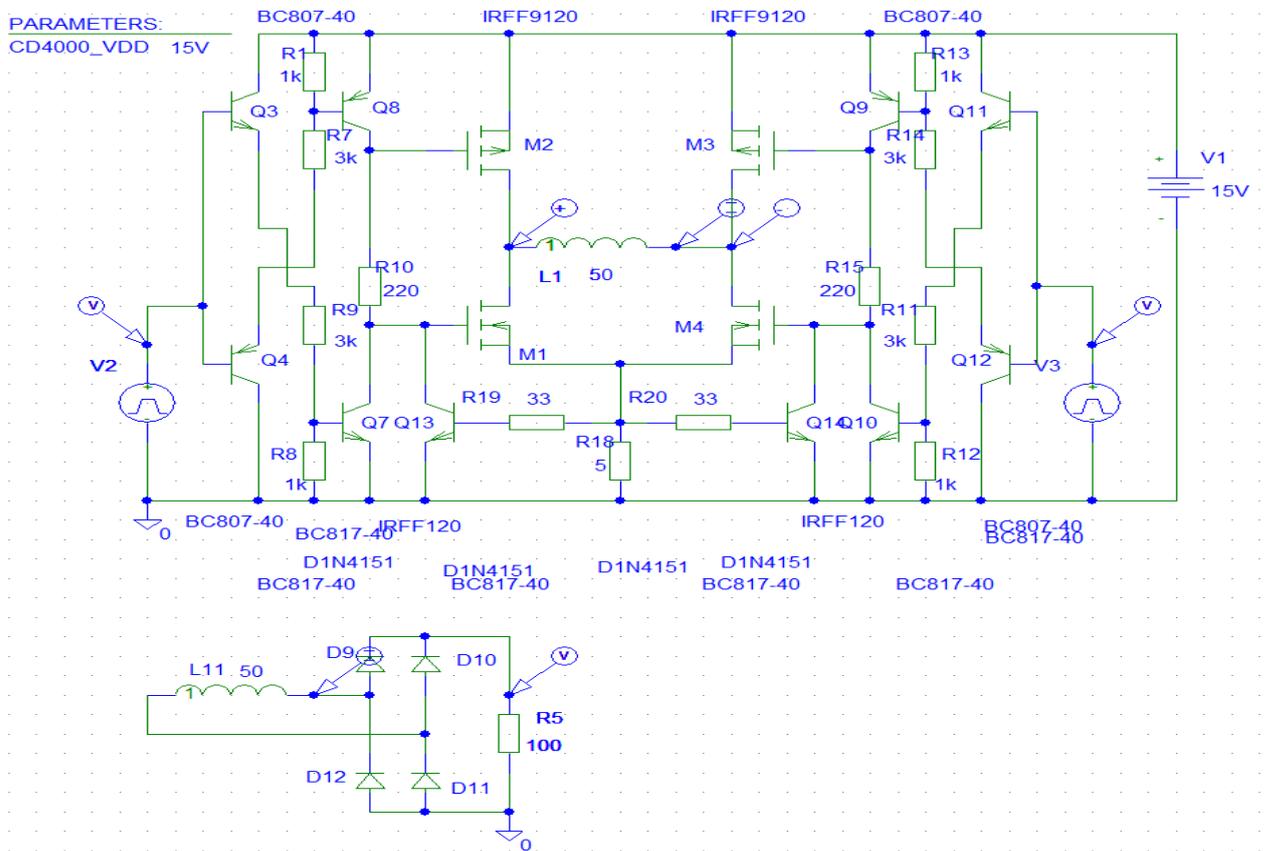
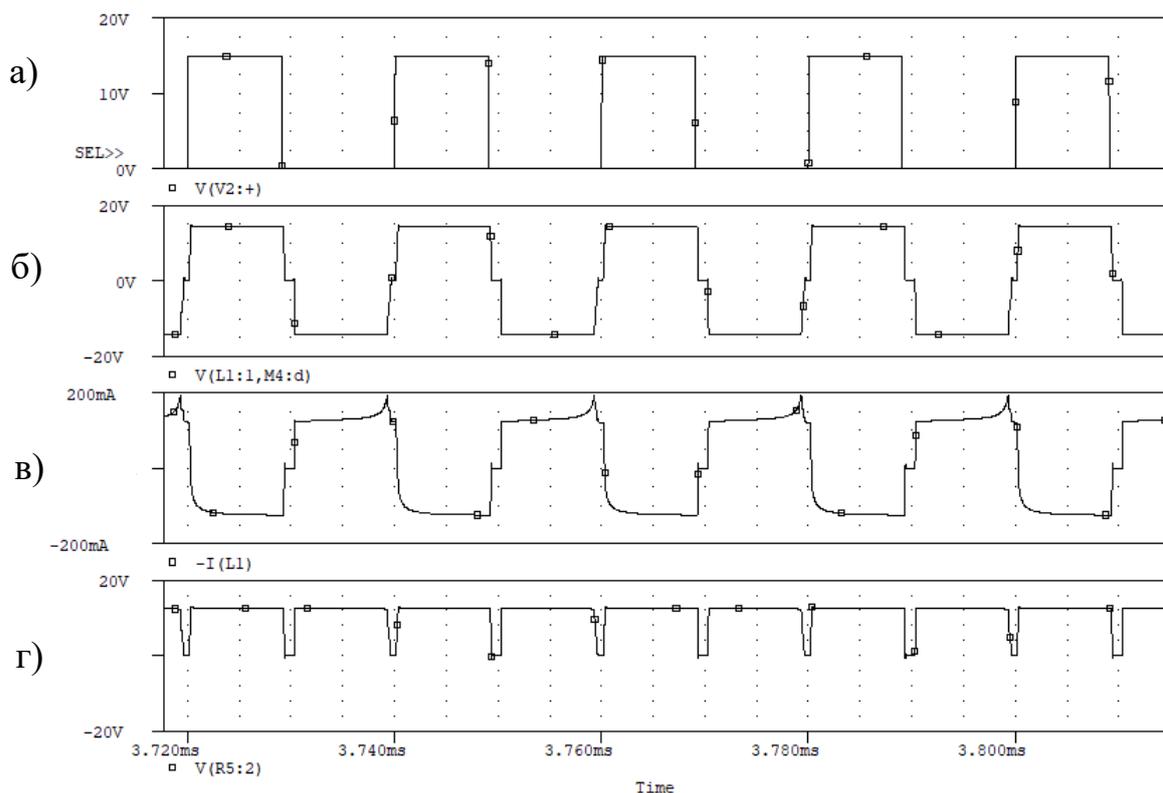


Рисунок 2.7 – Схема двухтактного ФУИ для передачи информации через ТГР на частоте сигнала управления

Мостовой каскад, формирующий переменное напряжение на первичной обмотке ТГР, выполнен на комплементарных биполярных транзисторах Q3, Q4, Q7, Q8, Q11, Q12 и комплементарных МДП-транзисторах M1, M2, M3, M4. Сигналы, поступающие от схемы управления, моделируются источниками V2, V3. При проектировании двухтактного ФУИ необходимо учитывать проблему симметрирования тока в первичной обмотке трансформатора. Данная особенность связана с тем, что все компоненты схемы имеют технологический разброс, из-за чего транзисторы левой и правой стойки будут открываться на разное время при одинаковом времени сигнала, что приведет к замагничиванию сердечника, и,

как следствие, к выходу драйвера из строя. Для симметрирования режима перемагничивания сердечника ТГР используется резистивный датчик тока R16 и транзисторы Q13 и Q14.

Временные диаграммы процессов, поясняющие работу данной схемы и результаты моделирования, подтверждающие ее работоспособность, представлены на рисунке 2.8.



- а) сигнал устройства управления;
- б) напряжение на первичной обмотке ТГР;
- в) ток первичной обмотке;
- г) напряжение на нагрузке

Рисунок 2.8 – Временные диаграммы процессов в двухтактном ФУИ

Другой возможный вариант ФУИ представлен на рисунке 2.9.

PARAMETERS:  
CD4000\_VDD 15V

K1  
K\_Linear  
COUPLING=0.9999  
L1  
L11

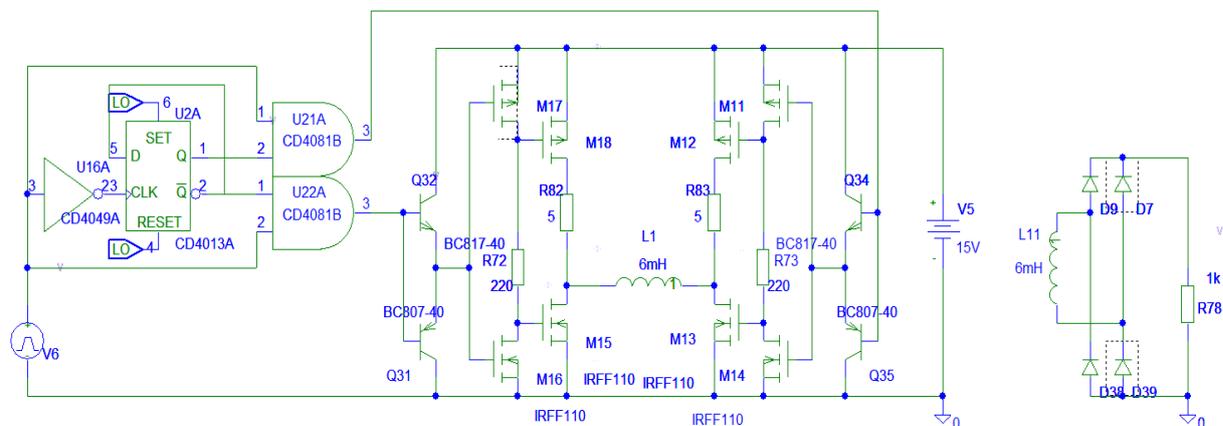
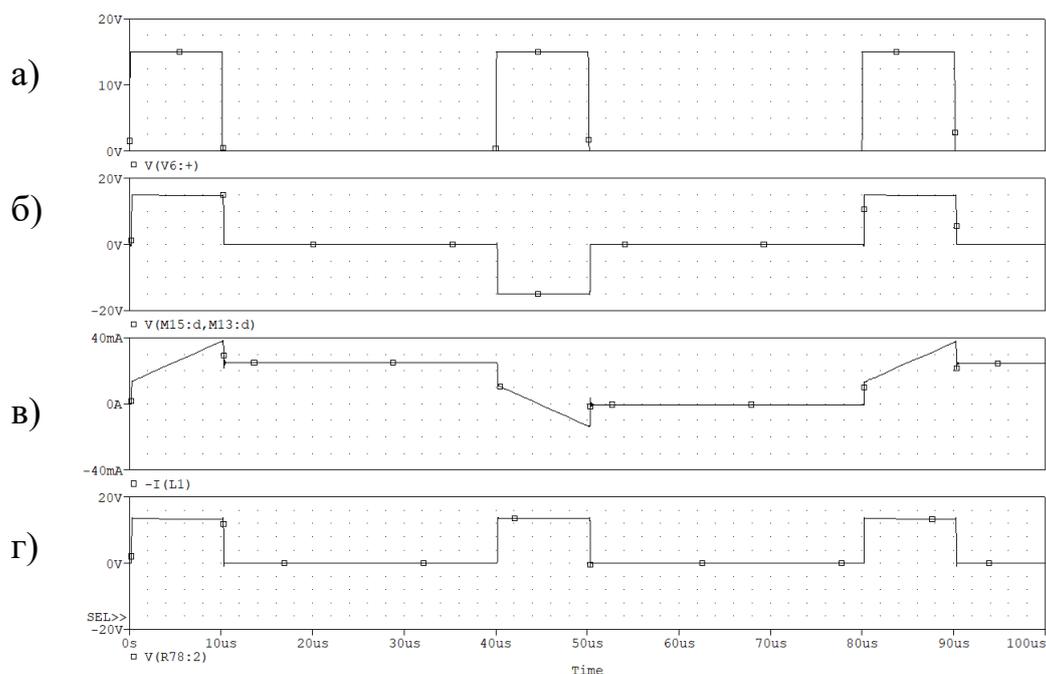


Рисунок 2.9 – Схема двухтактного ФУИ для передачи информации через ТГР на частоте сигнала управления

Для симметрирования режима перемагничивания в схеме (рисунок 2.9) используются низкоомные резисторы R82, R83.

Временные диаграммы процессов, подтверждающие работоспособность данной схемы представлены на рисунке 2.10



а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР; в) ток первичной обмотке; г) напряжение на нагрузке

Рисунок 2.10 – Временные диаграммы процессов в двухтактном ФУИ

На рисунке 2.11 представлена временная диаграмма напряжений на затворах МДП-транзисторов выходного каскада ФУИ, подтверждающая отсутствие сквозных токов в ФУИ

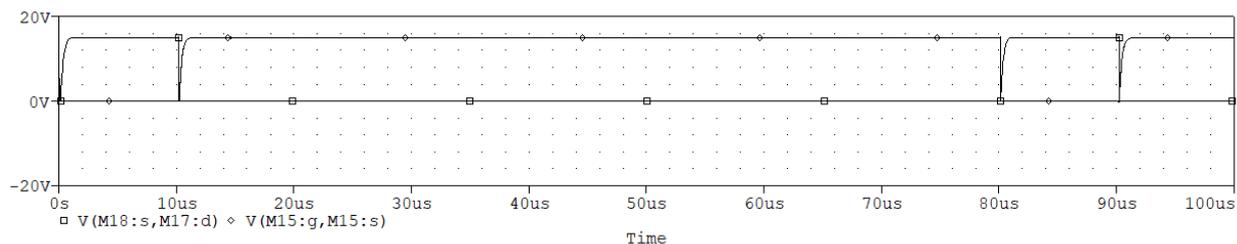
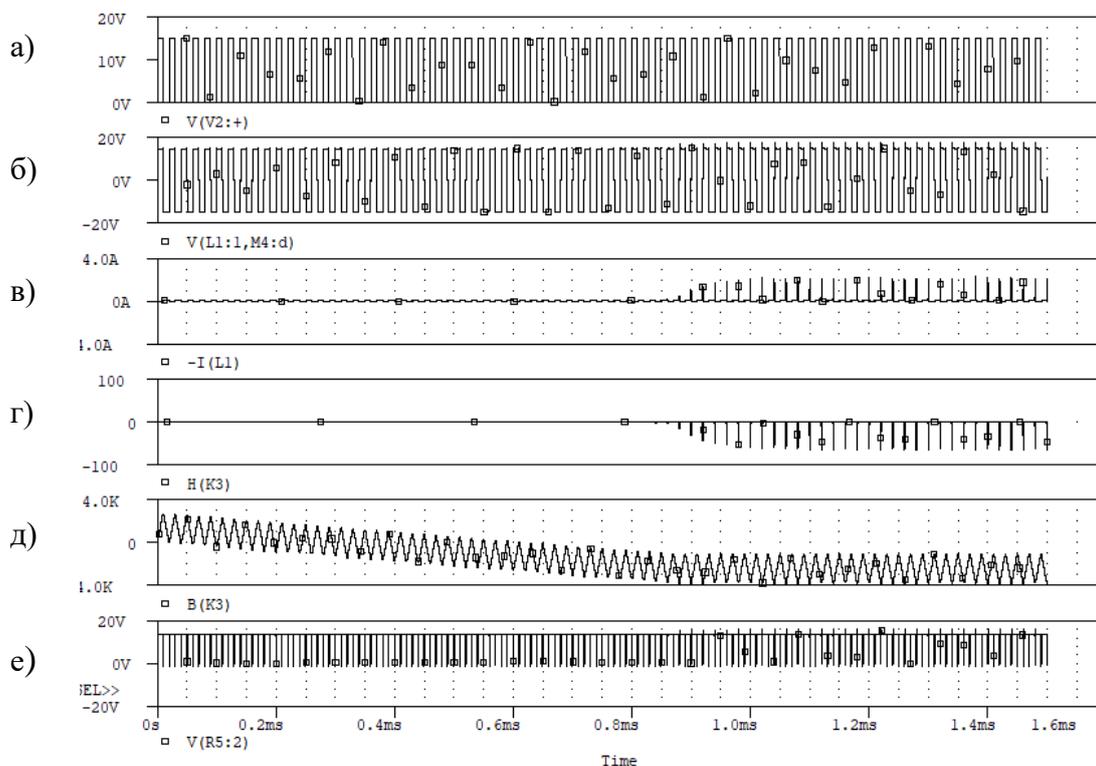


Рисунок 2.11– Временные диаграммы напряжений на затворах МДП-транзисторов выходного каскада ФУИ

В представленных двухтактных ФУИ первичная обмотка ТГР закорачивается во время паузы нижними МДП-транзисторами моста, существенно ослабляя тем самым негативное влияние паразитных параметров ТГР на процессы переключения драйвера и СТК.

На рисунке 2.12 представлены временные диаграммы процессов, которые будут в двухтактных ФУИ, если не применять специальных схемотехнических мер по обеспечению симметрирования режима перемагничивания сердечника ТГР.



- а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР;  
 в) ток первичной обмотке; г) напряженность магнитного поля в сердечнике  
 д) магнитная индукция сердечника; е) напряжение на нагрузке

Рисунок 2.12 – Временные диаграммы процессов в двухтактном ФУИ с несимметричным током перемагничивания

#### 2.4 Формирователь управляющих импульсов для передачи сигнала управления по фронтам

Достоинствами ФУИ, работающего по фронтам, являются:

- не требуется симметрирование режима перемагничивания ТГР;
- относительно малые габариты ТГР;
- коэффициент заполнения от 0 до 1 включительно.

На рисунке 2.13 представлена схема ФУИ, работающего по фронтам сигнала управления. В данной схеме импульсы для управления Q14 и Q15 задаются элементами логики U13 и U12 таким образом, чтобы транзисторы открывались в противофазе. Особенностью данной схемы является то, что сердечник ТГР заходит в зону магнитного насыщения, однако ток первичной обмотки ТГР, при этом ограничивается резисторами R21 и R22. Диоды D21-D23 предназначены для исключения насыщения транзисторов Q14, Q15, с целью уменьшения их времени на выключения.

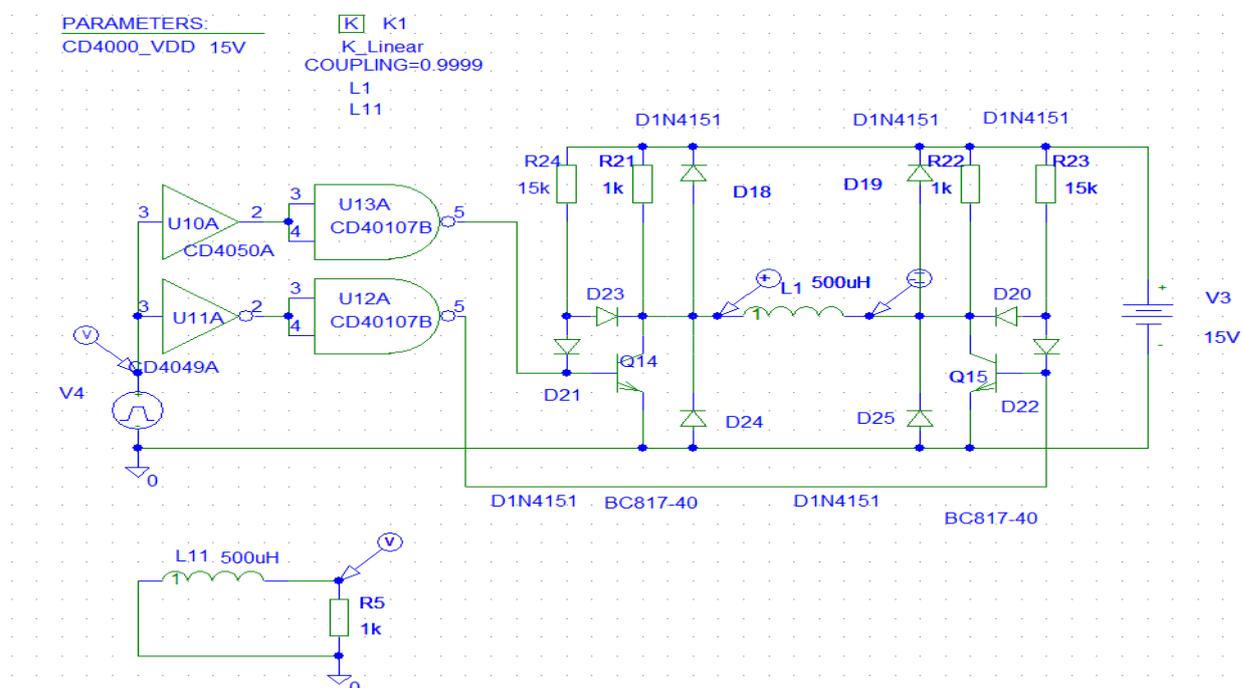
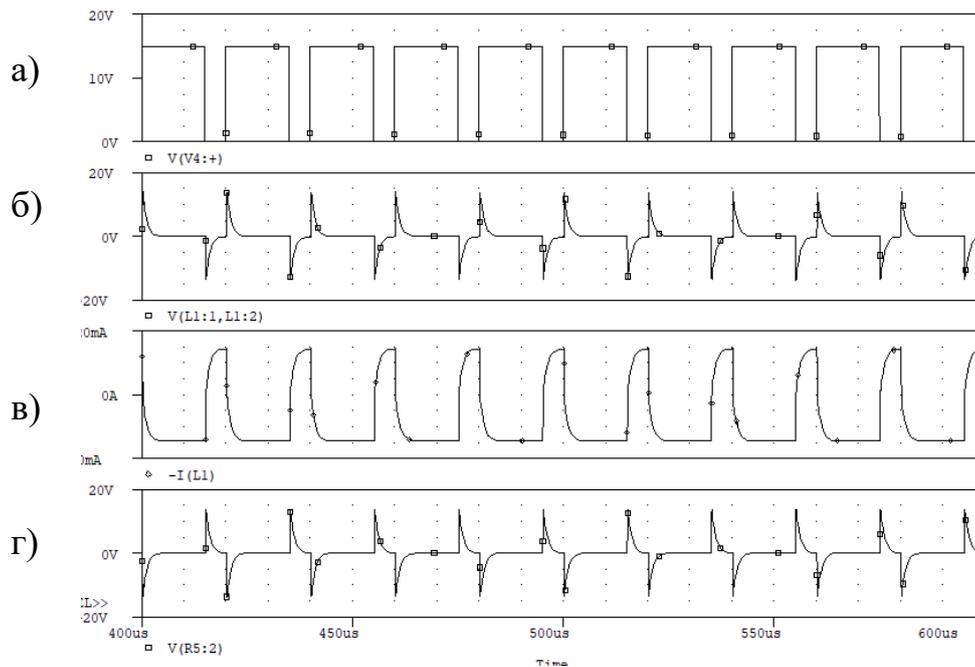


Рисунок 2.13– Схема ФУИ, работающего по фронтам

На рисунке 2.14 показаны временные диаграммы процессов в схеме ФУИ, работающего по фронтам.



а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР; в) ток первичной обмотке; г) напряжение на нагрузке

Рисунок 2.14 – Временные диаграммы процессов в двухтактном ФУИ с передачей сигнала управления по фронтам

## 2.5 Формирователь управляющих импульсов для передачи сигнала управления на высокой несущей частоте

Достоинствами таких ФУИ являются:

- относительно малые габариты ТГР;
- повышенная помехоустойчивость.

К недостаткам относится - относительная сложность схемы.

На рисунке 2.15 представлено возможное схемотехническое решение ФУИ, работающее на высокой несущей частоте.

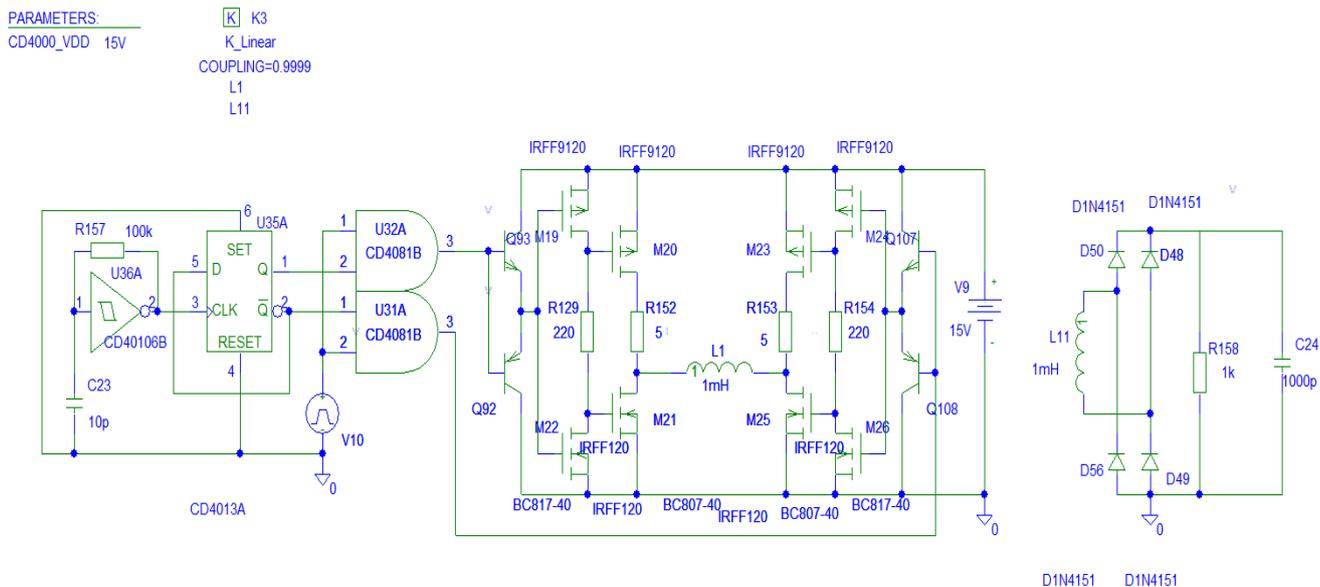
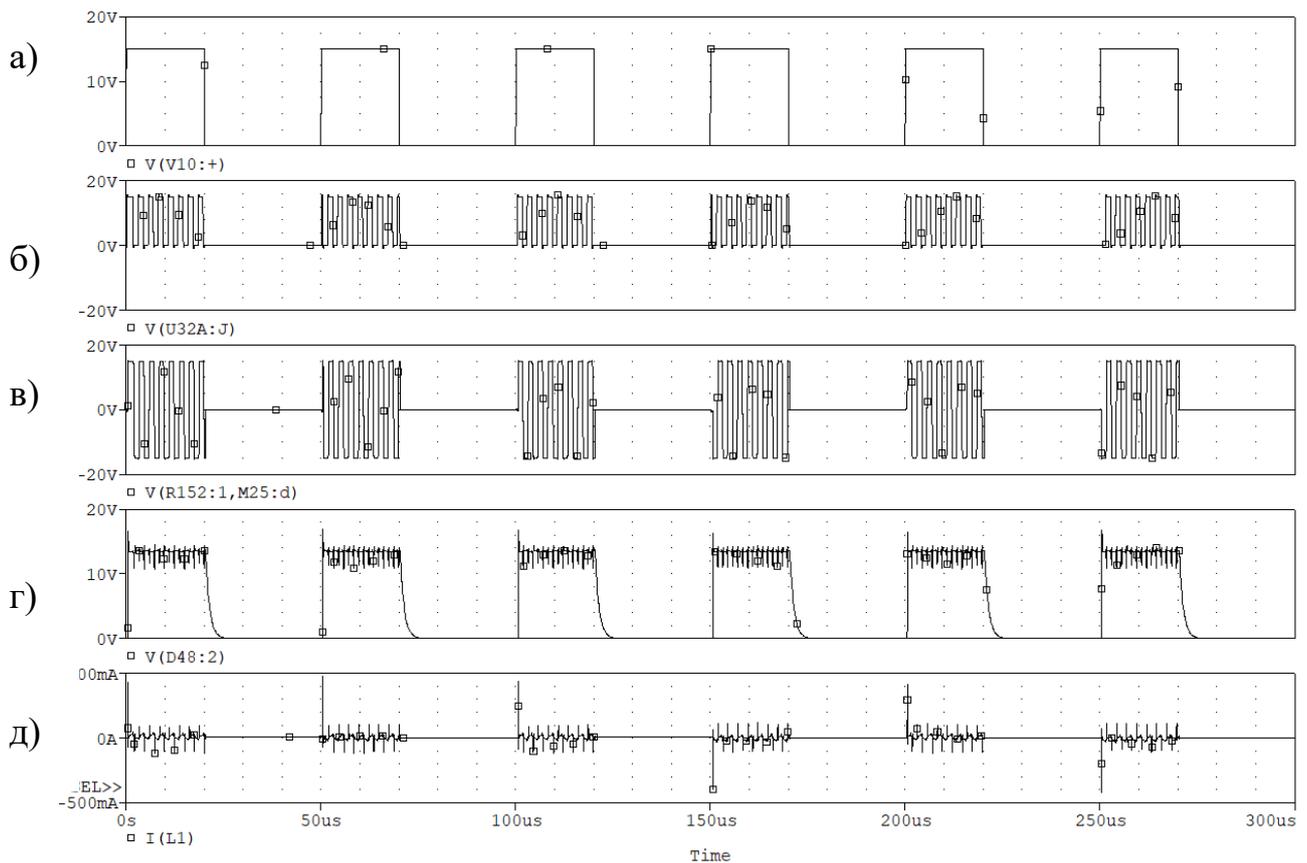


Рисунок 2.14 – Модель схемы двухтактного ФУИ

Симметрирование режима перемагничивания ТГР обеспечивается так же, как было рассмотрено выше (с помощью R152, R153).

Временные диаграммы процессов, поясняющие работу схемы ФУИ, работающего на высокой несущей частоте и результаты моделирования, подтверждающие работоспособность, представлены на рисунке 2.16.



а) сигнал устройства управления; б) напряжение на выходе задающего генератора высокой несущей частоте; в) напряжение на первичной обмотке ТГР; г) напряжение на вторичной стороне ФУИ; д) ток первичной обмотке

Рисунок 2.16 – Временные диаграммы процессов в двухтактном ФУИ с передачей сигнала управления на высокой несущей частоте

## 2.6 Алгоритм проектирование драйверного трансформатора гальванической развязки

Алгоритм проектирование ТГР состоит из следующих этапов:

1. выбор материала сердечника;
2. вычисление габаритной мощности ТГР исходя из режима его работы;
3. выбор плотности тока в обмотках ТГР;
4. вычисление геометрического фактора сердечника;
5. выбор типоразмера сердечника по справочнику из стандартного ряда;
6. определение число витков обмоток ТГР;
7. вычисление диаметра проводов обмоток трансформатора;

8. выбор провода по справочнику из стандартного ряда;
9. проверка возможности помещения обмоток трансформатора в окно сердечника исходя из технологических возможностей изготовления ТГР. Если это условие выполняется, то продолжается дальнейший расчет. Если же это условие не выполняется, то:
  - либо задается большее значение плотности тока в обмотках;
  - либо выбирается сердечник следующего большего типоразмера;
  - либо используются два сложенных вместе сердечника ранее выбранного типоразмера;
  - либо применяются два сложенных вместе сердечника предыдущего меньшего типоразмера, а затем проводится расчет заново.
10. вычисление потерь в обмотках и сердечнике ТГР;
11. проведение теплового расчета для определения температуры нагрева трансформатора. При этом ни провода обмоток, ни сердечник не должны перегреваться, то есть их максимальная рабочая температура должна быть меньше предельно допустимой. Если это условие выполняется, то ТГР считается спроектированным и расчет закончен. Если же это условие не выполняется, то задается новое значение индукции в сердечнике и/или плотности тока в обмотках и заново проводится расчет.

Для правильного спроектированного трансформатора должны выполняться следующие два условия (условия реализуемости):

- обмотки ТГР должны помещаться в окно сердечника с учетом технологических ограничений их намотки;
- ни провода обмоток, ни сердечник не должны перегреваться, то есть их максимальная рабочая температура должна быть меньше предельно допустимой.

Таким образом проектирование является итерационным процессом. При этом число итераций зависит от опыта и уровня квалификации проектировщика.

## 2.7 Методика расчета трансформатора гальванической развязки для драйверов с различными способами передачи информационного сигнала управления

Исходными данными для проектирования и расчета трансформатора являются следующие параметры:

$K_{з\ max}$  – максимальный коэффициент заполнения импульсов управления;

$T_{ср\ max}$  – максимальная температура окружающей среды;

$T_{ср\ min}$  – минимальная температура окружающей среды;

$U_i$  – напряжение на  $i$ -ой обмотки ТГР;

$I_i$  – ток  $i$ -ой обмотки ТГР;

$f$  – эквивалентная частота переключения силового транзисторного ключа.

$$f = \begin{cases} f_{упр} & \text{— для драйверов с передачей информации на частоте управляющего сигнала} \\ \frac{1}{t_{импульса} + t_{паузы}} & \text{— для драйверов с управлением по фронтам} \\ f_{ВЧнесущая} & \text{— для драйверов на высокой несущей частоте} \end{cases}$$

Следует отметить, что параметры в данной методике приводятся в системе СИ.

После определения исходных данных необходимо выбрать материал и тип сердечника трансформатора. Существует множество материалов и форм сердечников, выпускаемых по стандартным рядам, но лучшие массогабаритные показатели будут у ТГР с сердечником тороидальной формы (рисунок 2.17).

Материал сердечника выбирается с учетом частоты работы трансформатора. В данной схеме драйвер предназначен для работы на частоте единицы – десятки кГц, исходя из этого целесообразно использовать тороидальные ферритовые сердечники марки 2000 НМ, либо 2500 НМС, либо

сердечник, из нанокристаллического аморфного железа марки ГМ412В, поскольку в этом случае ТГР будет иметь наименьшие массогабаритные параметры и минимальные значения неизбежных паразитных параметров. У данных материалов петля гистерезиса на высоких частотах относительно узкая, поэтому потери на перемагничивание и вихревые токи относительно малы. Для выбранного материала, по справочнику определяется индукция насыщения, но так как проектирование ведется на предельный случай, то индукция насыщения выбирается для максимальной эксплуатационной температуры устройства, поскольку с ее увеличением, индукция насыщения уменьшается. Также трансформатор должен быть минимальным по объему и по массе.

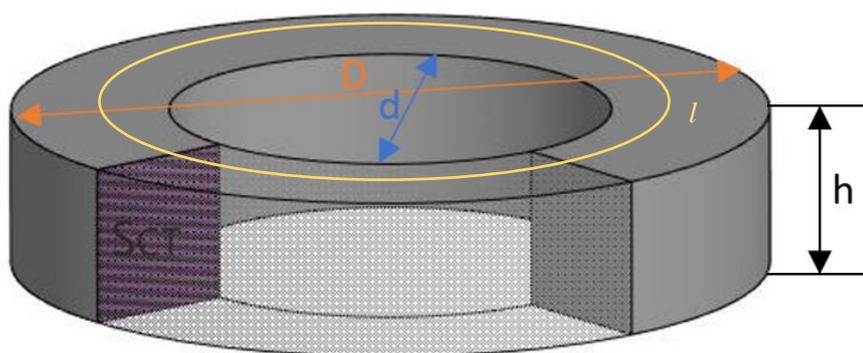


Рисунок 2.17 – пример тороидального сердечника, где  $D$  – наружный диаметр сердечника;  $d$  – внутренний диаметр сердечника;  $h$  – высота сердечника;  $S_{ст}$  – площадь поперечного сечения сердечника;  $l$  – длина средней магнитной линии.

1. Определившись с материалом и формой сердечника, рассчитывается габаритная мощность трансформатора:

$$P_{г} = \sum U_i I_i \quad (1),$$

где,  $P_{г}$  – габаритная мощность трансформатора;

$U_i$  – напряжение на  $i$ -ой обмотки;

$I_i$  – ток  $i$ -ой обмотки.

Для каждого типа драйвера  $U_i$  и  $I_i$  рассчитываются исходя из его схемотехнической реализации.

- После определения габаритной мощности задается плотность тока в обмотках трансформатора. При этом плотность тока во всех обмотках выбирается одинаково, что обеспечивает одинаковые относительные потери во всех обмотках по графику, представленному на рисунке 2.18, который получен на основании анализа данных приводимых в публикациях по проектированию трансформаторов малой и средней мощности.

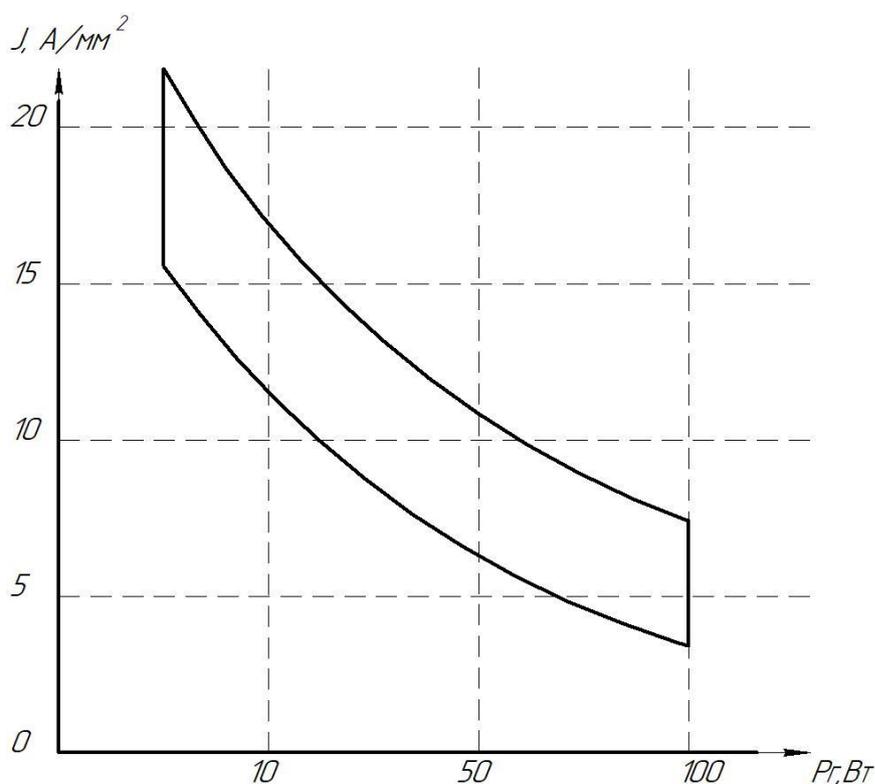


Рисунок 2.18 – Зависимость плотности тока в обмотке от габаритной мощности

- Для предварительного выбора типоразмера сердечника трансформатора необходимо рассчитать его геометрический фактор:

$$S_{ст} S_{окна} = \frac{P_{г}}{2f \Delta B j k_{ст} k_{окна}} \quad (2),$$

$$\text{где, } \Delta B = \begin{cases} 2B_m & \text{— для двухтактного режима работы} \\ B_m - B_r & \text{— для одноктактного режима работы} \end{cases}$$

При этом режим перемагничивания ТГР должен быть таким, чтобы сердечник не заходил в область магнитного насыщения не зависимо от одноктактного или двухтактного режима работы.

$B_m$ [Тл]-максимальная рабочая индукция;

$f$ [Гц]-частота работы ТГР;

$j$  [А/м<sup>2</sup>]- плотность тока в обмотках трансформатора;

$K_{ст}$ - коэффициент заполнения сталью,  $0 < k_{ст} < 1$ ,  $k_{ст} \approx 0,9 \dots 0,95$ ;

$K_{окна}$ -коэффициент заполнения окна  $0 < k_{окна} < 1$ ,  $k_{окна} \approx 0,5 \dots 0,6$ ;

$P_r$ [Вт]-габаритная мощность трансформатора;

$S_{ст}S_{окн}$  [м<sup>2</sup>] –геометрический фактор сердечника.

Применение такой формулы обусловлено тем, что сердечник будет иметь минимальные массогабаритные размеры и минимальные влияние паразитных параметров.

4. Затем, зная геометрический фактор трансформатора, по справочнику из стандартного ряда выбираем сердечник, с ближайший наибольшим значением, геометрического фактора. В результате этого, в этой же таблице справочника узнаем следующие данные:

— внешний диаметр:  $D$  [м];

— внутренний диаметр:  $d$ [м];

— высота:  $h$  [м];

— длина средней линии:  $l_{ср}$  [м];

— площадь стали:  $S_{ст}$  [м];

— площадь окна:  $S_{окн}$  [м];

— объем сердечника:  $V_{ст}$ . [м].

$$S_{\text{ст}} = \frac{D-d}{2} h - \text{площадь поперечного сечения сердечника} \quad (3);$$

$$S_{\text{окна}} = \frac{\pi d^2}{2} - \text{площадь окна сердечника} \quad (4);$$

$$V_{\text{ст}} = \frac{\pi}{4} (D^2 - d^2) h - \text{объем сердечника} \quad (5);$$

$$l_{\text{ср}} = \frac{\pi}{2} (D + d) - \text{длина средней линии сердечника} \quad (6).$$

5. На основании закона Фарадея вычисляем количество витков каждой обмотки. Число витков первичной и вторичной обмоток трансформатора равны, так как трансформатор является развязывающим ( $W_1 = W_2 = W$ ):

$$U = \frac{\Delta\Phi}{\Delta t} = \frac{\Delta(W S_{\text{ст}} B)}{\Delta t} \quad (7);$$

$$U = W S_{\text{ст}} \frac{\Delta B}{\Delta t} \quad (8);$$

$$\Delta t = 1/f \quad (9);$$

$$W = \frac{U}{S_{\text{ст}}} \cdot \frac{\Delta t}{\Delta B} \quad (10).$$

6. Необходимо выбрать провод определенного диаметра, для этого сначала нужно вычислить площадь сечения проводов обмотки:

$$S_i = \frac{I_i w_i}{j} \quad (11),$$

где,  $S_i$  – площадь поперечного сечения провода  $i$ -той обмотки;

$I_i$  – ток, протекающий в  $i$ -той обмотке;

$j$  – плотностью тока в обмотках.

Диаметр проводов для обмоток соответственно:

$$d_{wi} = \sqrt{\frac{4 \cdot S_i}{\pi}} \quad (12),$$

где,  $d_w$  – диаметр проводов обмоток;

$S_w$  – площадь поперечного сечения провода  $i$ -той обмотки.

Далее, по справочнику выбирается провод из стандартного ряда. Обмоточные провода должны иметь высокое допустимое напряжение изоляции и высокую допустимую рабочую температуру, например провода типа ПНЭТ-ИМИД [6].

7. Проверяем возможность размещения обмоток ТГР в окне выбранного сердечника. Для этого должно выполняться следующее условие:

$$S_{\text{окна}} K_{\text{заполн окна}} \geq \sum W_i S_{\text{при}} \quad (13).$$

8. Определяются потери в проводах обмоток ТГР:

$$P_{\text{пров.тр.}} = \sum R_i \cdot I_i^2 \quad (14);$$

$$R_i = \frac{\rho l_0 W_i}{S_{\text{при}}} k_f k_\tau \quad (15),$$

где,  $l_0 = D - d + 2h$  – длина одного витка;

$W_i$  – число витков;

$k_f$  – коэффициент, учитывающий эффект близости и скин-эффект ( $2 < k_f < 5$ );

$k_\tau$  – температурный коэффициент, учитывающий зависимость удельного сопротивления меди от температуры ( $1,1 < k_\tau < 1,2$ );

$\rho = 175 \cdot 10^{-10}$  Ом · м – удельное сопротивление меди.

9. Определяем потери в сердечнике:

$$P_{с.тр.} = \rho_0 \cdot B_{max}^\alpha \cdot f_{пер.}^\beta \cdot V_{ст.} \quad (16),$$

где,  $B_{max}$  – амплитуда переменной составляющей индукции;

$\rho_0$ ;  $\alpha$ ;  $\beta$  – параметры аппроксимации мощности потерь в сердечнике от перемагничивания и вихревых токов, приводимые в справочных данных на сердечник.

10. Тогда суммарные потери в трансформаторе:

$$P_{сумм.} = P_{с.тр.} + P_{пров.тр.} \quad (17).$$

11. Определяется площадь поверхности охлаждения трансформатора:

$$S_{охл.тр.} = 2 \cdot \frac{\pi \cdot D^2}{4} + \pi \cdot D \cdot h \quad (18).$$

12. Определяется температуру перегрева трансформатора относительно окружающей среды:

$$\Delta T_{тр.} = \frac{P_{сумм.}}{S_{охл.тр.} \cdot \alpha_{тепл.}} \quad (19).$$

13. Определяем температуру нагрева трансформатора:

$$T_{нагрева тр.} = T_{среды max.} + \Delta T_{тр.} \quad (20).$$

14. Делаем проверку выполнения условия:

$$T_{нагрева тр.} < \min \begin{cases} T_{доп.провода} \\ T_{доп.среды} \end{cases}.$$

Если это условие выполняется, то расчет считается законченным. В противном случае пересчитывается ТГР в соответствии с вышеописанным алгоритмом.

Для драйверов с целью максимального уменьшения паразитных параметров ТГР обмотки должны быть намотанными бифилярно виток к витку в один слой в один ряд равномерно по всей длине сердечника, как показано на рисунке 2.19.

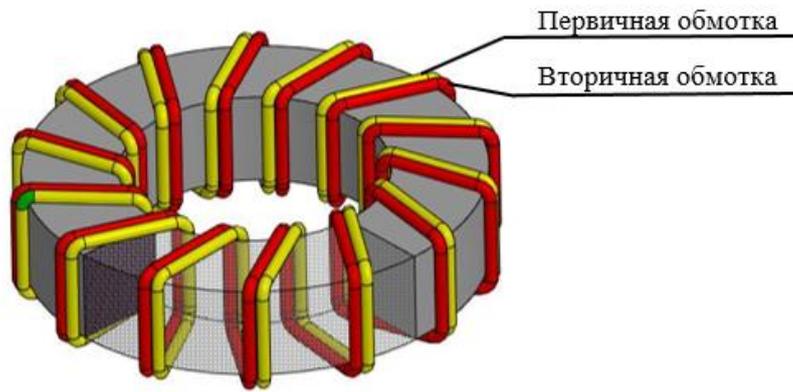


Рисунок 2.19 – Пример трансформатора с бифилярными обмотками

При такой намотке паразитные параметры ТГР могут быть оценены по следующим аналитическим соотношениям:

$$C = \frac{\pi \epsilon_0 l_0 W}{\ln \left(1 + \frac{D}{d_{\text{пров}}}\right)} \cdot \frac{d}{D} \cdot 2 \quad (21);$$

$$L_S = \mu_0 W^2 \frac{s_{\text{ст}}}{l} \frac{d_{\text{пров}} \left(h + \frac{D-d}{2}\right) \cdot 2}{\frac{D-d}{2} \cdot h} \cdot \frac{d}{D} \cdot 2 \quad (22),$$

где,  $C$  – паразитная межобмоточная ёмкость;  $L_S$  – индуктивность рассеяния;  $\epsilon_0$  – диэлектрическая постоянная;  $\mu_0$  – магнитная постоянная;  $\mu$  – относительная магнитная проницаемость материала сердечника;

Активное сопротивление обмоток трансформатора может быть оценено по формуле:

$$r = \rho \frac{l_0 W}{S_{\text{пр}}} k_f k_t \quad (23),$$

где,  $k_f, k_t$  – коэффициенты, учитывающие скин-эффект и эффект близости, а также зависимость удельного сопротивления меди от температуры.

Коэффициент связи между обмотками ТГР может быть оценен по формуле:

$$K_{св} = \sqrt{\frac{L_{\mu 1}}{L_{\mu 1} + L_{s1}} \frac{L_{\mu 2}}{L_{\mu 2} + L_{s2}}} \quad (24),$$

где,  $L_{\mu} = \mu_0 \mu W^2 \frac{S_{ст}}{l_{ст}}$  – индуктивность намагничивания обмотки [8].

Следует отметить, что современные новые технологии позволяют изготавливать интегральные высокочастотные трансформаторы, что открывает дорогу для реализации драйверов с ТГР в виде специализированных интегральных микросхем [7], как показано на рисунке 2.20. К сожалению в настоящее время сведения о методах расчета и проектирования, о способах изготовления и параметрах таких интегральных трансформаторов не приводятся в открытой печати. Опубликованные статьи о применении интегральных ТГР в составе драйверов СТК носят исключительно рекламный характер. В связи с этим данный вопрос является отдельной актуальной задачей и требует проведение дополнительных, научно-технических и конструктивно-технологических исследований.

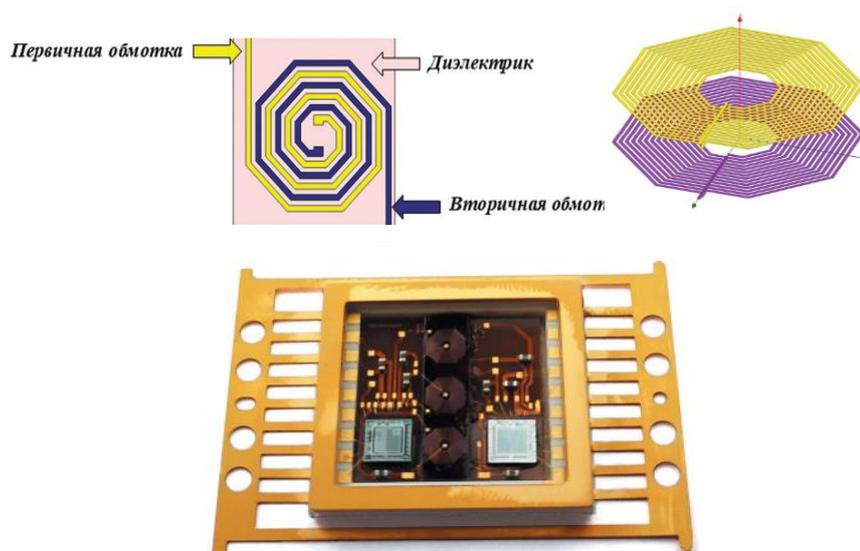


Рисунок 2.20 – Перспективные интегральные ТГР для драйверов

## ВЫВОДЫ ПО ГЛАВЕ 2

1. Предложены новые схемотехнические решения формирователей управляющих импульсов для однотактного и двухтактного режимов управления драйверным ТГР;
2. С помощью ИКМ в системе OrCAD Pspice проанализированы однотактные и двухтактные режимы управления драйверными ТГР;
3. Предложено схемотехническое решение двухтактных ФУИ, обеспечивающее симметрирование режима перемагничивания сердечника ТГР.;
4. Синтезированы принципиальные электрические схемы ФУИ для передачи информационного сигнала через ТГР:
  - на частоте сигнала управления;
  - по фронтам;
  - на высокой несущей частоте.
5. С помощью ИКМ в системе OrCAD Pspice исследована и подтверждена работоспособность предложенных схемотехнических решений;
6. Предложена методика проектирования ТГР для драйверов с различными способами передачи сигнала управления.

### ГЛАВА 3. ВЛИЯНИЕ ПАРАЗИТНЫХ ПАРАМЕТРОВ ТРАНСФОРМАТОРА ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ НА ПРОЦЕССЫ ПЕРЕКЛЮЧЕНИЯ ДРАЙВЕРА И СИЛОВОГО ТРАНЗИСТОРНОГО КЛЮЧА.

Экспериментальные исследования показали, что существенное негативное влияние на работоспособность драйвера оказывают паразитные параметры ТГР. Кроме того, как показали исследования, влияние паразитных параметров существенно зависит от того, каким СТК управляет драйвер и как подключена первичная сторона драйвера к силовому преобразовательному каскаду.

Одним из основных паразитных параметров драйверов с ТГР является проходная ёмкость (ёмкость между первичной и вторичной обмотками ТГР). Наличие этой ёмкости из-за эффекта  $du/dt$  при переключении СТК приводит к протеканию больших паразитных импульсных токов через нее. А это, в свою очередь может вызвать ложные многократные переключения драйвера и СТК, как при его включении, так и при его отключении. В результате этого могут возникнуть аварийные режимы, приводящие к выходу из строя как СТК, так и всего устройства преобразования или регулирования электроэнергии.

Другим паразитным параметром ТГР является индуктивность рассеяния его обмоток, обусловленная неединичным коэффициентом связи между ними. Третьим паразитным параметром ТГР является активное сопротивление обмоток.

### 3.1 Количественная оценка паразитных параметров ТГР

На рисунке 3.1 изображена схема идеального трансформатора и схема замещения реального трансформатора с учетом его паразитных параметров:

- индуктивности рассеяния обмоток;
- межобмоточные ёмкости;
- активное сопротивление обмоток.

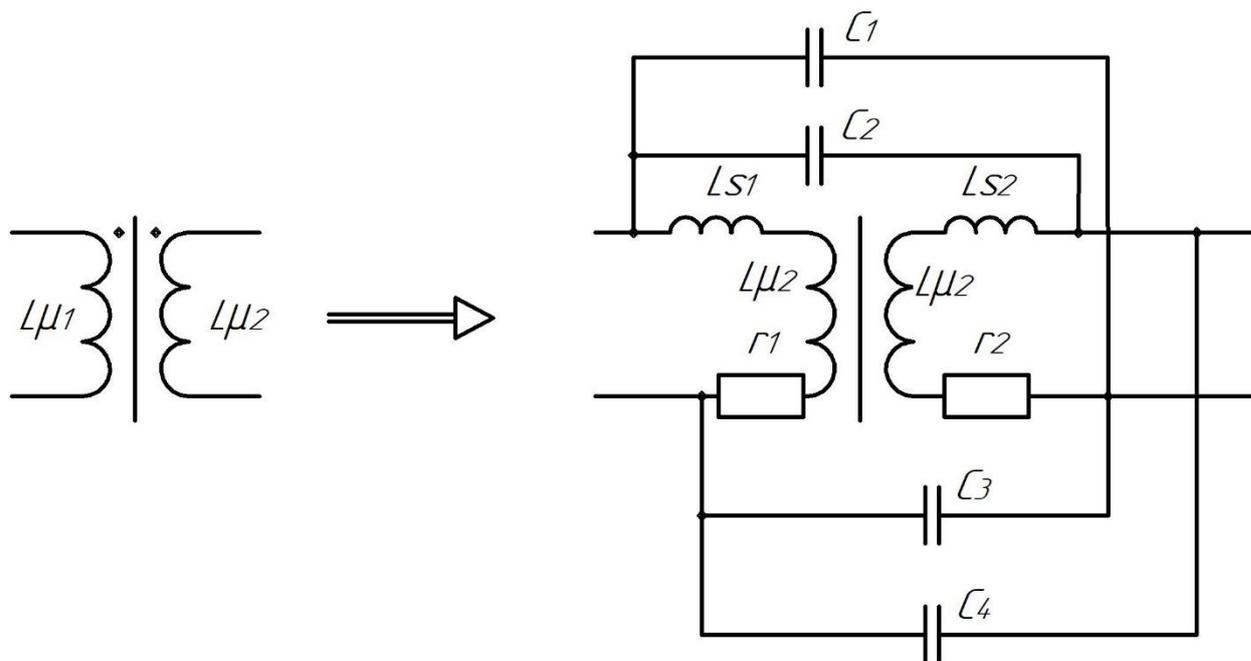


Рисунок 3.1 – Схемы идеального и реального трансформатора:  
 $L\mu_1$ ,  $L\mu_2$  – индуктивности намагничивания первичной и вторичной обмоток трансформатора;  $C_1$ ,  $C_2$ ,  $C_3$ ,  $C_4$  – паразитные межобмоточные ёмкости,  $L_{s1}$ ,  $L_{s2}$  – паразитные индуктивности рассеивания обмоток,  $r_1$ ,  $r_2$  – активные сопротивление обмоток трансформатора.

Необходимо отметить, что расчет паразитных параметров ТГР является достаточно сложной математической задачей, которая решается только приближенными аналитическими или численными методами. В данном случае оценка паразитных параметров производится для тороидального сердечника с бифилярной однослойной обмоткой. Следует отметить, что методика расчет паразитных параметров ТГР в значительной степени зависит от формы и размеров сердечника и взаимного расположения его обмоток.

В разделе приведены расчетные аналитические соотношения для трансформатора с тороидальным сердечником с бифилярной обмоткой, где число витков первичной и вторичной обмоток трансформатора одинаковы, так как трансформатор выполняет только функцию гальванической развязки без изменения уровня напряжения. Обмотки наматываются виток к витку, в один слой, в один ряд равномерно по всей окружности сердечника, как показано на рисунке 2.19.

Для оценки паразитной межобмоточной ёмкости такого трансформатора была выведена формула, которая может быть использована для инженерных расчетов

$$C = \frac{\pi \varepsilon_0 l_0 W}{\ln \left(1 + \frac{D}{d_{\text{пров}}}\right)} \cdot \frac{d}{D} \cdot 2 \quad (25),$$

где,  $C$  – паразитная межобмоточная ёмкость;  $W_1 = W_2 = W$  – количество витков обмоток трансформатора;  $\varepsilon_0$  – электрическая постоянная;  $l_0 = \left(\frac{D-d}{2} + h\right) \cdot 2$  – длина одного витка обмотки;  $D$  – внешний диаметр сердечника;  $d$  – внутренний диаметр сердечника;  $h$  – высота сердечника;  $d_{\text{пров}}$  – диаметр провода.

Верификация данной формулы была проверена с помощью измерительного прибора GW instek LCR-7816, измеренные значения отличались от расчетных не более 10%.

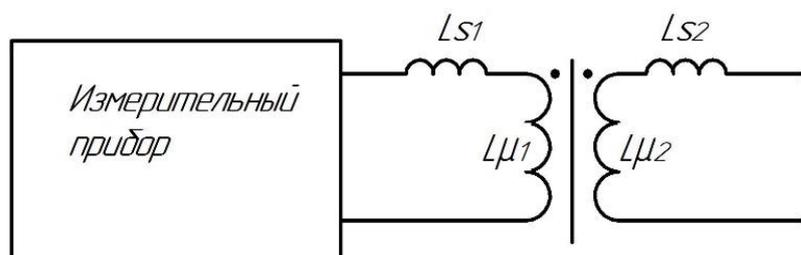
Индуктивность рассеяния обмоток трансформатора может быть оценена по формуле:

$$L_S = L \frac{d_{\text{пров}} \left(h + \frac{D-d}{2}\right) \cdot 2}{\frac{D-d}{2} \cdot h \cdot \mu} \cdot \frac{d}{D} \cdot 2 \quad (26),$$

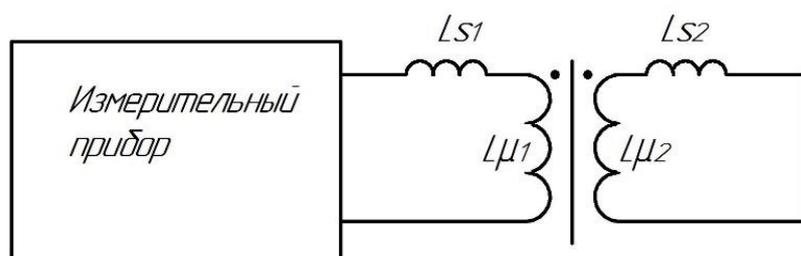
где,  $L_S$  – индуктивность рассеяния;  $L = \mu_0 \mu W^2 \frac{S_{\text{ст}}}{l}$  – индуктивность намагничивания;  $\mu$  – относительная магнитная проницаемость материала сердечника;  $\mu_0$  – магнитная постоянная;  $W_1 = W_2 = W$  – количество витков обмоток трансформатора.

Адекватность полученных соотношений была проверена экспериментально с помощью LC-метра GW instek LCR-7816. Измерения индуктивности обмоток проводились:

- при разомкнутой вторичной обмотке;
- при короткозамкнутой вторичной обмотки, как показано на рисунке 3.2.



а)



б)

а) измерение на холостом ходу трансформатора; б) измерение с короткозамкнутой вторичной обмоткой трансформатора  
Рисунок 3.2 – Схема методики измерения индуктивности рассеяния

Индуктивности рассеяния  $L_{s1}$ ,  $L_{s2}$  и индуктивности намагничивания  $L_{\mu 1}$ ,  $L_{\mu 2}$  обмоток ТГР вычисляются по следующим соотношениям, где

$L_{xx}$  – измеренная индуктивность первичной обмотки ТГР при разомкнутой вторичной обмотки;  $L_{кз}$  – измеренная индуктивность первичной обмотки при закороченной вторичной обмотки ТГР.

$$W_1 = W_2 \quad (27);$$

$$L_{s1} = L_{s2} \quad (28);$$

$$L_{\mu1} = L_{\mu2} \quad (29);$$

$$\begin{cases} L_{xx} = L_{s1} + L_{\mu1} \\ L_{кз} = L_{s1} + L_{\mu2} = 2L_s \end{cases} \quad (30),$$

где,  $L_{\mu2} = L_{s2}$

Измеренные значения отличались от расчетных не более чем на 10%.

### 3.2 Влияние индуктивности рассеяния обмоток ТГР на процессы переключения драйверов и СТК

Влияние индуктивности рассеяния на процессы переключения СТК можно рассмотреть на примере драйвера, модель принципиальной схемы которого изображена на рисунке 3.3. Исследования процессов переключения драйвера проверялись с помощью ИКМ в системе OrCAD 9.2 PSpice.

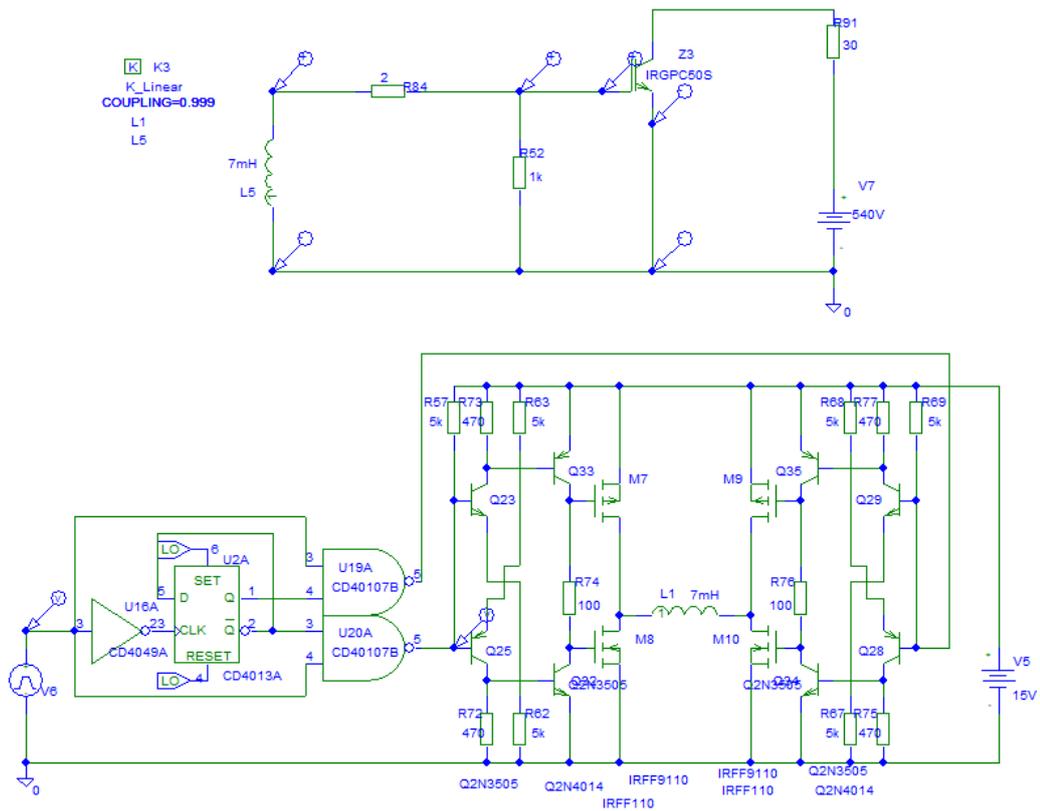
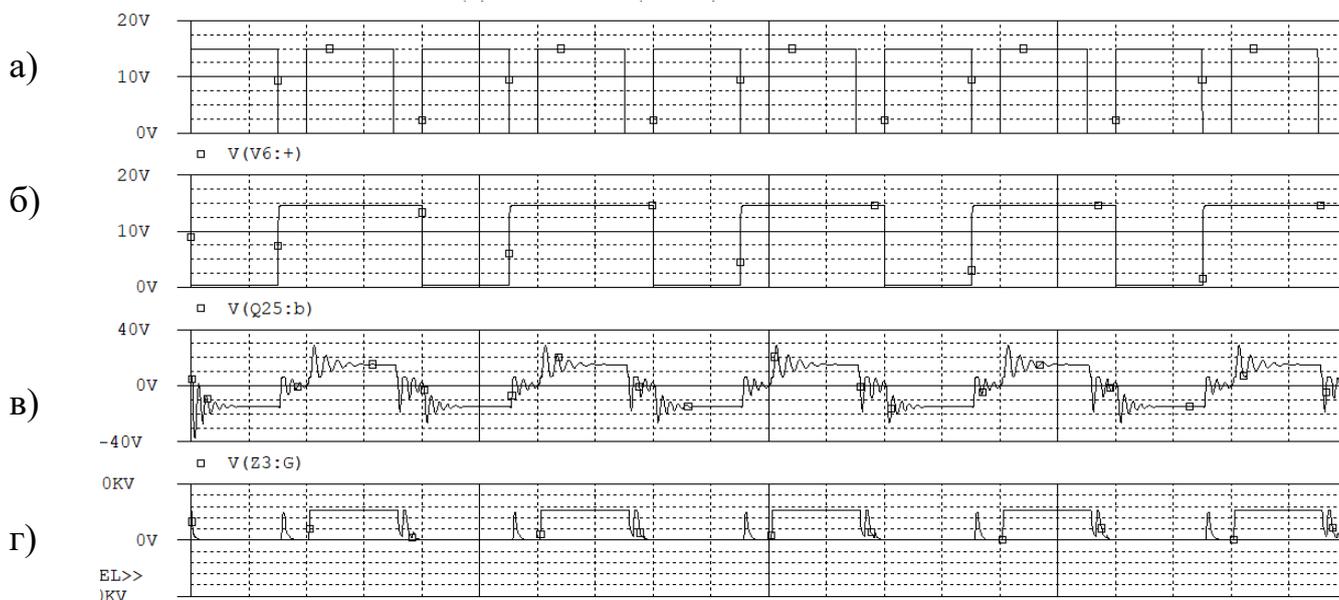


Рисунок 3.3 – Принципиальная схема драйвера, управляющего одиночным нижним силовым транзисторным ключом с учетом паразитной индуктивности рассеяния обмоток ТГР

В этой схеме индуктивность рассеяния обмоток ТГР моделируется с помощью не единичного коэффициента связи между обмотками  $COUPLING=0,999$ .

Временные диаграммы процессов в данной схеме изображены на рисунке 3.4



а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР; в) напряжение затвор-эмиттер на силовом транзисторе Z3; г) напряженность коллектор-эмиттер на силовом транзисторе.

Рисунок 3.4 – Временные диаграммы процессов в драйвере, управляющим одиночным нижним силовым транзисторным ключом, работающим на активную нагрузку

Паразитная индуктивность рассеяния ТГР с входной ёмкостью СТК образуют колебательный контур, из-за чего возникают паразитные высокочастотные колебания на передних и задних фронтах сигнала, что приводит к ложным включениям и отключениям СТК, как показано на временных диаграммах. Эти колебания имеют достаточно большую амплитуду, что может вывести СТК из строя из-за пробоя затвора.

### 3.3 Влияние паразитной межобмоточной ёмкости ТГР на процессы переключения драйверов и СТК

Одной из основных проблем проектирования драйверов при управлении высоковольтными СТК является исключение негативного влияния  $du/dt$  на процессы переключения и драйверы, и СТК. Эти помехи обусловлены эффектом  $du/dt$ . При этом эффект  $du/dt$  возникает как при переключении самого СТК, так и при переключении смежного СТК в составе полумостовой схеме.

Влияние паразитной межобмоточной ёмкости ТГР и эффекта  $du/dt$  рассмотрим на примере драйвера, модель принципиальной схемы которого изображена на рисунке 3.5. Исследования процессов переключения драйвера проверялись с помощью ИКМ в системе OrCAD 9.2 PSpice.

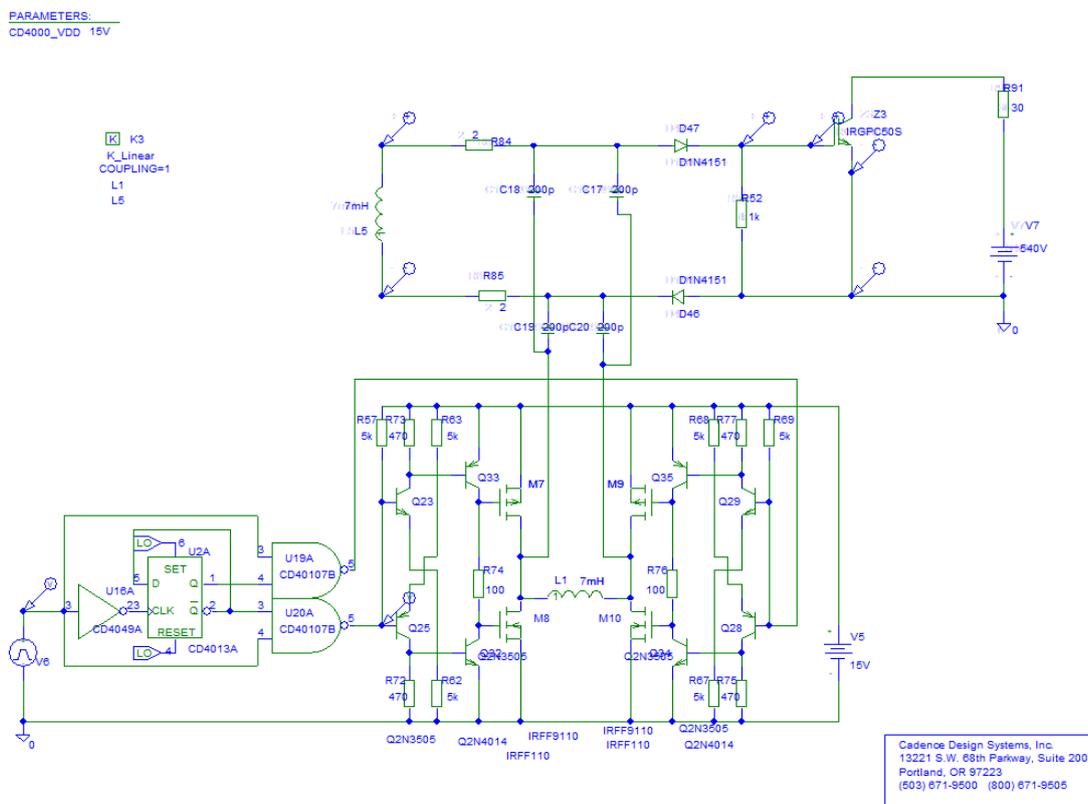
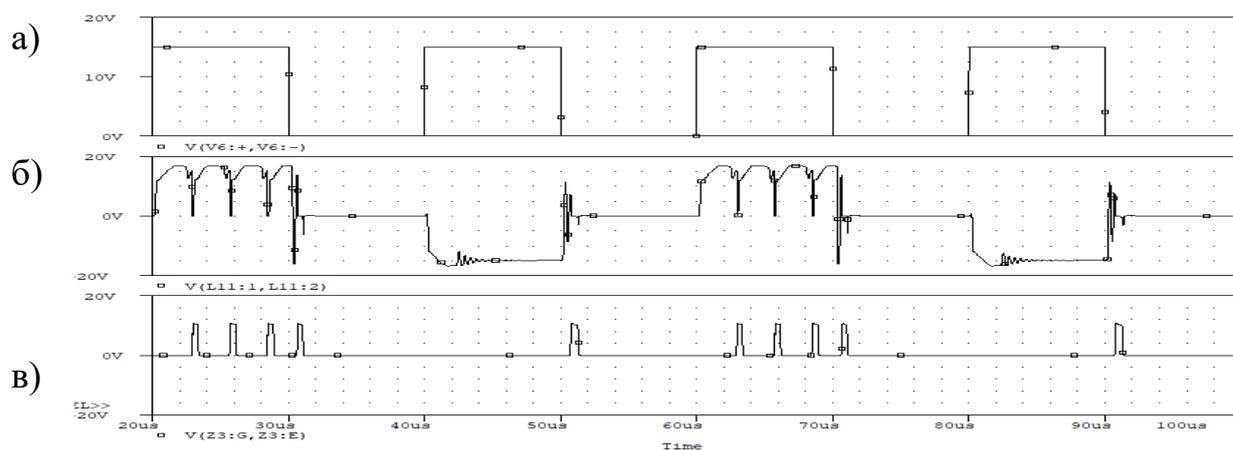


Рисунок 3.5 – Принципиальная схема драйвера, управляющего одиночным нижним силовым транзисторным ключом с межобмоточной ёмкости ТГР.

В этой схеме драйвера межобмоточные ёмкости моделируются с помощью конденсаторов C17, C18, C19, C20.

Временные диаграммы процессов, поясняющая работу данной схемы, изображены на рисунке 3.6



а) сигнал устройства управления; б) напряжение на вторичной обмотке ТГР;  
 в) напряжение затворе силового транзисторе Z3.

Рисунок 3.6 –Результаты моделирования драйвера управляющего одиночным нижним силовым транзисторным ключом, работающим на активную нагрузку с учётом паразитных межобмоточных ёмкостей ТГР

Из представленных диаграмм видно, что негативное влияние  $du/dt$  на процессы переключения драйвера и СТК, обусловленное паразитной проходной ёмкостью узла гальванической развязки, проявляется в виде ложных отключений драйвера при включении СТК, либо в виде ложных повторных включений СТК при его отключении. Кроме того, оно может привести к возникновению незатухающих паразитных автоколебаний, что особенно опасно при высоких напряжениях питания в мостовых и полумостовых схемах, поскольку неизбежно приводит к возникновению сквозных токов, как первого, так и второго рода. Как следствие, это в свою очередь приводит к существенному увеличению динамических потерь, резкому снижению надёжности, значительному возрастанию уровня электромагнитных помех и, как правило, к выходу из строя и СТК и драйвера.

Влияние паразитных параметров ТГР и эффекта  $du/dt$  было подтверждено и экспериментальными исследованиями, как представлено на рисунках 3.7, 3.8.

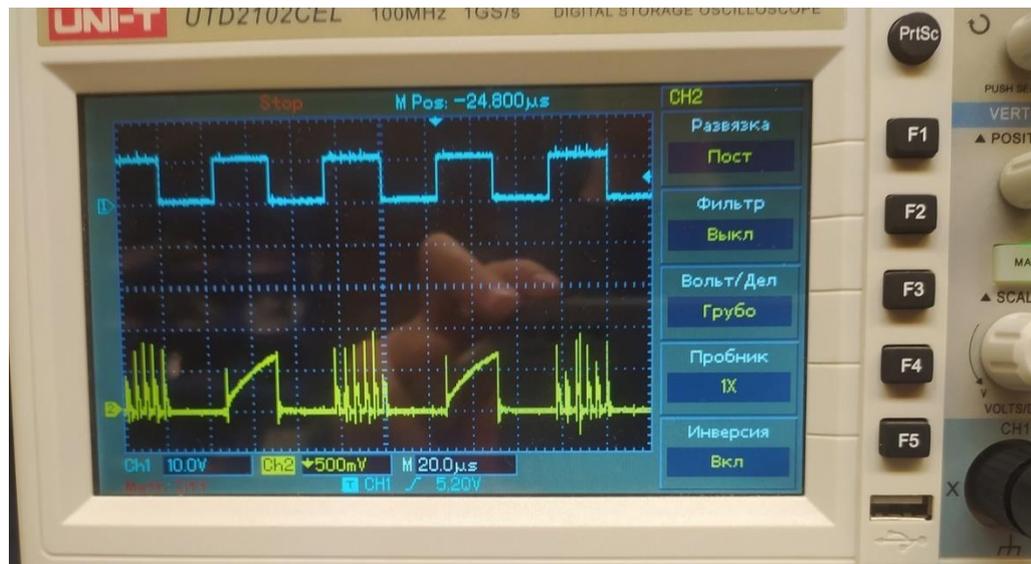


Рисунок 3.7 – Результаты экспериментального исследования влияния паразитных параметров

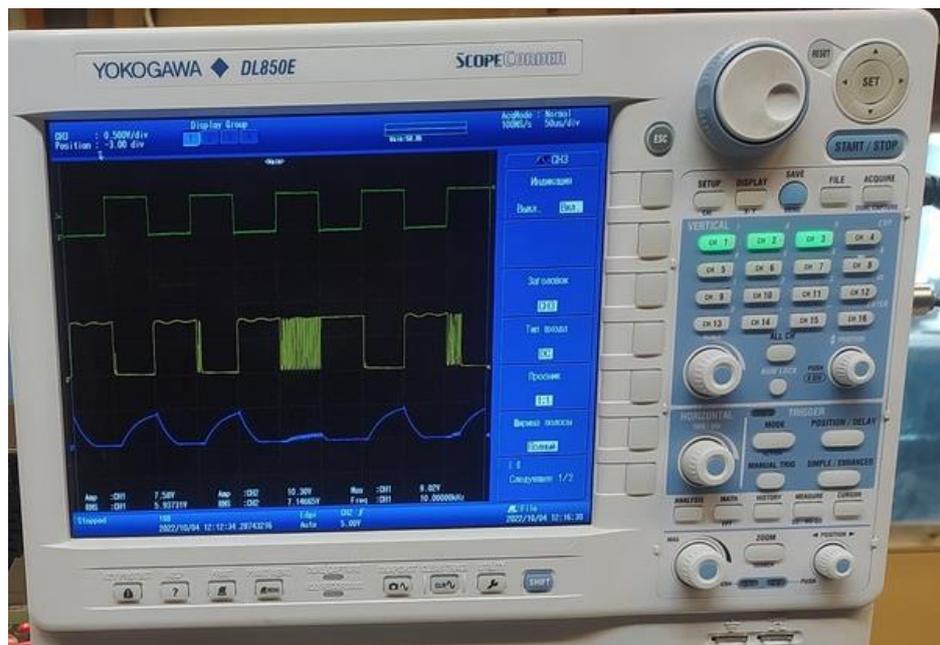


Рисунок 3.8 – Результаты экспериментального исследования влияния паразитных параметров

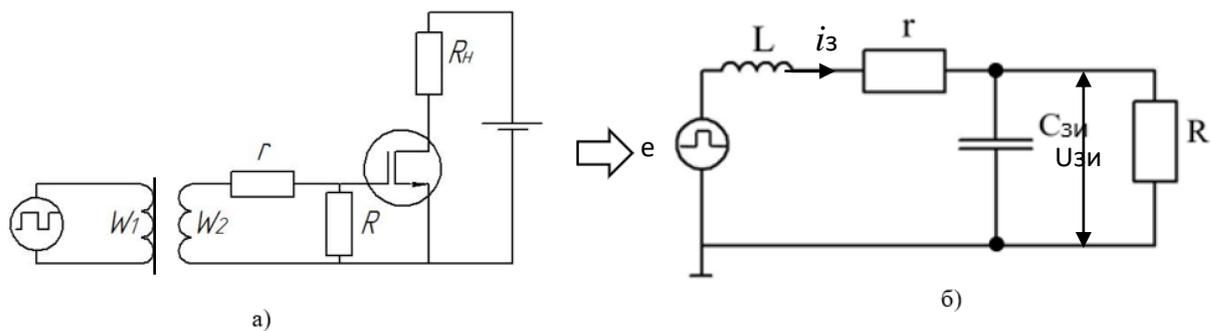
Аналогичные результаты были получены при моделировании различных типов СТК (одиночных и в составе полумостовой схемы) с различными способами подключения первичной стороны драйвера, как показано в главе 1 на рисунке 1.5. Проведенные исследования показали, что индуктивности

рассеяния обмоток ТГР влияют не только на работу вторичной стороны драйвера, но и на режим работы его первичной стороны. Для исключения негативного влияния индуктивности рассеяния обмоток ТГР на работу первичной стороны драйвера ФУИ должен строиться по двухтактной схеме с закорачиванием обмотки во время паузы. Следовательно, необходимо применить специальные схемотехнические меры для исключения негативного влияния неизбежной индуктивности рассеяния на процессы переключения драйвера и СТК. Эти меры будут рассмотрены ниже. Так же исследования показали, что наименьшее негативное влияние на процессы переключения драйвера и СТК паразитная межобмоточная ёмкость ТГР и эффект  $du/dt$  оказывают при управлении одиночным нижним СТК, а наибольшее – при управлении верхним СТК в составе полумостовой схемы, независимо от способа передачи сигнала управления через ТГР (на частоте сигнала управления, на высокой несущей частоте, по фронтам сигнала управления).

#### 3.4 Способы подавления негативного влияния паразитных параметров ТГР и эффекта $du/dt$

Для парирования колебательного процесса, на затворе СТК вызванного индуктивностью рассеяния обмоток ТГР и входной емкостью СТК рекомендуется включать в схему драйвера демпферный резистор  $r$ . Величину демпферного резистора  $r$  можно оценить исходя из условия исключения колебательного переходного процесса.

На рисунке 3.9 представлена схема СТК, управляемого через ТГР, и схема замещения его входной цепи с учетом паразитной индуктивности рассеяния обмоток ТГР и входной емкости СТК для расчета необходимой величины демпферного резистора.



а) СТК управляемый от ТГР  
 б) схема замещения входной цепи СТК  
 Рисунок 3.9 – Схема замещения

$R$  – резистор пассивного запираания;

$C_{зи}$  – входная ёмкость СТК;

$L_s$  – паразитная индуктивность;

$r$  – демпферный резистор;

$e$  – сигнал управления;

$U_{зи}$  –напряжение затвор-исток;

$i_z$  – ток затвора.

Представленная схема может быть описана следующей системой дифференциальных уравнений в соответствии с законами Кирхгофа.

$$\begin{cases} e = L_s \frac{di_z}{dt} + ir + U_{зи} \\ i = C_{зи} \frac{dU_{зи}}{dt} + \frac{U_{зи}}{R} \end{cases} \quad (31);$$

$$e = L_s C_{зи} U_{зи}'' + \frac{L_s}{R} U_{зи}' + r C_{зи} U_{зи}' + \frac{r}{R} U_{зи} + U_{зи} \quad (32);$$

$$e = L_s C_{зи} U_{зи}'' + \left(\frac{L_s}{R} + r C_{зи}\right) U_{зи}' + \left(\frac{r}{R} + 1\right) U_{зи} \quad (33).$$

Для исключения колебательного процесса необходимо, чтобы корни характеристического уравнения были действительными, а следовательно

дискриминант характеристического уравнения должен быть больше нуля. Эти условия будут выполняться, если будут выполнены следующие соотношения:

$$1) \quad R = \infty \Rightarrow r \geq 2 \sqrt{\frac{LS}{C_{зи}}} \quad (34);$$

$$2) \quad r = 0 \Rightarrow R \leq \frac{1}{2} \sqrt{\frac{LS}{C_{зи}}} \quad (35).$$

Теперь рассмотрим способы исключения негативного влияния межобмоточной ёмкости и эффекта  $du/dt$  на процессы переключения драйвера.

Драйвер должен переключаться только по полезному дифференциальному сигналу управления, поступающему со вторичной обмотки ТГР. Однако эффект  $du/dt$  создаёт синфазную помеху и вызывает протекание импульсных токов через паразитные межобмоточные ёмкости ТГР.

При этом при повышенном напряжении питания паразитная синфазная помеха может существенно превышать полезный дифференциальный сигнал и приводить к ложным переключениям драйвера и СТК.

Проведённые теоретические и экспериментальные исследования показали, что для предотвращения негативного влияния синфазных помех от  $dU/dt$  на процессы переключения драйвера и СТК возможны два подхода.

Первый подход заключается во введении на вторичной стороне драйвера специального узла задержки на включение и/или отключение драйвера на основе ФНЧ. При этом величина задержки должна выбираться обязательно несколько большей, чем максимальное время переключения СТК (время изменения напряжения на силовых электродах СТК), поскольку синфазная помеха, обусловленная  $du/dt$ , существует только в течение времени переключения СТК. В частном случае роль элемента задержки могут выполнять естественные задержки выходного усилителя мощности драйвера.

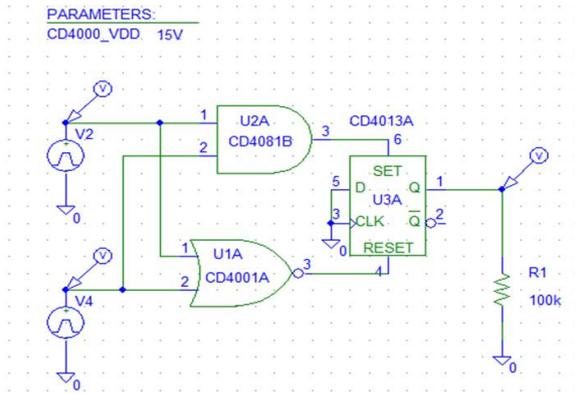
Физическая сущность данного метода заключается в том, что узел задержки не будет позволять драйверу изменять своё состояние в процессе переключения СТК даже при наличии синфазной помехи. Когда же процесс переключения СТК закончится, то исчезнет и синфазная помеха, обусловленная  $du/dt$ , поскольку она существует только в течение времени переключения СТК.

При этом необходимо принимать во внимание, что время изменения напряжения на силовых электродах СТК зависит не только от его затворного тока, но также и от его динамических параметров, наличия или отсутствия формирователя безопасной траектории переключения, температуры кристалла, напряжения питания силового каскада, характера нагрузки и величины тока нагрузки. В связи с этим время задержки необходимо выбирать на наихудший случай, т.е. исходя из наибольшего из реально возможных времён переключения.

Однако, несмотря на свою простоту и эффективность, такой метод борьбы с синфазными помехами нельзя считать достаточно целесообразным. Это обусловлено тем обстоятельством, что введение дополнительных задержек будет уменьшать быстродействие драйвера и, как следствие, будут ухудшаться динамические характеристики силовых электронных устройств регулирования, преобразования и распределения электроэнергии, в составе которых подобные драйверы будут применяться.

В связи с этим такой способ борьбы с синфазными помехами в диссертации подробно не рассматривается.

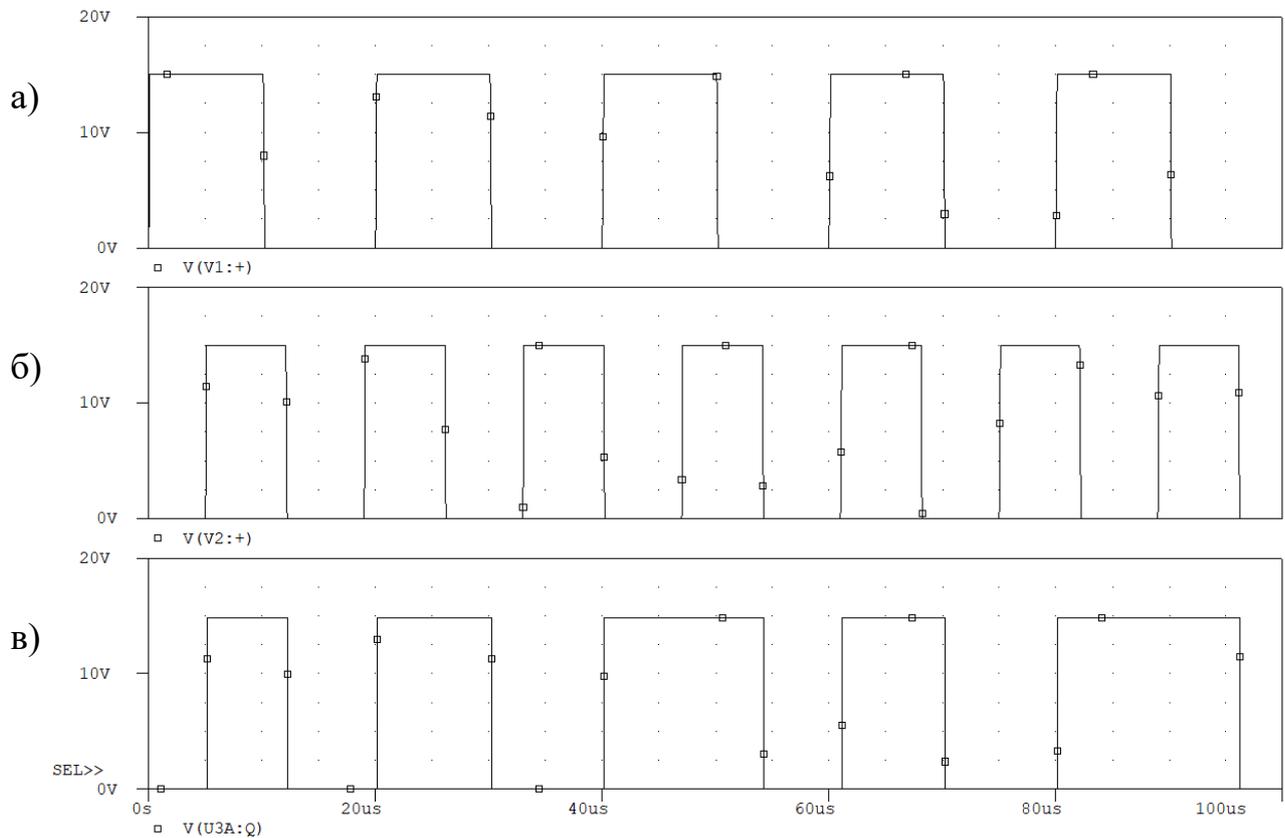
Второй метод борьбы с синфазными помехами, нарушающими нормальную работу драйвера, заключается в использовании на его вторичной (принимающей) стороне ячейки памяти на основе RS-триггера со специальным блоком логики на его управляющих входах. Схема такой ячейки памяти и её таблица истинности представлены на рисунке 3.10



V2	V4	Q <sub>n</sub>
0	0	0
1	1	1
1	0	Q <sub>n-1</sub>
0	1	Q <sub>n-1</sub>

Рисунок 3.10 - Схема ячейки RS-триггера и таблица истинности

Временные диаграммы процессов, поясняющие работу этой ячейки, представлены на рис 3.11.



а) сигнал управления V2; б) сигнал управления V4;  
в) выходной сигнал триггера.

Рисунок 3.11 – Результаты проверки с помощью ИКМ работоспособности ячейки RS-триггера

Такая ячейка способна переключаться только под действием полезного дифференциального сигнала управления, поступающего со вторичной обмотки ТГР, и не реагирует на паразитный синфазный сигнал, обусловленный  $du/dt$ . При наличии синфазной помехи на управляющих входах ячейки могут присутствовать сигналы либо 1-0, либо 0-1, которые соответствуют состоянию хранения предыдущей информации. При отсутствии синфазной помехи на управляющих входах такой ячейки могут быть только сигналы 0-0 либо 1-1, что соответствует либо включённому, либо отключённому состоянию драйвера.

Использование такой ячейки памяти позволяет обойтись без введения дополнительных узлов задержки, и тем самым, не ухудшать быстродействие драйвера, и может применяться в драйверах с различными способами передачи сигнала управления через ТГР. В этом смысле предложенный способ борьбы с синфазными помехами является достаточно универсальным.

На рисунке 3.12 представлена модель схемы вторичной стороны драйвера, в состав которой входит узел подавления негативного влияния паразитных параметров ТГР и эффекта  $du/dt$ . Роль демпфирующих резисторов выполняют R2 и R9.

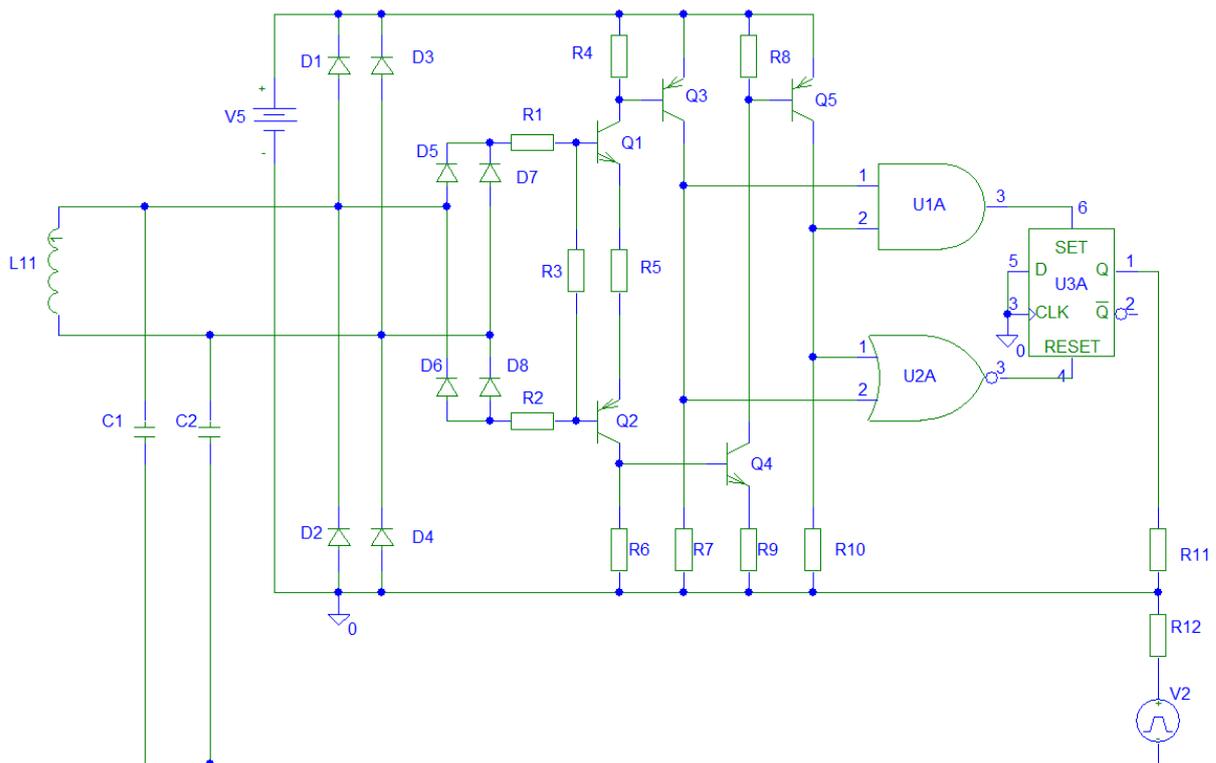
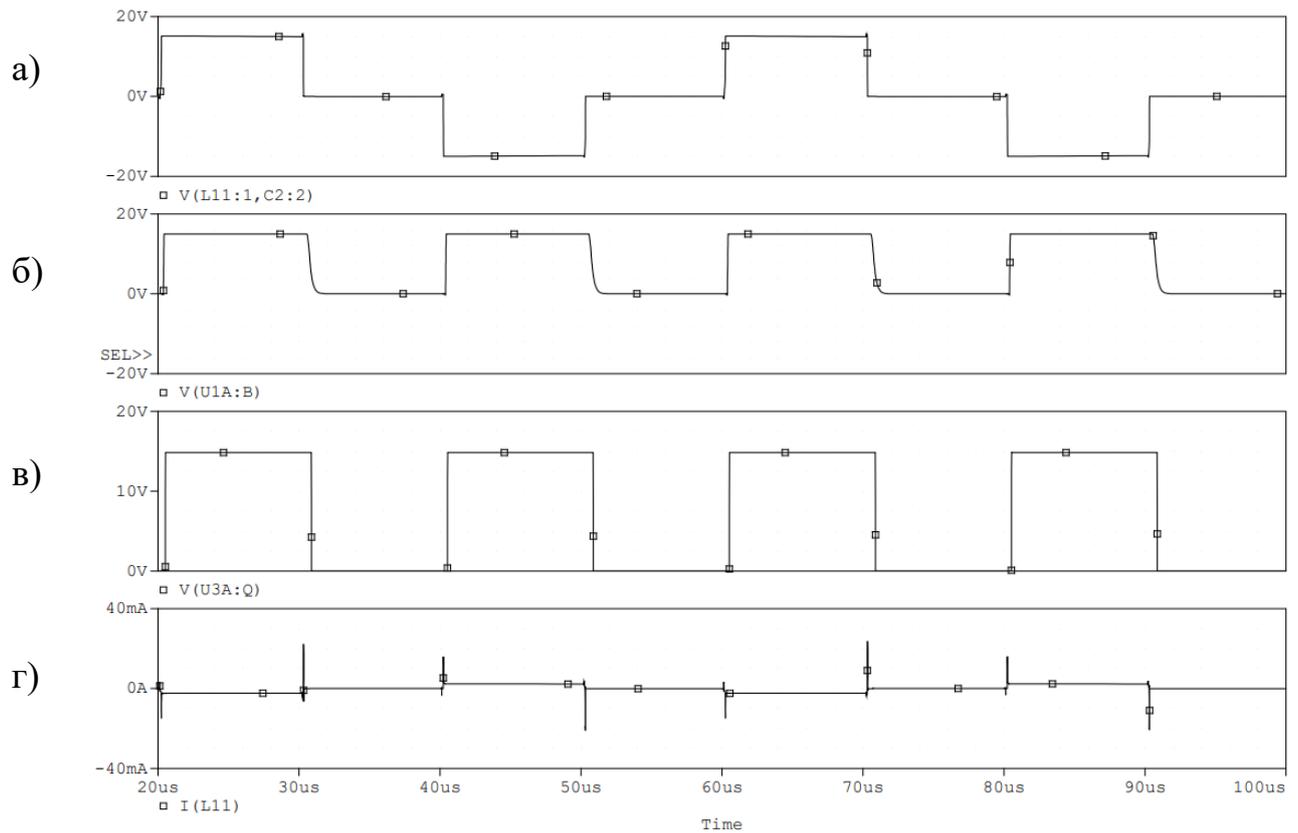


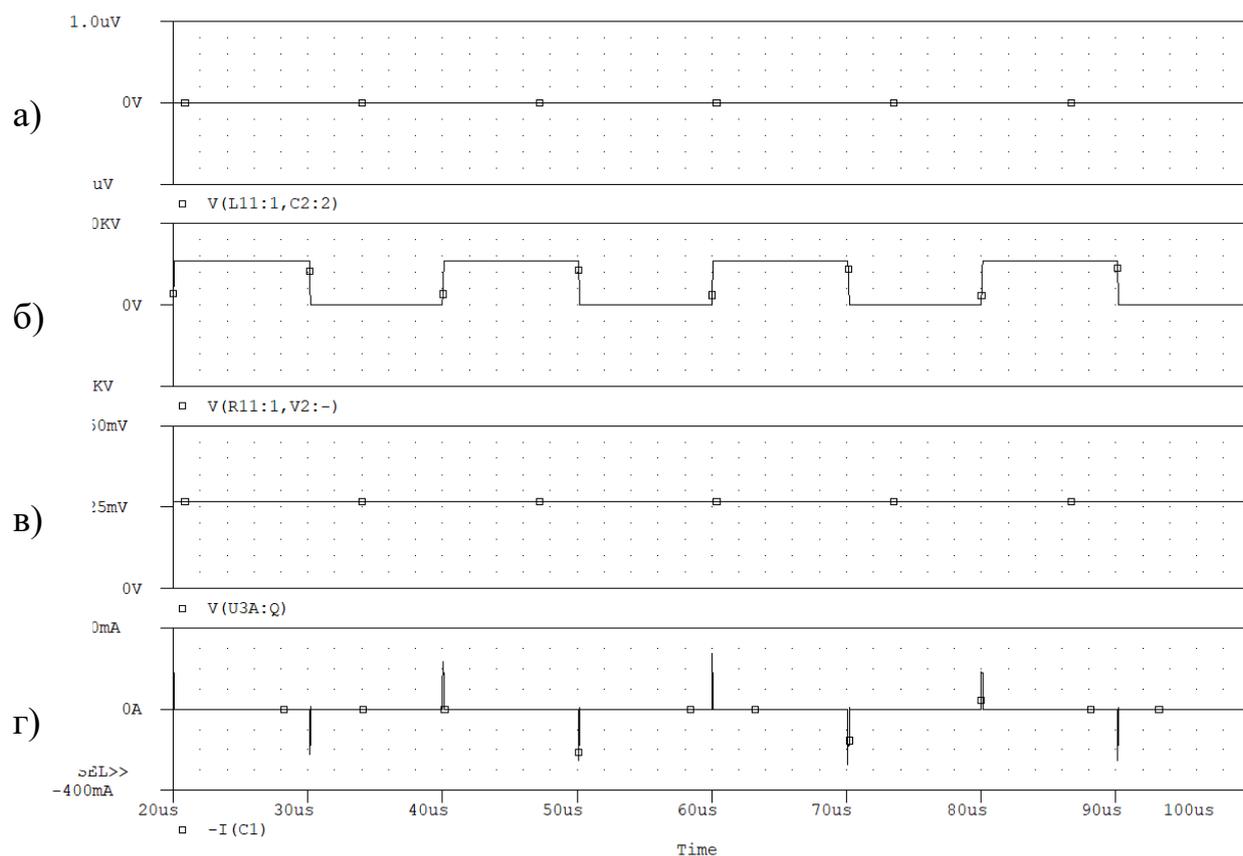
Рисунок 3.12 – Модель принципиального электрического узла СПН вторичной стороны драйвера

На рисунках 3.13 и 3.14 представлены результаты проверки работоспособности и эффективности такого узла СПН вторичной стороны драйвера, полученные с помощью имитационного компьютерного моделирования в системе ORCAD PSPICE.



а) сигнал управления на вторичной обмотке ТГР; б) сигнал на входе ячейки памяти; в) сигнал на выходе ячейки памяти; г) ток вторичной обмотки ТГР.

Рисунок 3.13 – Временные диаграммы процессов переключения драйвера, содержащего узел СПП при  $dU/dt=0$  (при наличии сигнала управления)



а) сигнал управления на вторичной обмотке ТГР; б) Импульсы напряжения для имитации эффекта  $dU/dt$ ; в) сигнал на выходе узла СПП; г) ток через паразитные межобмоточные емкости ТГР.

Рисунок 3.14 – Временные диаграммы процессов в драйвере, содержащем узел СПП, при  $dU/dt=50$  кВ/мкс (при отсутствии сигнала управления)

Таким образом, работоспособность и эффективность предложенных методов подавления негативного влияния паразитной межобмоточной ёмкости ТГР и эффекта  $du/dt$  на процессы переключения драйвера и СТК подтверждена, как имитационным компьютерным моделированием, так и экспериментальным исследованием макетных образцов, результаты которых представлены в 6 главе.

Предложенные методы могут быть использованы при различных видах передачи сигнала управления через ТГР (на частоте сигнала управления, по фронтам на высокой несущей частоте), а также могут применяться в драйверах с другими типами узлов гальванической развязки.

Представленные результаты показывают, что при наличии предложенной схемы СПП драйвер сохраняет работоспособность при  $du/dt=60$  кВ/мкс, что соответствует параметрам драйверов, выпускаемых зарубежными фирмами.

Аналогичные результаты были получены и в результате экспериментальных исследований макетных образцов драйверов с различными способами передачи сигнала управления через ТГР, которые приведены в главе 6.

Следует отметить, что в ряде случаев (для драйверов с другими способами передачи сигнала управления через ТГР), для парирования перенапряжения, вызванного негативным влиянием паразитных параметров ТГР, рекомендуется включать в схему драйвера ограничительные импульсные стабилитроны вместо диодов D2, D4 (рисунок 3.12).

Другие возможные схемотехнические варианты узлов СПП, исключающих негативное влияние  $du/dt$  на процессы переключения драйвера представлены на рисунке 3.15.

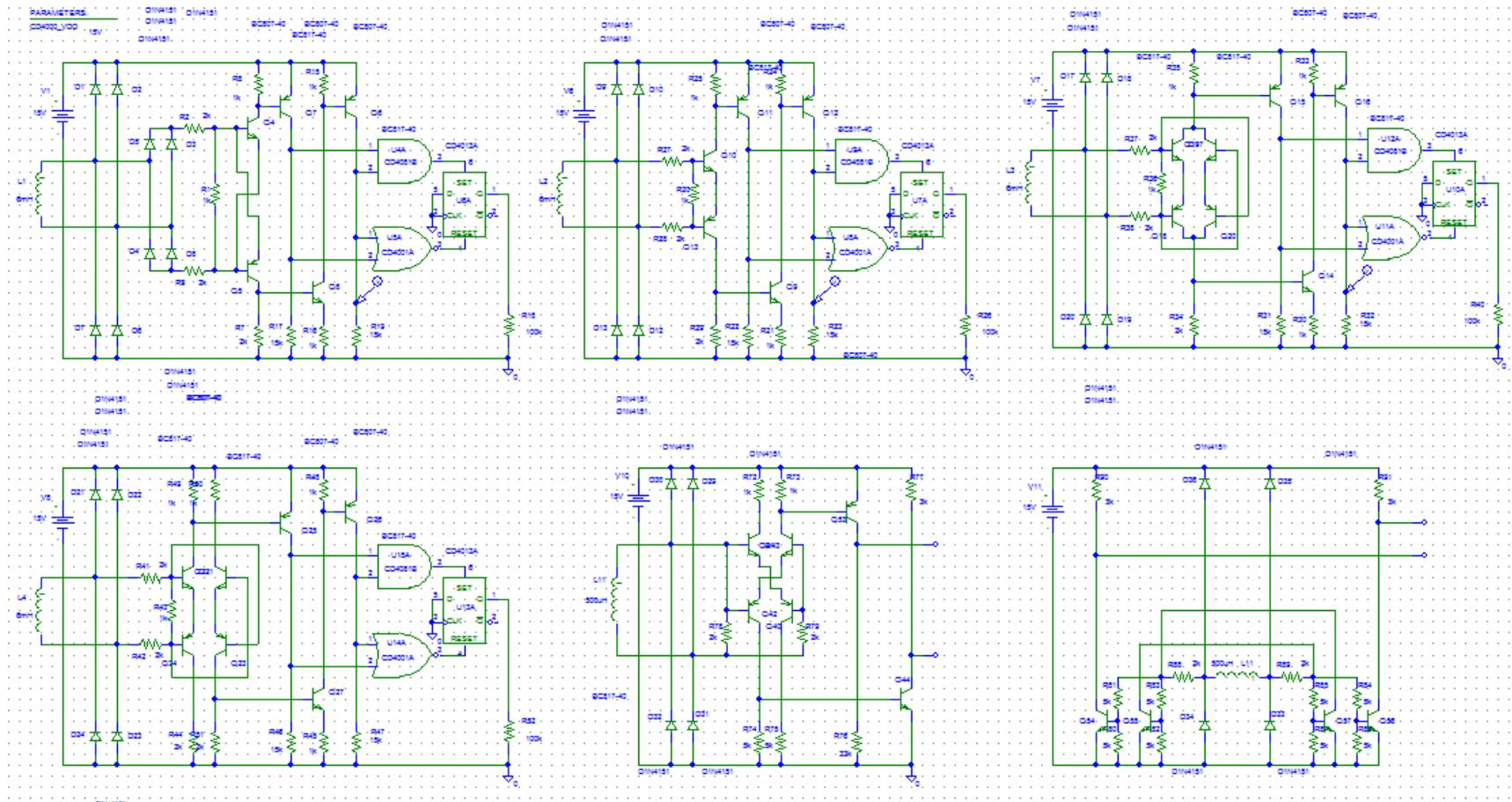


Рисунок 3.15 – Варианты схем подавления негативного влияния  $dU/dt$  для различных способов передачи сигнала управления через ТГР:

- а, в – передача сигнала управления на основной частоте ( $K_z$  от 0 до 1);
- б - передача сигнала управления на основной частоте ( $K_z$  от 0 до 0.5);
- в, а - передача сигнала управления на высокой несущей частоте ( $K_z$  от 0 до 1);
- г, д, е - передача сигнала управления по фронтам ( $K_z$  от 0 до 1).

Работоспособность и эффективность предложенных схемотехнических решений была проверена с помощью ИКМ в системе OrCAD Pspice, а также экспериментально при исследовании процессов переключения в драйверах с различными способами передачи сигнала управления будет описана ниже.

### ВЫВОДЫ ПО ГЛАВЕ 3

1. Установлено, что наличие паразитных параметров ТГР может приводить к ложным переключениям СТК как при его отпирании, так и при его запирании;
2. Исследованы процессы переключения драйвера для различных типов СТК с разными способами подключения первичной стороны драйвера при работе СТК как на резистивную нагрузку, так и на активно-индуктивную с блокирующим диодом;
3. С помощью ИКМ в системе OrCAD 9.2 PSpice выявлено, что негативное влияние на процессы переключения драйвера и СТК оказывают и индуктивности рассеивания обмоток ТГР, и межобмоточная емкость;
4. Установлено, что при управлении различными видами СТК паразитные параметры ТГР оказывают различное влияние на процессы переключения при прочих равных условиях;
5. Показано, что паразитные параметры ТГР оказывают негативное влияние как при переключении самого СТК, так и при переключении смежного с ним в составе полумостовой схемы;
6. Выявлено, что наименьшее негативное влияние паразитные параметры ТГР оказывают при управлении одиночным нижним СТК, а наибольшее – при управлении верхним СТК в составе стойки;
7. Установлено, что драйвер, способный управлять верхним СТК в стойке также может управлять и другими типами СТК, и в этом смысле является наиболее универсальным.;

8. Получены аналитические соотношения для оценки паразитных параметров ТГР с тороидальным сердечником и однослойными бифилярными обмотками;
9. Получены аналитические соотношения для выбора величины сопротивления демпфирующего резистора, исключающего паразитные колебания напряжения на затворе СТК;
10. По результатам проведенных исследований сделан вывод о принципиальной необходимости учета неизбежных паразитных параметров ТГР для проектирования драйверов, способных управлять различными типами СТК;
11. Установлено, что паразитные параметры ТГР из-за эффекта  $du/dt$  могут приводить к возникновению сквозных токов второго рода в мостовых и полумостовых схемах и как следствие к выходу СТК из строя;
12. Предложены схемотехнические решения функциональных узлов СПП исключающих негативное влияние паразитных параметров ТГР эффекта  $du/dt$ ;
13. С помощью ИКМ подтверждена работоспособность предложенных схемотехнических решений узлов СПП.

## ГЛАВА 4 ДРАЙВЕРЫ С РАЗЛИЧНЫМИ СПОСОБАМИ ПЕРЕДАЧИ ИНФОРМАЦИОННОГО СИГНАЛА ЧЕРЕЗ ТГР

Эта глава посвящена разработке принципиальных электрических схем драйверов с различными способами передачи сигнала управления через ТГР и проверки их работоспособности с помощью ИКМ в системе OrCAD 9.2 PSpice. При этом принимается во внимание влияние паразитных параметров ТГР и эффекта  $du/dt$  на процессы переключения драйвера и СТК. Проверка работоспособности драйверов проводилась, как при управлении одиночными нижними/верхними СТК, так и верхними/нижними СТК в составе полумостовых схем. При этом в качестве нагрузки рассматривалась резистивная нагрузка, либо RL-нагрузка с блокирующим диодом.

В качестве примера представлены результаты моделирования процессов переключения драйверов при управлении одиночным верхним СТК. При этом влияние  $du/dt$  при работе в стойке моделируется с помощью дополнительного силового источника  $v$ -pulse с регулируемыми фронтами переключения. Все результаты моделирования по исследованию работы драйверов в других режимах аналогичны ниже представленным.

### 4.1 Драйвер с общим информационным и энергетическим каналом передачи сигнала управления

На рисунке 4.1 представлена функциональная схема драйвера с общим информационным и энергетическим каналом связи через ТГР между его первичной и вторичной сторонами.

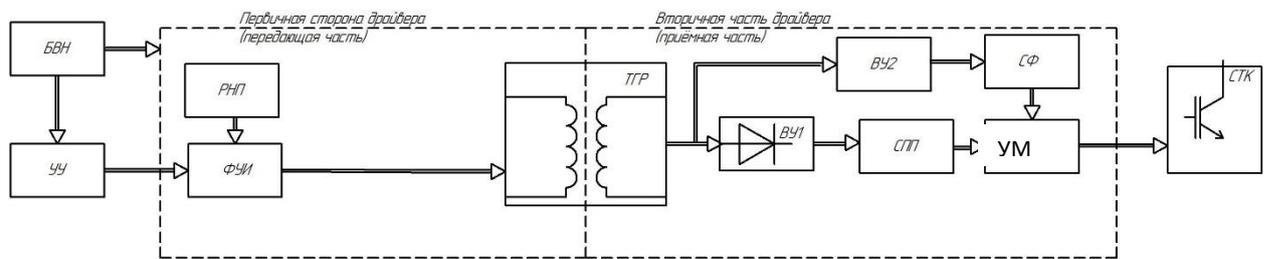


Рисунок 4.1– Функциональная схема драйвера с общим информационным и энергетическим каналом связи

Данная схема содержит следующие функциональные узлы:

БВН – блок вспомогательных напряжений, питающий функциональные узлы первичной стороны драйвера;

УУ – устройство управление, выдающее однополярные управляющие импульсы на переключение СТК;

РНП – реле напряжения питания разрешает работать драйверу, если выходное напряжение БВН находится в допустимых пределах;

ФУИ – формирователь управляющих двухполярных импульсов, подаваемых на первичную обмотку ТГР;

УМ – усилитель мощности, управляющий затвором СТК;

ТГР – трансформатор гальванической развязки между первичной и вторичной сторонами драйвера;

ВУ1, ВУ2 – выпрямительные устройства, преобразуют двухполярное переменное напряжение в однополярное;

СФ –сглаживающий фильтр;

СПП – схема подавления помех обусловленных влиянием паразитных параметров ТГР и эффекта  $du/dt$  на процессы переключения драйвера и СТК;

СТК – силовой транзисторный ключ.

Принцип работы представленной функциональной схемы следующий. БВН обеспечивает питанием первичную сторону драйвера, при этом РНП следит за уровнем напряжения питания БВН и при его снижении ниже допустимого уровня запрещает работу ФУИ. В противном случае может возникнуть аварийная ситуация, из-за выхода СТК в активный режим при недостаточном уровне напряжения на его затворе. УУ подает управляющие импульсы на ФУИ, который формирует на первичной обмотке ТГР переменное напряжение. Напряжение со вторичной обмотки ТГР поступает на вторичную сторону драйвера, и с помощью ВУ1 преобразуется в однополярное напряжение. СПП предотвращает ложные переключения драйвера, обусловленные наличием паразитных параметров ТГР и эффекта  $du/dt$ . УМ формирует импульсный сигнал требуемой мощности на затворе СТК. Функциональные узлы вторичной стороны драйвера для своей работы получают электроэнергию со вторичной обмотки ТГР через отдельный выпрямитель ВУ2 и сглаживающий фильтр СФ.

Временные диаграммы, поясняющие работу функциональной схемы представлены на рисунке 4.2.



- а) сигнал устройства управления; б) напряжение на первичной обмотке ТТР;
- в) напряжение на выходе сглаживающего фильтра;
- г) напряжение на затворе СТК

Рисунок 4.2 – Временные диаграммы процессов в драйвере с общим информационным и энергетическим каналом связи

В соответствии с функциональной схемой драйвера, представленной на рисунке 4.1, была разработана его принципиальная электрическая схема, модель которой показанная на рисунке 4.3.

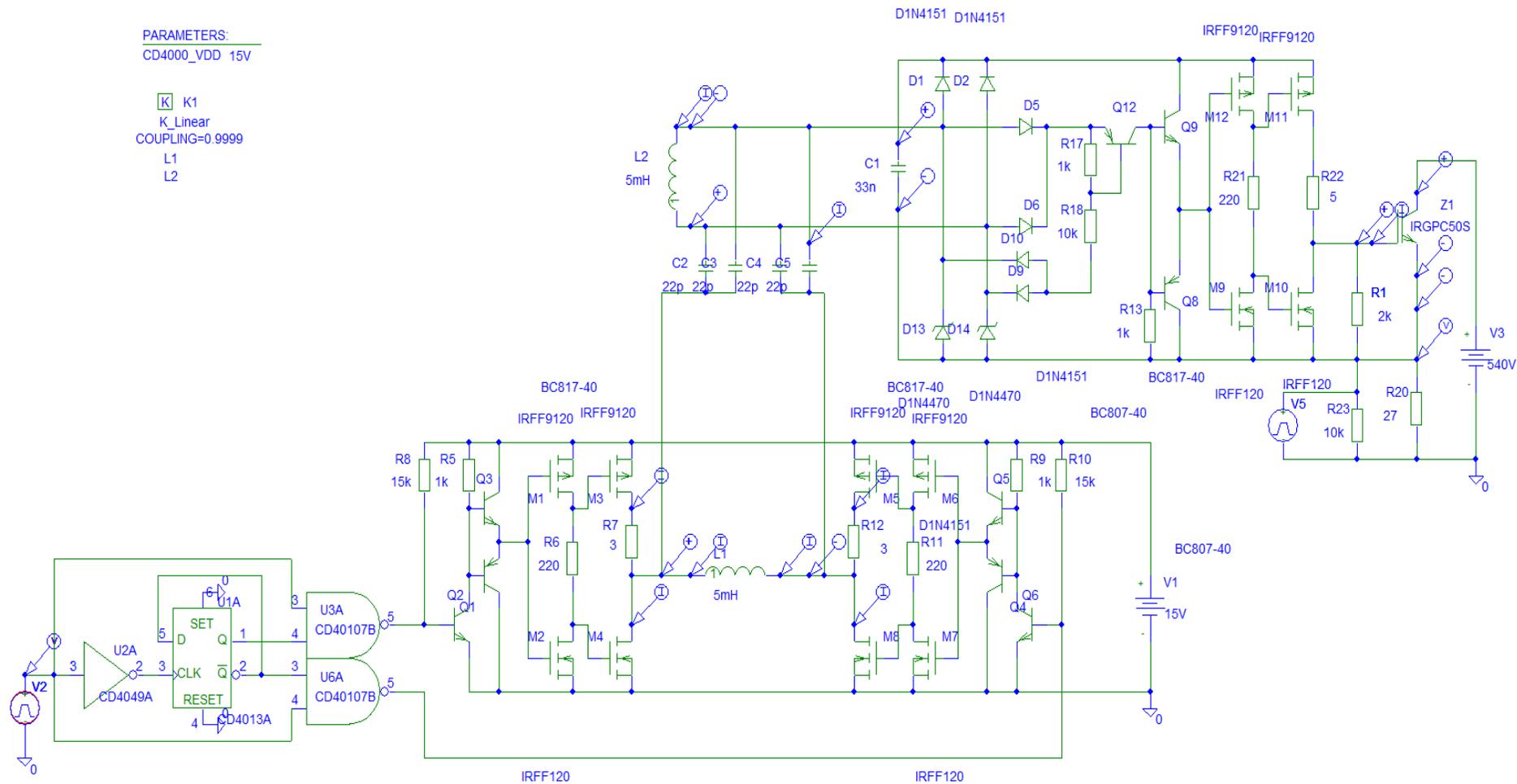
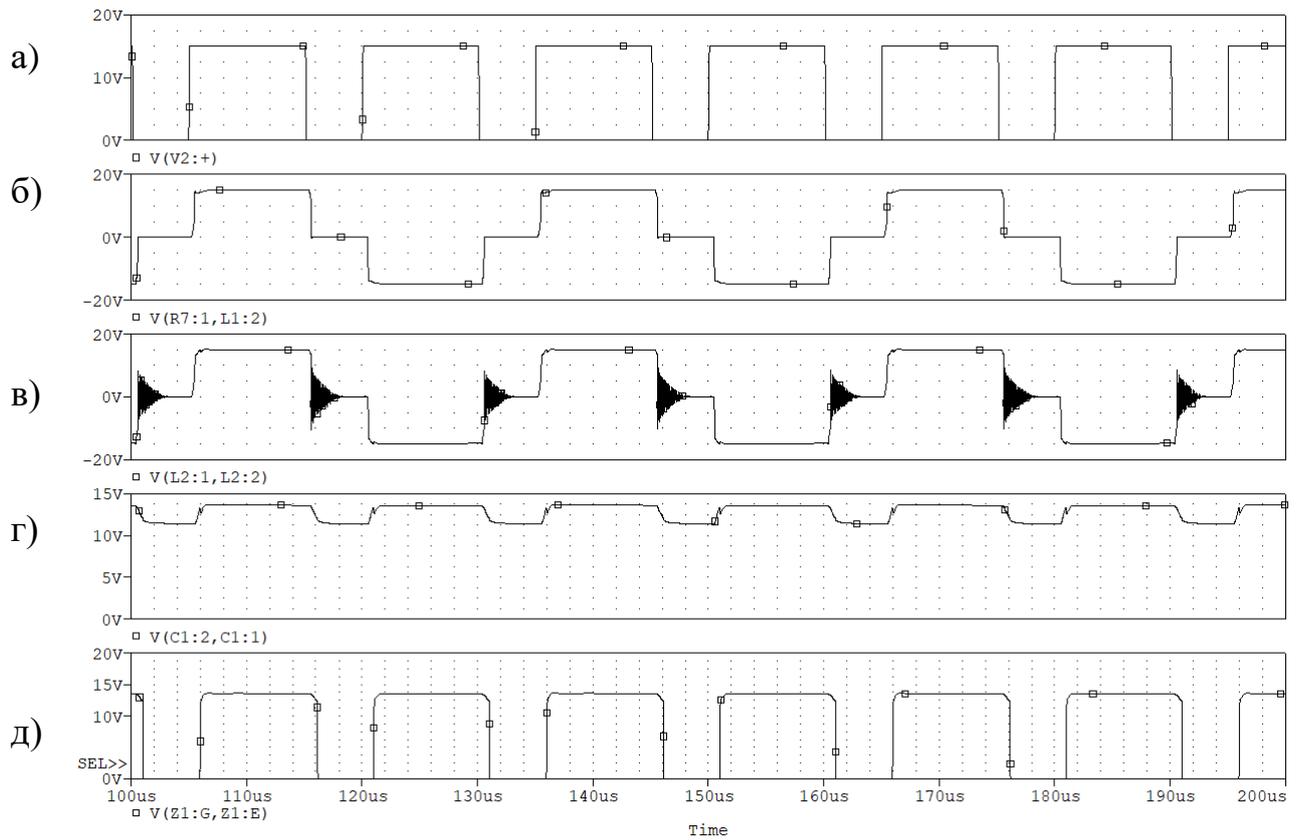


Рисунок 4.3 – Принципиальная электрическая схема драйвера с общим информационным и энергетическим каналом

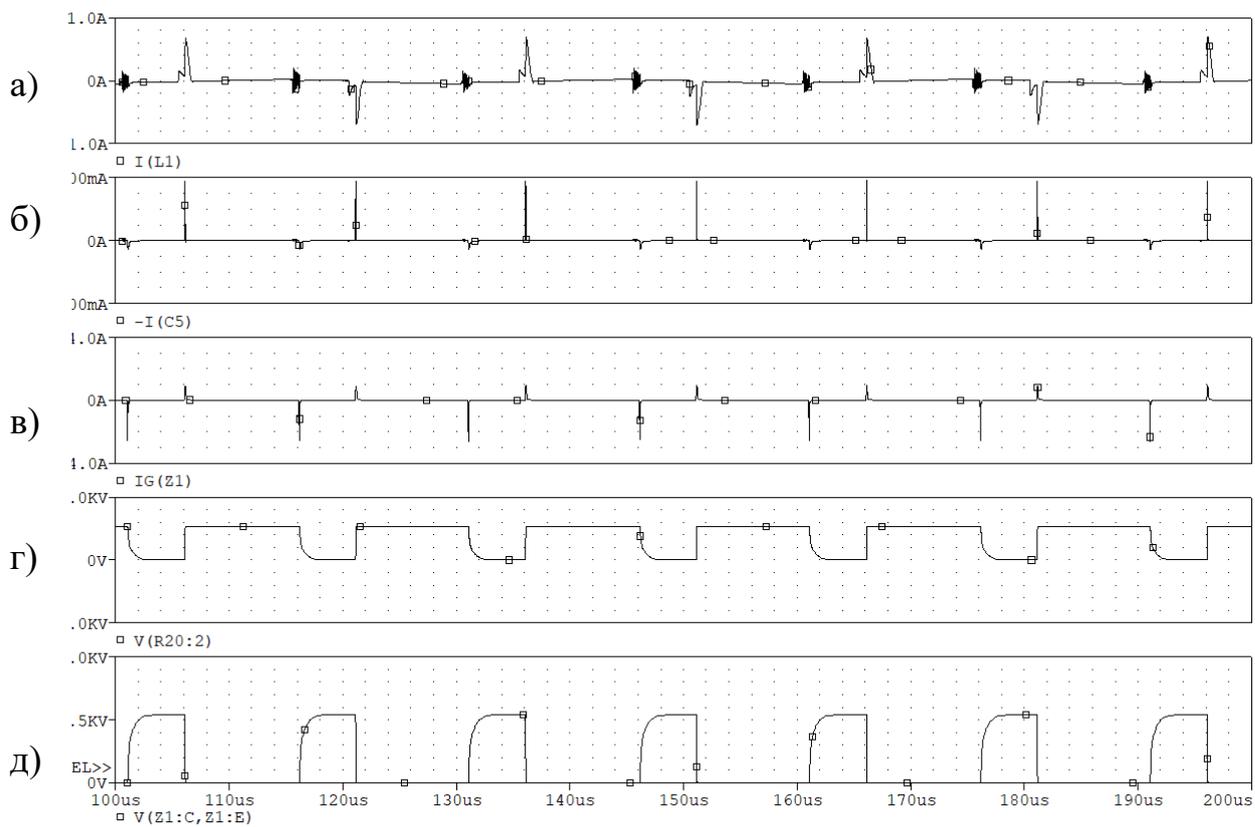
Имитацию сигналов управления выполняет импульсный источник напряжения V2. ФУИ выполнен на цифровых логических микросхемах U2A, U1A, U3A, U6A, на комплементарных биполярных транзисторах Q3, Q2, Q5, Q8, на комплементарных МДП-транзисторах M1-M8. БВН, питающий первичную сторону драйвера, моделируется с помощью источника постоянного напряжения V1. ТГР выполнен на сердечнике K1 с обмотками L1, L2. Паразитные межобмоточные емкости ТГР моделируются конденсаторами C1, C2, C3, C4. Индуктивность рассеяния обмоток ТГР задана не единичным коэффициентом связи между обмотками  $COUPLING = 0,999$ . ВУ1 выполнен на диодах D5, D6, D7, D10. ВУ2 выполнен на диодах D1, D2 и стабилитронах D13, D14. СФ выполнен на конденсаторе C1. СПП моделируется с помощью биполярного p-n-p транзистора Q12 и резисторах R17, R18, при этом резистор R18 помимо функции задания тока базы транзистору Q12, выполняет функцию демпфирующего резистора для исключения паразитных колебаний из-за наличия индуктивности рассеяния обмоток ТГР. УМ выполнен на комплементарных биполярных транзисторах Q8, Q8, и МДП-транзисторах M9-M12. Для имитации  $du/dt$  от воздействия смежного транзистора в стойке предназначен высоковольтный импульсный источник V5.

На рисунках 4.4, 4.5, 4.6 представлены результаты проверки работоспособности и эффективности схемотехнического решения драйвера с общим информационным и энергетическим каналом.



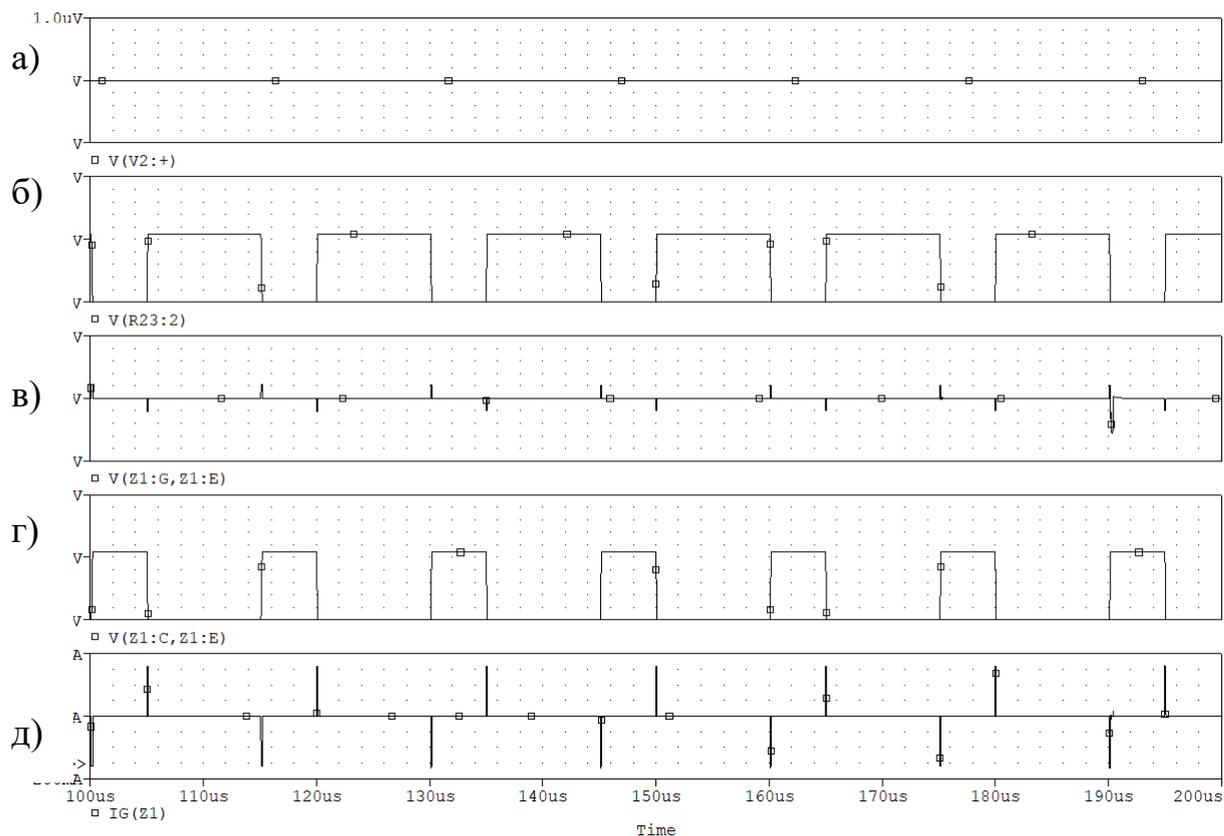
а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР;  
 в) напряжение на вторичной обмотке ТГР; г) напряжение на выходе  
 сглаживающего фильтра; д) напряжение на затворе СТК.

Рисунок 4.4 – Временные диаграммы работы схемы драйвера с общим информационным и энергетическим каналом на частоте сигнала управления



- а) ток первичной обмотки ТГР; б) ток через паразитную ёмкость ТГР;  
 в) ток затвора СТК; г) напряжение на резистивной нагрузке;  
 д) напряжение на силовых электродах СТК.

Рисунок 4.5 – Временные диаграммы работы схемы драйвера с общим информационным и энергетическим каналом на частоте сигнала управления



- а) сигнал устройства управления; б) напряжение на  $V_{pulse}$ , имитирующего переключение смежного СТК в стойке; в) напряжение на затворе СТК (существенно меньше, чем пороговое); г) напряжение на силовых электродах СТК; д) ток затвора СТК

Рисунок 4.6 – Временные диаграммы процессов, показывающие работу драйвера при эффекте  $du/dt$

Результаты моделирования подтверждают, что силовой транзисторный ключ переключается по сигналам управления без ложных переключений.

Следует отметить, что исключение ложного запирания СТК при его включении (из-за паразитных межобмоточных ёмкостей и эффекта  $du/dt$ ) обеспечивается тем, что ток вторичной обмотки ТГР существенно больше, чем ток через его паразитные межобмоточные ёмкости ТГР. СТК ложно не включается при его запирании из-за того, что Q12 не реагирует на паразитную синфазную помеху, а реагирует только на полезный дифференциальный сигнал, поступающий со вторичной обмотки ТГР.

Стабилитроны VD13, VD14 защищают вторичную сторону драйвера от недопустимых импульсных перенапряжений при запирании СТК и разряде

паразитных межобмоточных ёмкостей ТГР, при этом заряд, накопленный на паразитных межобмоточных емкостях ТГР, передается на емкость СФ через диоды D1, D2, обеспечивая его подзарядку.

На рисунках 4.4, 4.5 представлены результаты исследования драйвера с помощью ИКМ при управлении одиночным верхним СТК, которые подтверждают работоспособность предложенного схемотехнического решения.

На рисунке 4.6 представлены результаты проверки с помощью ИКМ устойчивости драйвера к воздействию эффекта  $du/dt$  при работе в составе полумостовой схемы.

Из этих результатов видно, что при  $du/dt = 50$  кВ/мкс напряжение на затворе не превышает 50 мВ, что существенно меньше, чем его минимальное пороговое напряжение, равное 2 В. Следовательно, драйвер обеспечивает надежное удержание СТК в запертом состоянии при воздействии на него  $du/dt$ , а так же исключает ложные переключения СТК при его коммутации.

Достоинствами рассмотренного драйвера являются:

- относительная простота схемы и, как следствие, небольшая себестоимость;
- отсутствие внешнего БВН для подпитки вторичной стороны драйвера;
- большое напряжение изоляции.

К недостаткам данной схемы драйвера относится:

- невозможность работы драйвера при коэффициенте заполнения равным 1;
- при передаче низкочастотного сигнала управления необходим трансформатор больших размеров, из-за чего растут массогабаритные и паразитные параметры;
- не обеспечивается надежной активной шунтировки затвора СТК при низком напряжении управляющего сигнала на емкости СФ, а следовательно, и при коэффициенте заполнения близких к нулю.

Основная область применения такого драйвера – одноктактные и двухтактные преобразовательные каскады ИВЭП различного типа, у которых коэффициент заполнения не подходит слишком близко к краям диапазона регулирования.

#### 4.2 Драйвер с передачей информационного сигнала управления через ТГР по фронтам

На рисунке 4.7 представлена функциональная схема драйвера с передачей сигнала управления по фронтам

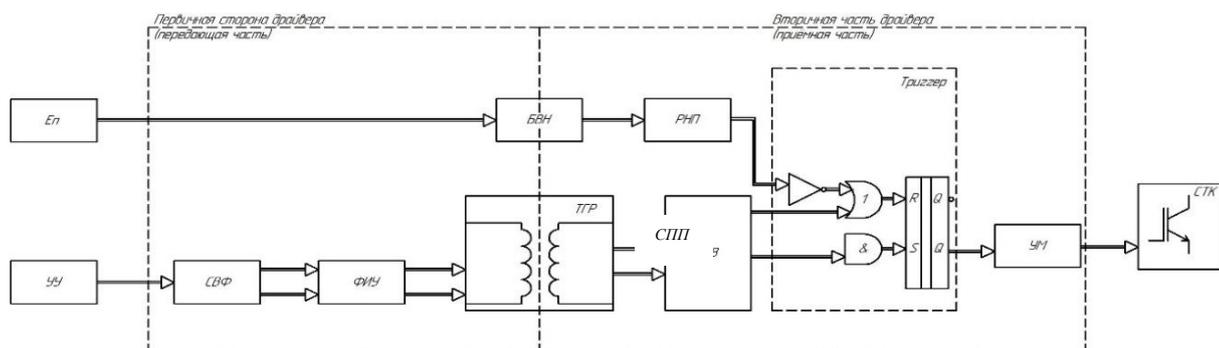


Рисунок 4.7 – Функциональная схема драйвера с передачей сигнала управления по фронтам

Данная схема содержит следующие функциональные узлы:

Еп – источник постоянного напряжения, питающий первичную сторону драйвера и БВН;

БВН – блок вспомогательных напряжений вторичной стороны драйвера;

УУ – устройство управление, выдающее однополярные управляющие импульсы для переключения СТК;

РНП – реле напряжения питания, которое разрешает переключаться СТК, если выходное напряжение БВН находится в допустимых пределах и обеспечивает установку триггера СПП в нужное начальное состояние;

СВФ – схема выделения переднего и заднего фронтов из сигнала управления;

ФУИ – формирователь управляющих импульсов, подаваемых на первичную обмотку ТГР;

УМ – усилитель мощности, управляющий затвором СТК;

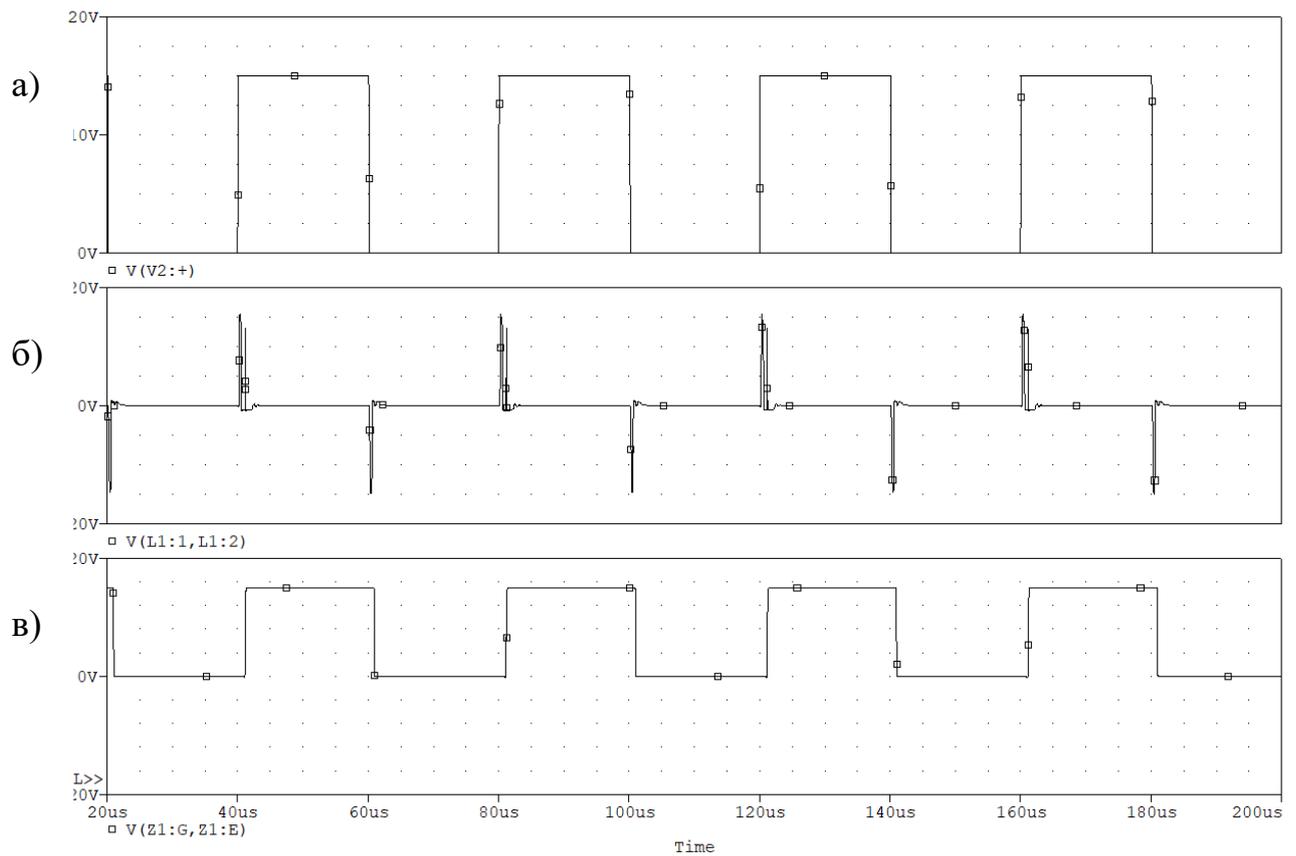
ТГР – трансформатор гальванической развязки между первичной и вторичной сторонами драйвера;

СПП – схема подавления помех, вызванных влиянием паразитных параметров и эффекта  $du/dt$  на процессы переключения драйвера и СТК;

СТК – силовой транзисторный ключ.

Принцип работы представленной функциональной схемы следующий. УУ подает сигнал на СВФ, далее сигнал поступает в ФУИ, а затем на первичную обмотку ТГР. БВН обеспечивает электропитание вторичной стороны драйвера. СПП предотвращает ложные переключения драйвера, обусловленные наличием паразитных параметров ТГР и  $du/dt$ .

Временные диаграммы, поясняющие работу функциональной схемы представлены на рисунке 4.8.



а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР;  
в) напряжение на затворе транзистора.

Рисунок 4.8 – Временные диаграммы процессов в драйвере с передачей сигнала управления по фронтам

В соответствии с функциональной схемой драйвера, представленной на рисунке 4.7, была разработана принципиальная электрическая схема драйвера, показанная на рисунке 4.9.

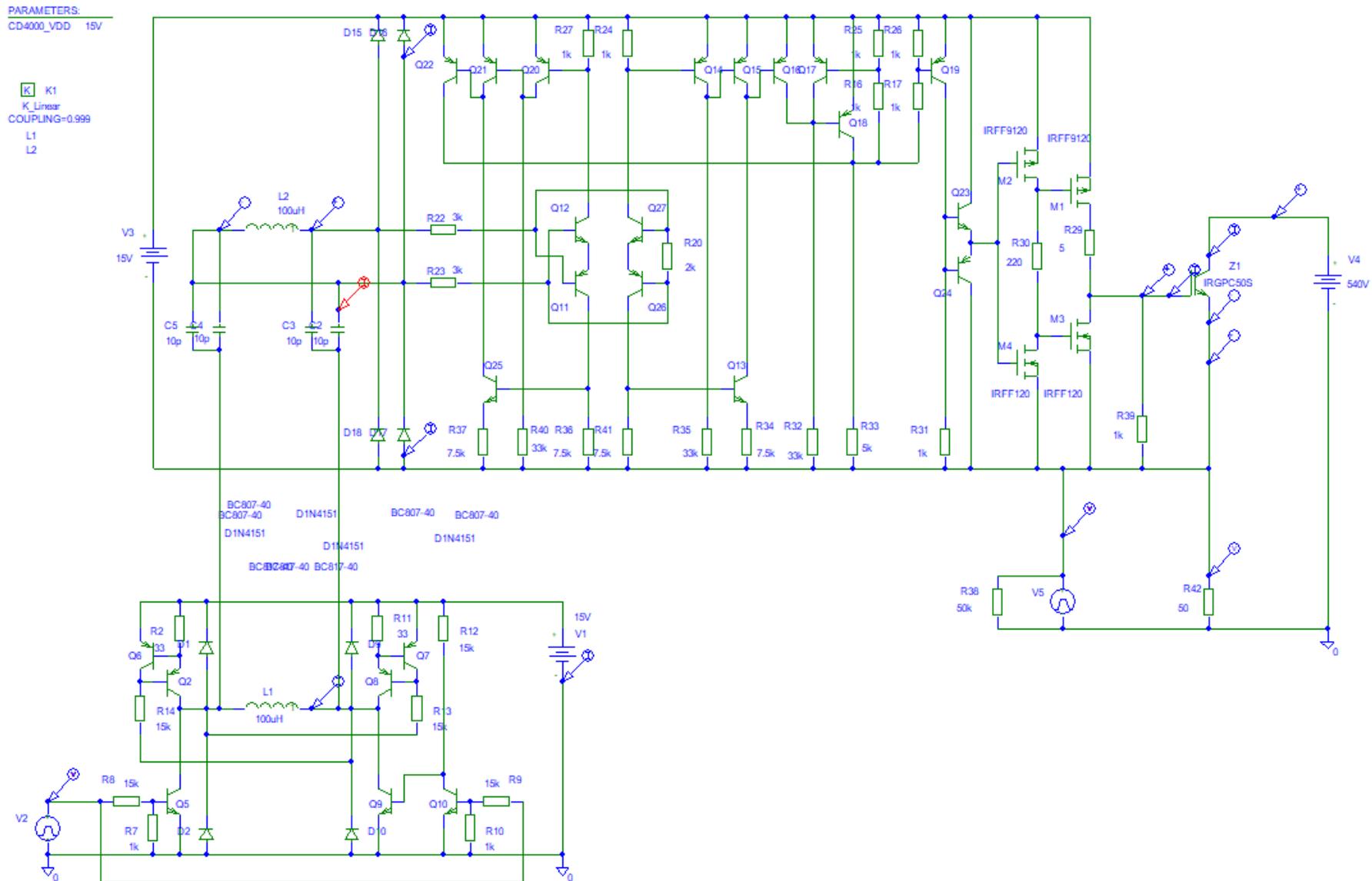
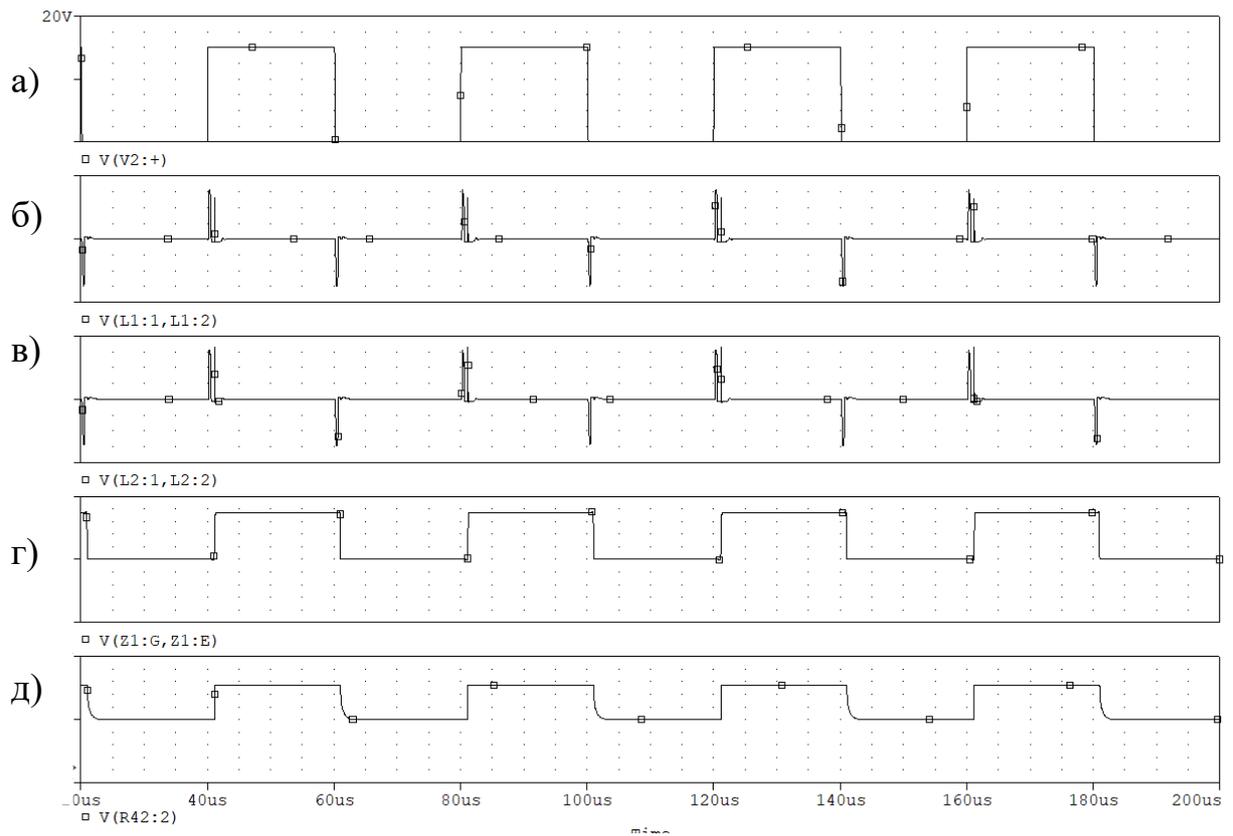


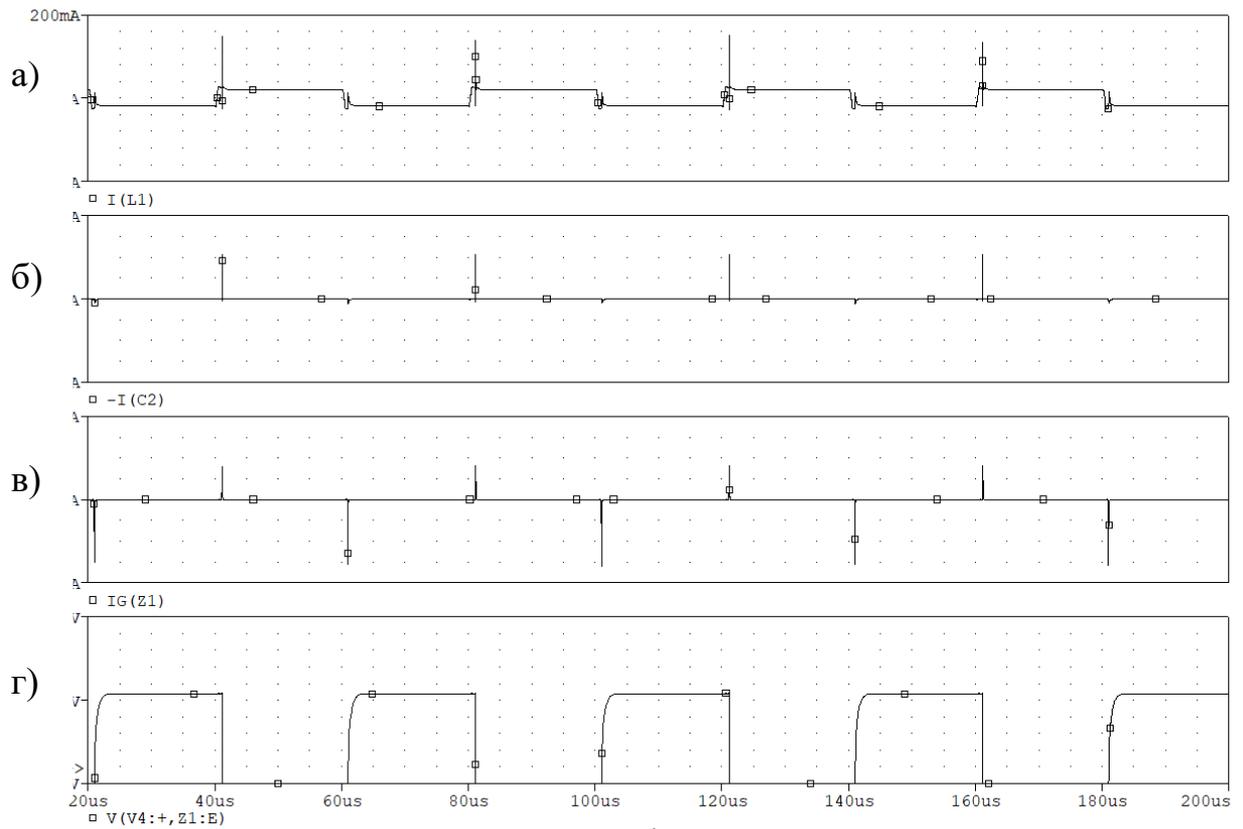
Рисунок 4.9 – Модель функциональной схемы драйвера с передачей сигнала управления по фронтам.

Имитацию сигналов управления выполняет импульсный источник напряжения V2. СВФ и ФУИ выполнены на комплементарных биполярных транзисторах Q2, Q5, Q6, Q9 и защитных диодах D1, D2, D3, D4. Питание первичной стороны драйвера, осуществляется с помощью источника постоянного напряжения V1. БВН, обеспечивающий электропитанием вторичную сторону драйвера моделируется источником постоянного напряжения V3. ТГР выполнен на сердечнике K1 с обмотками L1, L2. Паразитные межобмоточные емкости ТГР моделируются конденсаторами C2, C3, C4, C5 . Индуктивность рассеяния обмоток ТГР задана неединичным коэффициентом связи между обмотками COUPLING = 0.999. Для упрощения моделирование РНП условно не показан и будет отдельно рассмотрен в главе 6. СПП выполнен на комплементарных биполярных транзисторах Q11-Q17, Q20-Q22 и представляет собой асинхронный RS-триггер с блоком логики на входе, принцип работы такой схемы был рассмотрен в главе 3. УМ выполнен на комплементарных биполярных транзисторах Q19, Q23, Q24, и МДП-транзисторах M1-M4. Для имитации du/dt от воздействия смежного транзистора в стойке предназначен высоковольтный импульсный источник V5, с длительностью передних и задних фронтов 100 нс. На рисунках 4.10, 4.11, 4.12 представлены результаты проверки работоспособности и эффективности схемотехнического решения драйвера с передачей сигнала управления по фронтам.



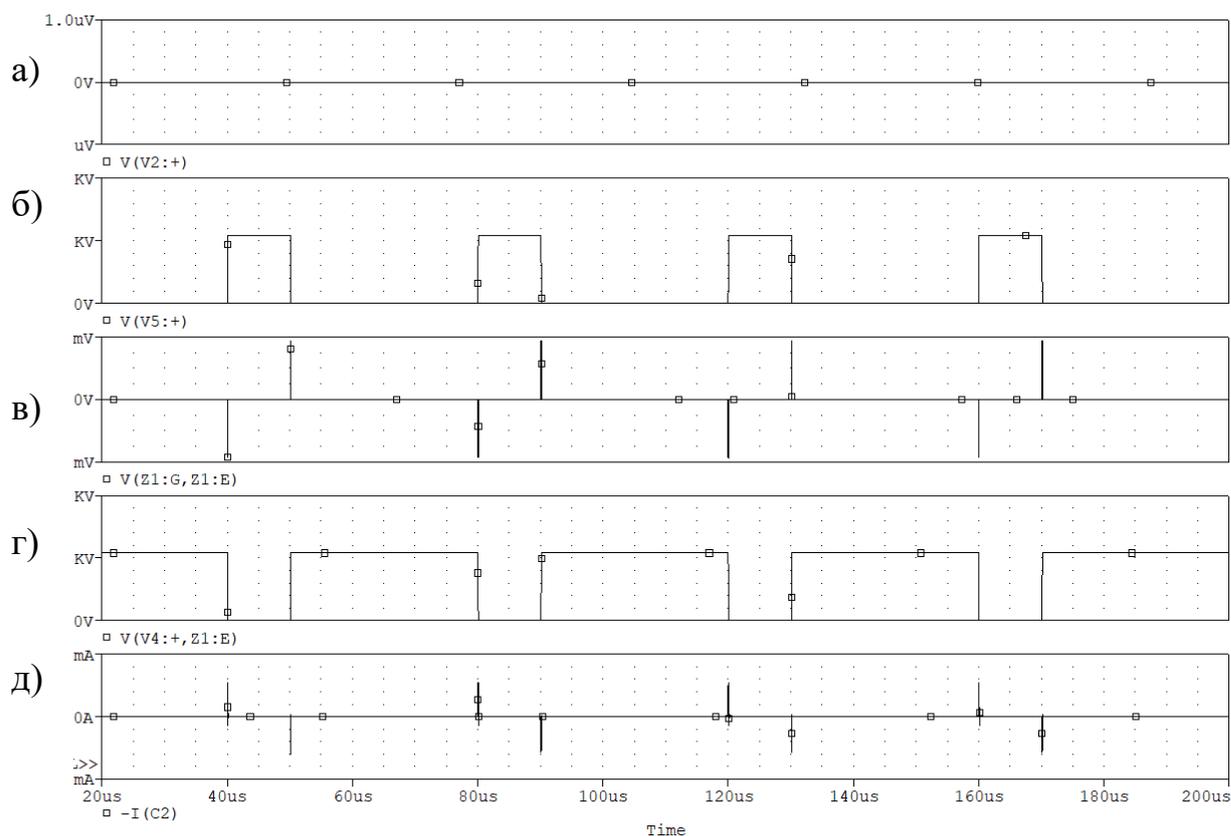
- а) сигнал устройства управления; б) напряжение на первичной обмотке ТГР;  
 в) напряжение на вторичной обмотке ТГР; г) напряжение на затворе СТК;  
 д) напряжение на резистивной нагрузке.

Рисунок 4.10 – Временные диаграммы работы схемы драйвера с передачей сигнала управления по фронтам



а) ток первичной обмотки ТГР; б) ток через паразитную ёмкость ТГР;  
 в) ток затвора СТК; г) напряжение на силовых электродах СТК.

Рисунок 4.11 – Временные диаграммы работы схемы драйвера с передачей сигнала управления по фронтам



- а) сигнал устройства управления; б) напряжение на  $V_{pulse}$ , имитирующего переключение смежного СТК в стойке; в) напряжение на затворе СТК (существенно меньше, чем пороговое); г) напряжение на силовых электродах СТК; бд) ток через паразитную емкость ТГР

Рисунок 4.12 – Временные диаграммы процессов, показывающие устойчивость драйвера к воздействию эффекта  $du/dt$

Результаты моделирования подтверждают, что силовой транзисторный ключ переключается по сигналам управления, без ложных переключений.

Особенностью данного типа драйвера является то, что сформированные по фронтам сигнала управления импульсы, передаваемые через ТГР, должны иметь длительность несколько большую, чем время задержки вторичной стороны драйвера и СТК на переключения.

Достоинствами рассмотренного драйвера являются:

- возможность работы при коэффициенте заполнения от 0 до 1 включительно;
- малые габариты и масса ТГР не зависимо от частоты сигнала управления.

К недостаткам можно отнести:

- необходимость применение БВН для электропитания вторичной стороны драйвера;
- невысокая устойчивость к внешним мощным импульсным электромагнитным помехам из-за наличия триггера в составе СПП (помехи могут приводить к сбою состояния триггера, которое он сможет восстановить только после очередного управляющего сигнала).

Основная область применения таких драйверов:

- инверторы;
- конвертеры;
- преобразователи частоты;
- регуляторы электродвигателей и генераторов.

То есть в таких электроэнергетических устройствах, в которых коэффициент заполнения меняется от 0 до 1, а частота преобразования может быть как низкой, так и высокой.

4.3 Драйвер с одноканальной передачей сигнала управления через ТГР на высокой несущей частоте

На рисунке 4.13 представлена функциональная схема драйвера с передачей сигнала управлением на высокой несущей частоте.

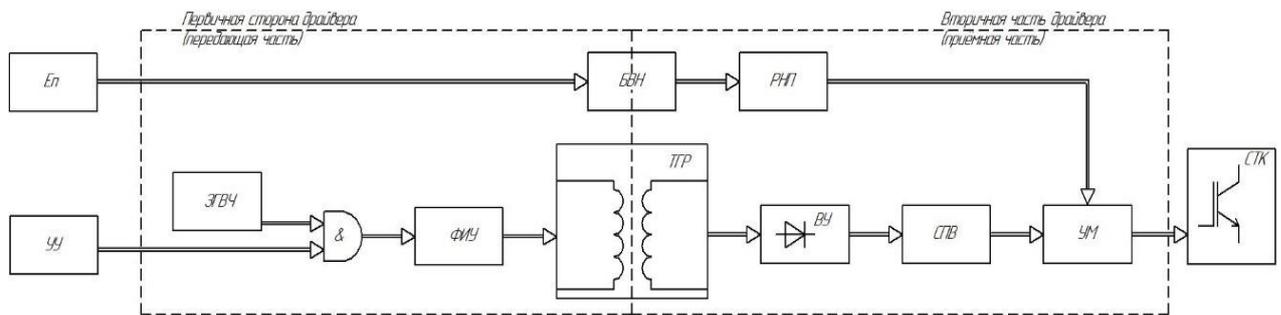


Рисунок 4.13 – Функциональная схема драйвера с передачей управления по ВЧ

Представленная схема содержит следующие функциональные узлы:

БВН – блок вспомогательных напряжений, который питает функциональные узлы вторичной стороны драйвера;

УУ – устройство управление, выдающее однополярные управляющие импульсы, задающее алгоритмы переключения СТК;

ЗГВЧ – задающий генератор высокой частоты;

РНП – реле напряжения питания разрешает переключение СТК, если выходное напряжение БВН находится в допустимых пределах и обеспечивает установку триггера СПП в нужное начальное состояние;

ФУИ – формирователь управляющих импульсов, подаваемых на первичную обмотку ТТР;

УМ – усилитель мощности, управляющий затвором СТК;

ТТР – трансформатор гальванической развязки между первичной и вторичной сторонами драйвера;

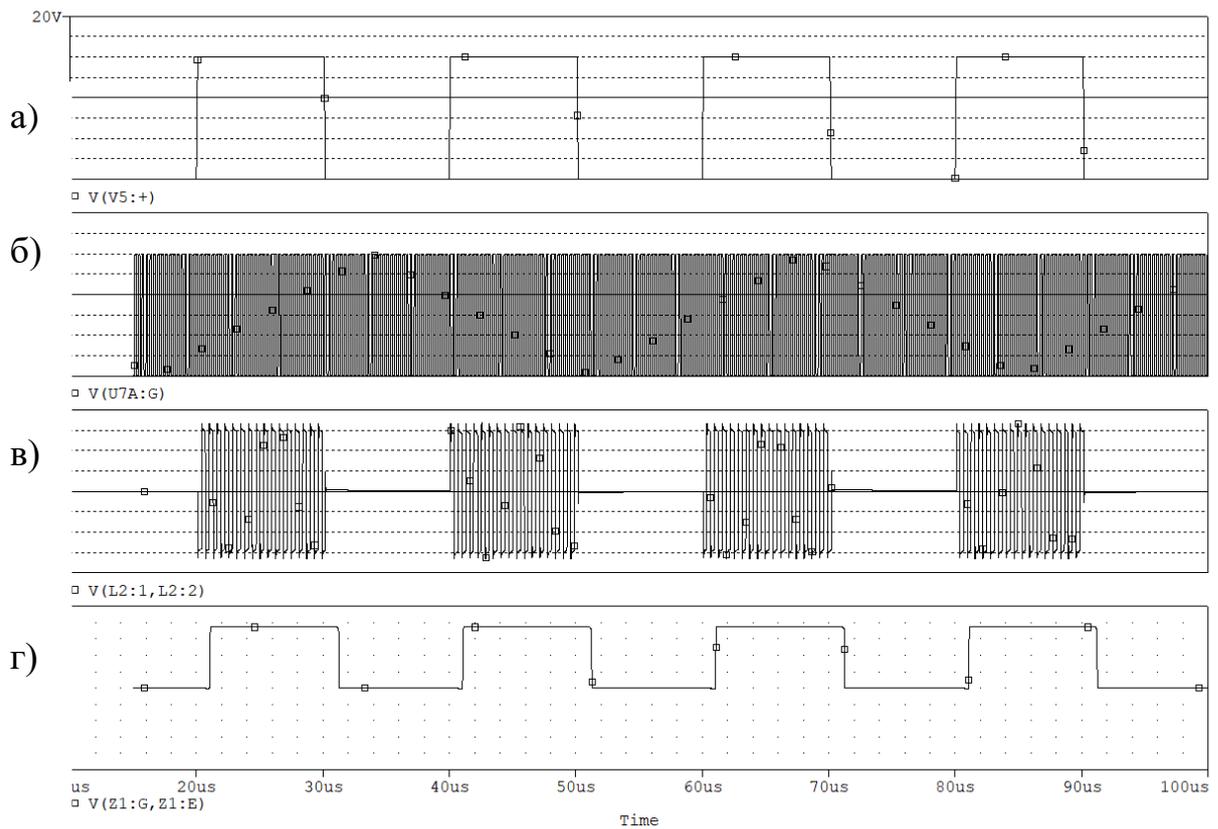
ВУ – выпрямительное устройство, преобразует двухполярное высокочастотное переменное напряжение в однополярное, управляющее вторичной стороной драйвера;

СПП – схема подавления помех, вызванных влиянием паразитных параметров и эффекта  $du/dt$  на процессы переключения драйвера и СТК;

СТК – силовой транзисторный ключ.

Принцип работы рассмотренной функциональной схемы следующий. УУ подает сигнал ФУИ, где он с помощью сигнала от ЗГВЧ, формирует высокочастотный сигнал, длительность которого равна длительности управляющего сигнала. ФУИ создает на первичной обмотке ТГР переменное высокочастотное напряжение. БВН обеспечивает питанием вторичную сторону драйвера. РНП защищает СТК от выхода в активную область, путем отключения сигналов управления при напряжении питания ниже допустимого предела. ВУ выпрямляет высокочастотное переменное напряжение, поступающее со вторичной обмотки трансформатора. Далее сигнал проходит через СПП, исключающий ложные включения и отключение СТК, обусловленные паразитными параметрами ТГР и эффектом  $du/dt$ . УМ усиливает полученный сигнал и подает его на затвор СТК.

Временные диаграммы, поясняющие работу функциональной схемы, представлены на рисунке 4.14.



- а) сигнал устройства управления; б) сигнал задающего генератора высокой частоты; в) напряжение на вторичной обмотке ТГР;  
г) напряжение на затворе транзистора.

Рисунок 4.14 – Временные диаграммы процессов в драйвере с передачей сигнала управления по ВЧ

В соответствии с функциональной схемой драйвера, представленной на рисунке 4.13, была разработана принципиальная электрическая схема драйвера, модель которой показана на рисунке 4.15.

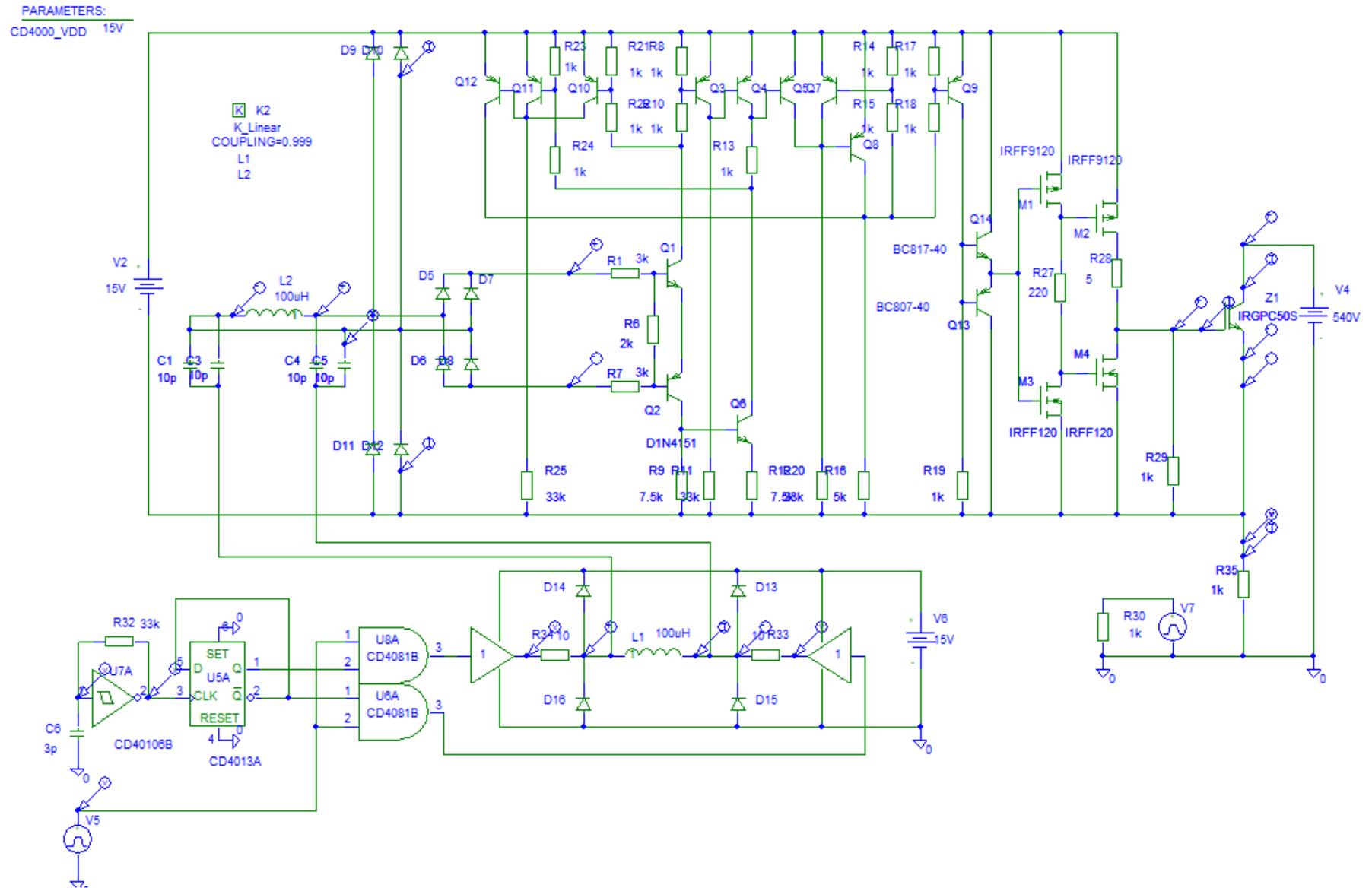
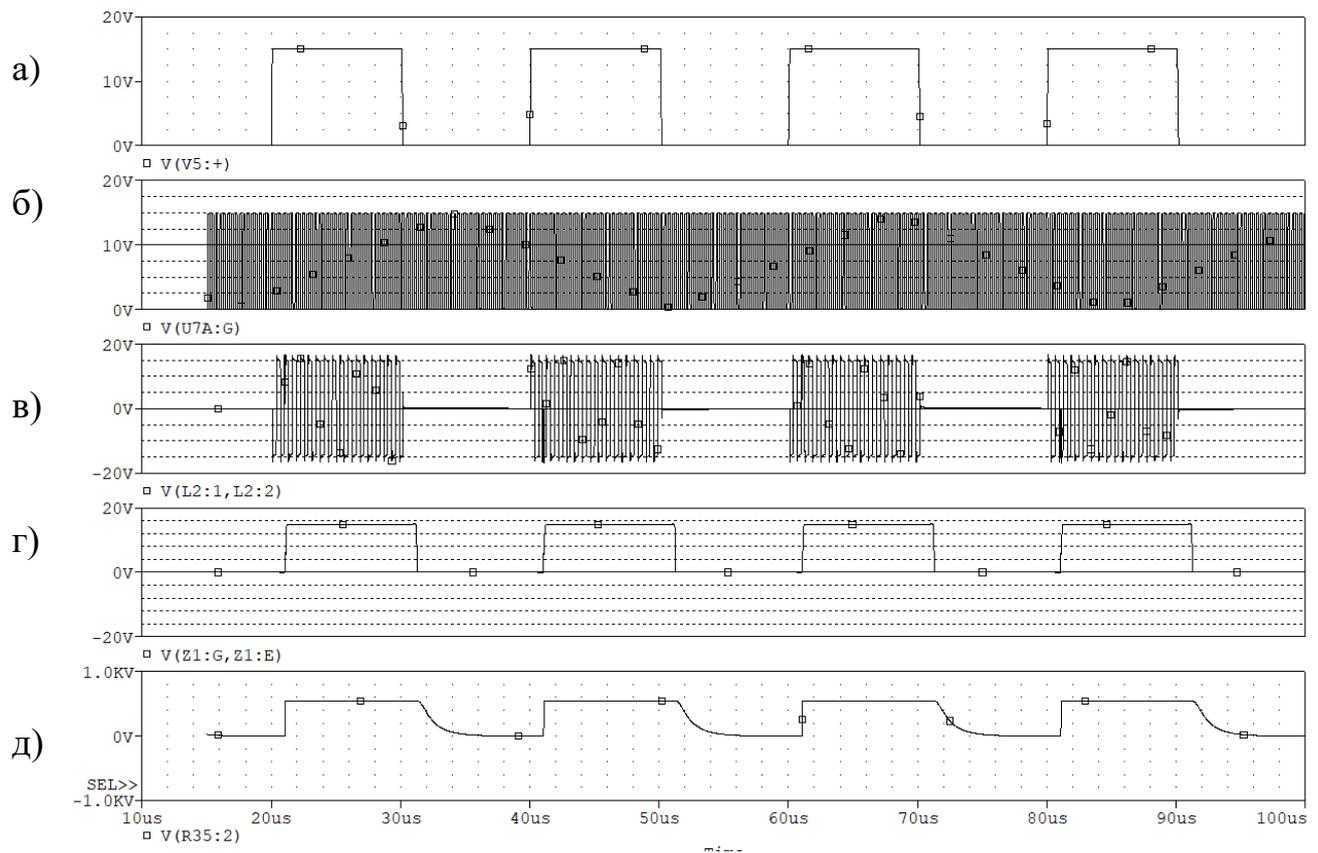


Рисунок 4.15 – Модель функциональной схемы драйвера с передачей сигнала управления по ВЧ

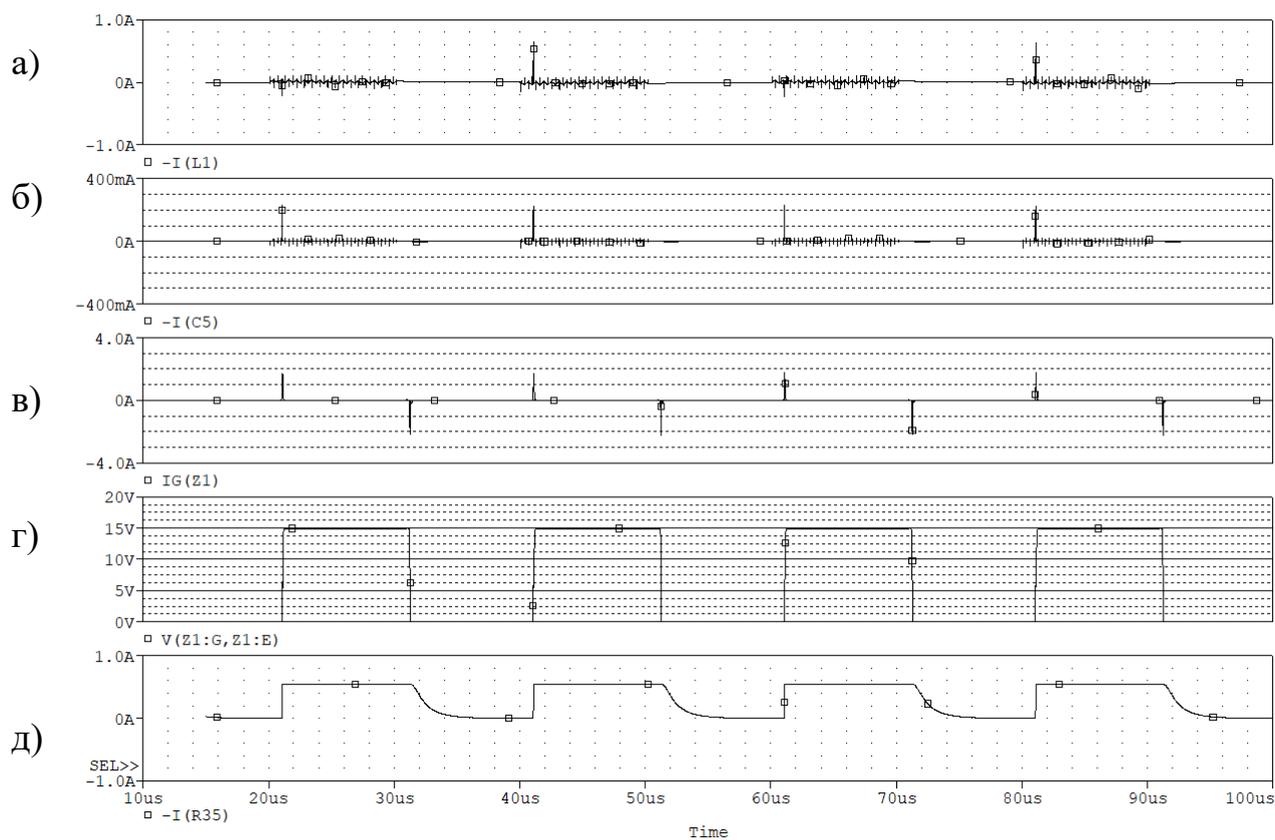
Имитацию сигналов управления выполняет импульсный источник напряжения V5. ЗГВЧ выполнен на логических элементах U7, U5A, при этом его частота определяется времязадающими элементами R22, C8. ФУИ выполнены на логических элементах U8A, U6A, двух повторителях для усиления мощности сигнала управления и защитных диодах D14-D16. Питание первичной стороны драйвера, осуществляется с помощью источника постоянного напряжения V4. БВН, обеспечивающий электропитанием вторичную сторону драйвера, моделируется источником постоянного напряжения V2. ТГР выполнен на сердечнике K1 с обмотками L1, L2. Паразитные межобмоточные емкости ТГР моделируются конденсаторами C2, C3, C4, C5 . Индуктивность рассеяния обмоток ТГР задана неединичным коэффициентом связи между обмотками  $COUPLING = 0.999$ . Для упрощения моделирования РНП условно не показано и будет отдельно рассмотрено в главе 5. ВУ выполнено по мостовой схеме на высокочастотных импульсных диодах D5-D8 и защитных диодах D9-D12. СПП выполнен на комплементарных биполярных транзисторах Q1-Q8, Q10-Q12 и представляет собой асинхронный RS-триггер с блоком логики на входе. Принцип работы такой схемы был рассмотрен в главе 3. УМ выполнен на комплементарных биполярных транзисторах Q3, Q13, Q14, и МДП-транзисторах M1-M4. Для имитации  $du/dt$  от воздействия смежного транзистора в стойке предназначен высоковольтный импульсный источник V7 с длительностью передних и задних фронтов 100 нс.

На рисунках 4.16, 4.17, 4.18 представлены результаты моделирования, подтверждающие работоспособность и эффективность предложенного схемотехнического решения драйвера с передачей сигнала управления по ВЧ.



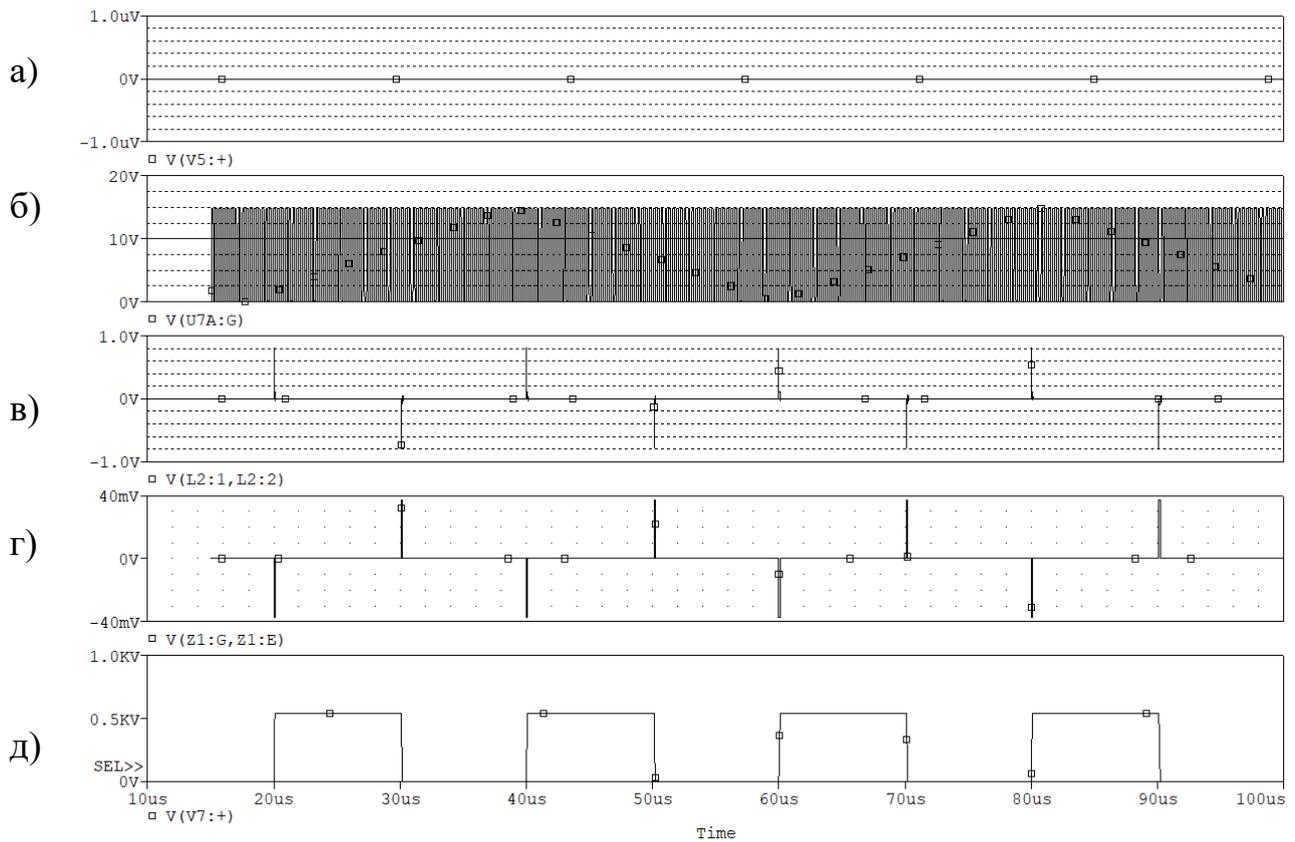
а) сигнал устройства управления; б) сигнал задающего генератора высокой частоты; в) напряжение на вторичной обмотке ТГР; г) напряжение на затворе транзистора; д) напряжение на резистивной нагрузке.

Рисунок 4.16 – Временные диаграммы процессов в драйвере с передачей сигнала управления по ВЧ



- а) ток первичной обмотки ТГР; б) ток через паразитную ёмкость ТГР;  
 в) ток затвора СТК; г) напряжение на силовых электродах СТК;  
 д) ток на резистивной нагрузке.

Рисунок 4.17 – Временные диаграммы процессов в драйвере с передачей сигнала управления по ВЧ



а) сигнал устройства управления; б) сигнал задающего генератора высокой частоты; в) напряжение на вторичной обмотке ТГР; г) напряжение на затворе СТК (существенно меньше, чем пороговое) электродах СТК; д) напряжение на  $V_{pulse}$ , имитирующего переключение смежного СТК в стойке.

Рисунок 4.18 – Временные диаграммы процессов, показывающие устойчивость драйвера к воздействию эффекта  $du/dt$

Результаты моделирования подтверждают, что силовой транзисторный ключ переключается по сигналам управления, без ложных переключений.

К достоинствам такого драйвера можно отнести:

- высокую помехоустойчивость;
- возможность работы при коэффициенте заполнения от 0 до 1 включительно;
- малые габариты и масса ТГР не зависимо от частоты сигнала управления.



Рисунок 4.19 – Функциональная схема драйвера с двухканальным управлением на высокой несущей частоте

Данная схема содержит следующие функциональные узлы:

УУ – устройство управление, выдающее однополярные управляющие импульсы;

ЗГВЧ – задающий генератор высокой частоты;

РНП – реле напряжения питания разрешает переключение СТК, если выходное напряжение БВН находится в допустимых пределах, а также обеспечивает начальную установку триггера СПП;

ФУИ – формирователь управляющих импульсов, подаваемых на первичную обмотку ТГР;

УМ – усилитель мощности, управляющий затвором СТК;

ТГР – трансформатор гальванической развязки между первичной и вторичной сторонами драйвера;

ВУ – выпрямительное устройство, преобразует двухполярное высокочастотное переменное напряжение в однополярное, управляющее вторичной стороной драйвера;

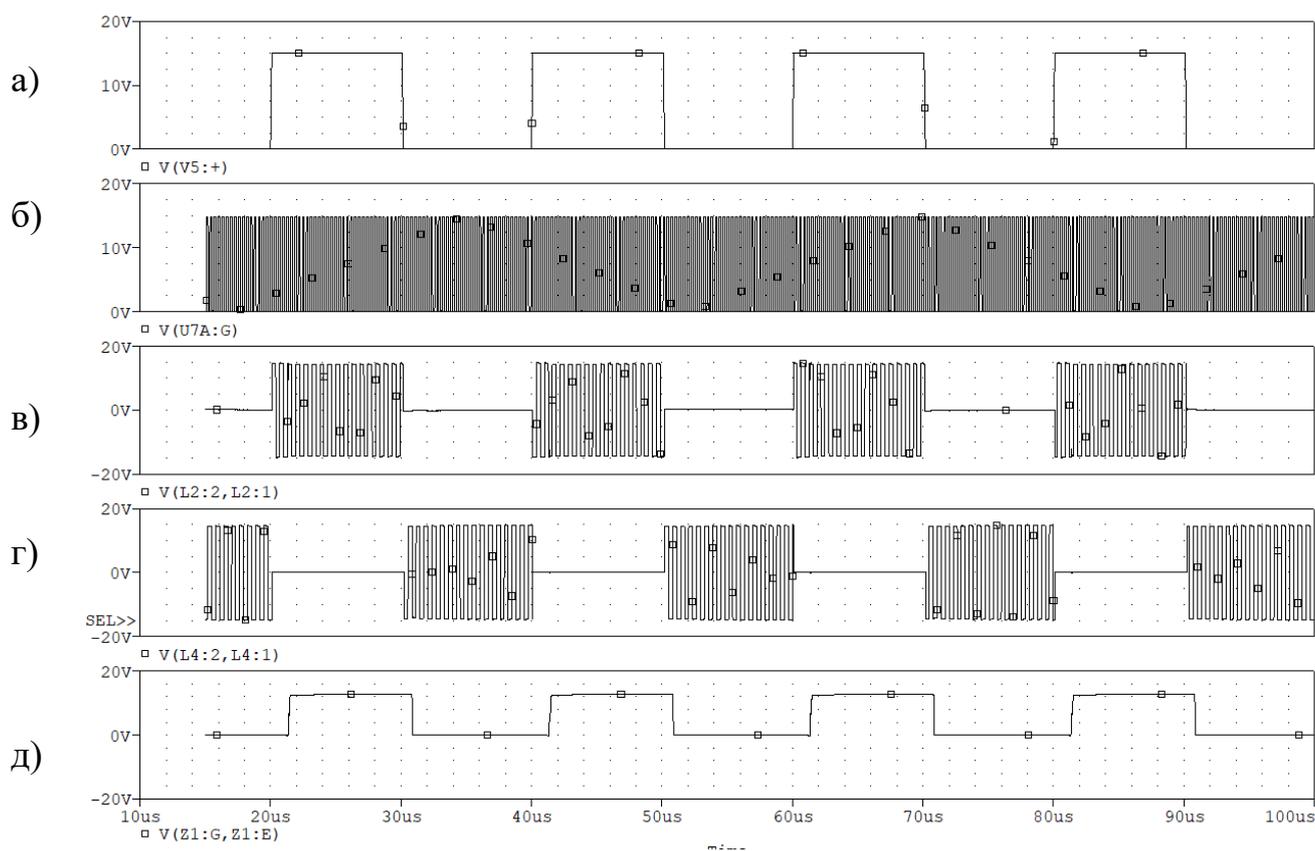
СПП – схема подавления помех, обусловленных вредным влиянием  $du/dt$  и наличием паразитных параметров ТГР;

СТК – силовой транзисторный ключ.

Принцип работы представленной функциональной схемы подобен схеме драйвера с одноканальной передачей сигнала управления через ТГР на высокой несущей частоте. Только в этой схеме один канал передачи управляющего сигнала через ТГР1 отвечает за включение СТК, а другой через ТГР2 за его отключение. При этом нет необходимости использовать дополнительный внешний БВН для электропитания вторичной стороны драйвера. Напряжение со вторичных обмоток ТГР выпрямляется ВУ, после

чего поступает на СПП. УМ усиливает сигнал и подает его на СТК. РНП разрешает переключение СТК только при условии, если выходное напряжение БВН находится в допустимых пределах, а так же для начальной установки в нужное состояние триггера СПП. Электроэнергия для питания функциональных узлов вторичной стороны драйвера поступает со вторичных обмоток ТГР1 и ТГР2, и через специальное выпрямительное устройство поступает на сглаживающий конденсатор

Временные диаграммы, поясняющие работу функциональной схемы представлены на рисунке 4.20.



- а) сигнал устройства управления; б) сигнал задающего генератора высокой частоты; в) напряжение на вторичной обмотке ТГР канала включения;
- г) напряжение на вторичной обмотке ТГР канала выключения;
- д) напряжение на затворе транзистора.

Рисунок 4.20 – Временные диаграммы процессов в драйвере с двухканальным управлением на высокой несущей частоте

В соответствии с функциональной схемой драйвера, представленной на рисунке 4.19, была разработана принципиальная электрическая схема драйвера, модель которой показанная на рисунке 4.21.

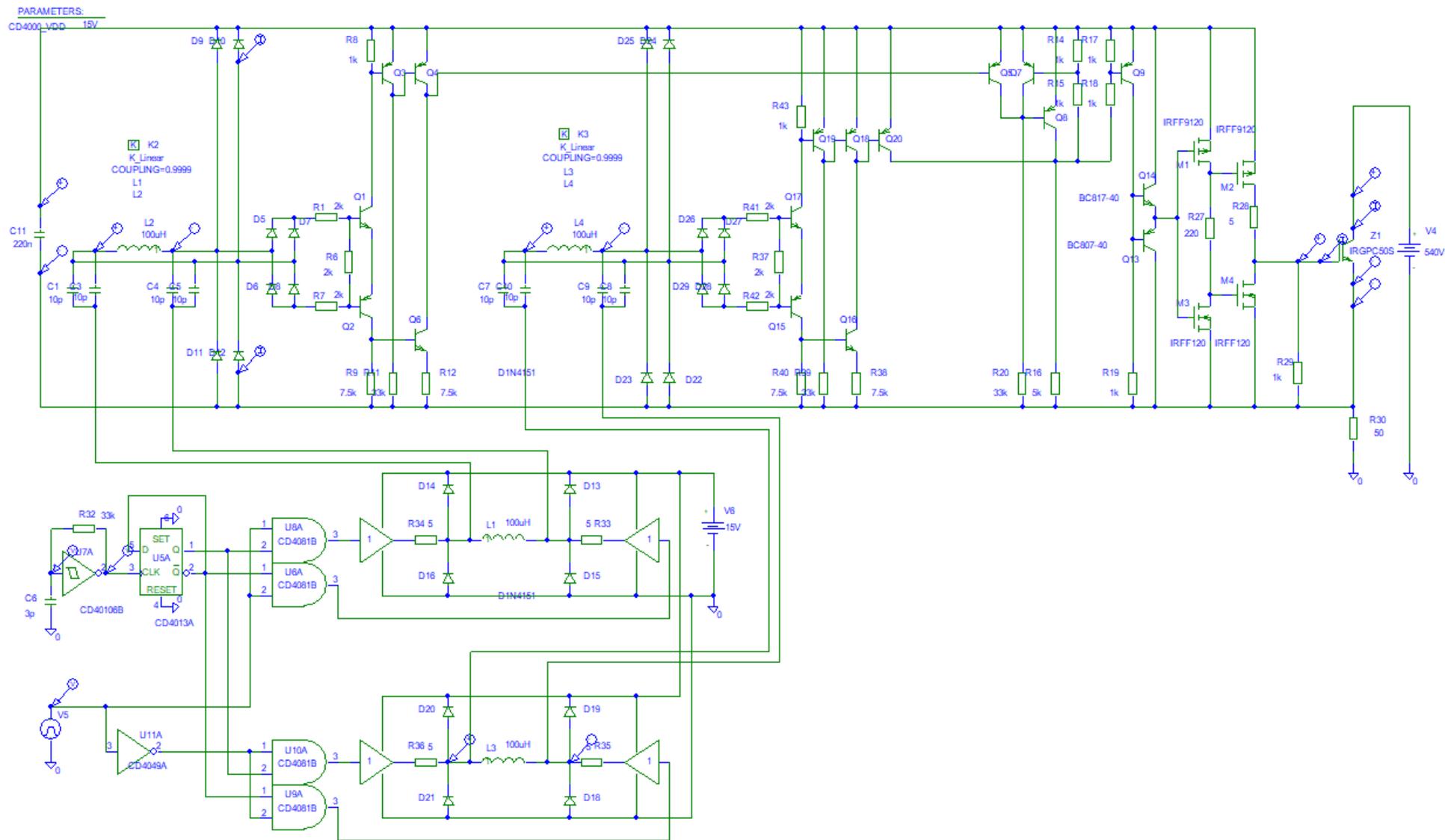
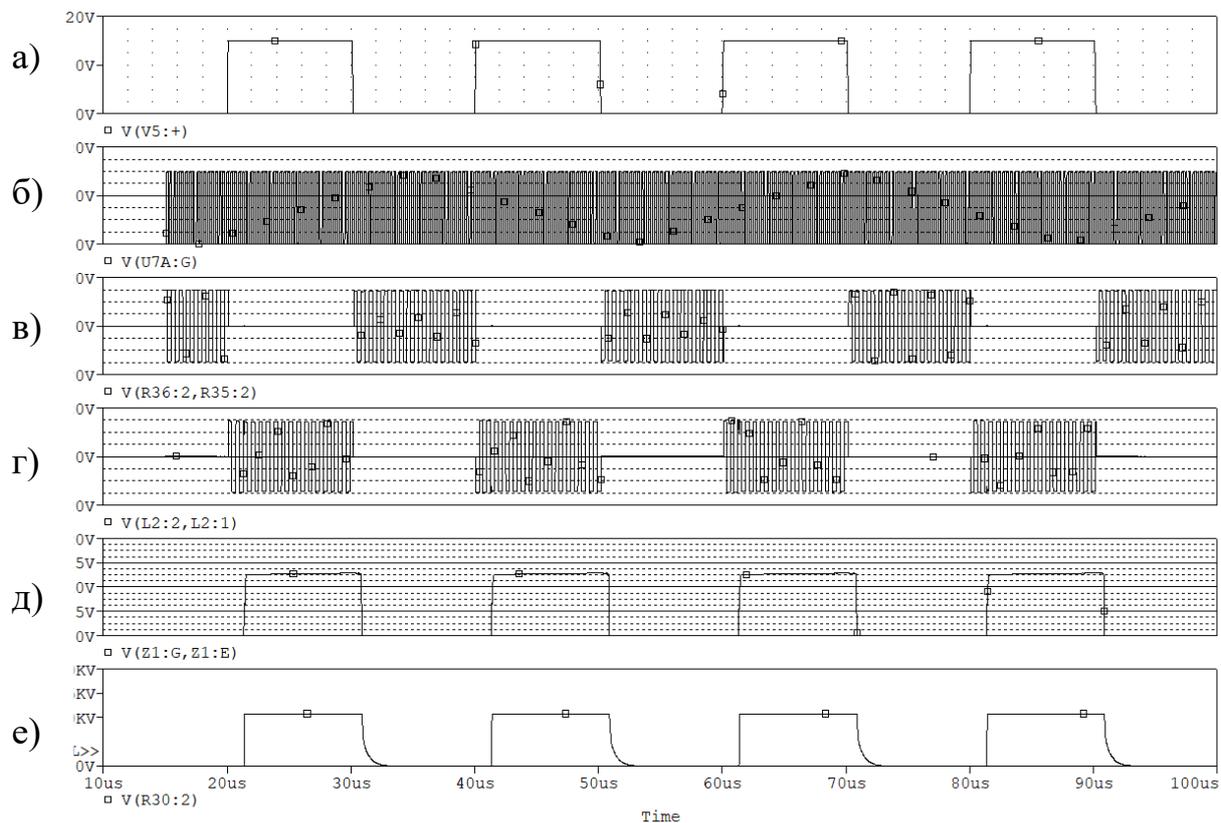


Рисунок 4.21 – модель принципиальной схемы драйвера с двухканальным управлением на высокой несущей частоте

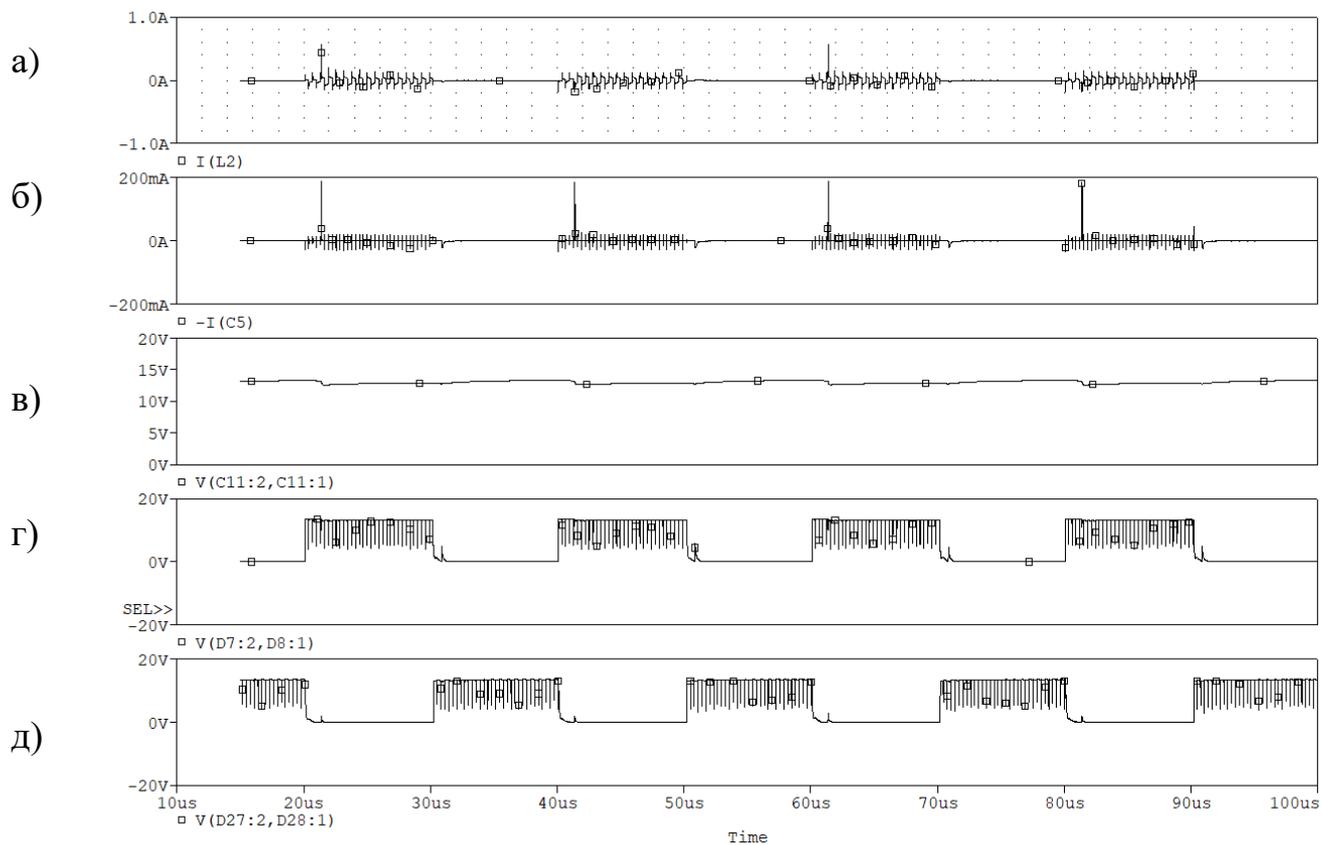
В схеме рисунка 4.21 сигнал управления формируется импульсным источником напряжения V5. ЗГВЧ выполнен на логических элементах U5A, U7A, при этом его частота определяется времязадающими элементами R32, С6. ФУИ на первичной обмотке ТГР канала включения выполнен на логических элементах U6A, U8A усилителях и блокирующих диодах D14-D16, ФУИ канала выключения выполнен аналогично и дополнен логическим инвертором U11A. ТГР1 выполнен на сердечнике K2 с обмотками L1, L2. Паразитные межобмоточные емкости ТГР моделируются конденсаторами C1, C3, C4, C5 . Индуктивность рассеяния обмоток ТГР задана не единичным коэффициентом связи между обмотками  $COUPLING = 0.999$ . ТГР2 выполнен аналогично. Для упрощения моделирования РНП условно не показан и будет отдельно рассмотрен в главе 5. СПП выполнен на комплементарных биполярных транзисторах Q3-Q8, Q19-Q20, и представляет собой асинхронный RS-триггер с блоком логики на входе. УМ выполнен на комплементарных биполярных транзисторах Q13, Q14 и МДП-транзисторах M1-M4.

Временные диаграммы процессов, подтверждающие работоспособность данной схемы представлены на рисунках 4.22, 4.23, 4.24.



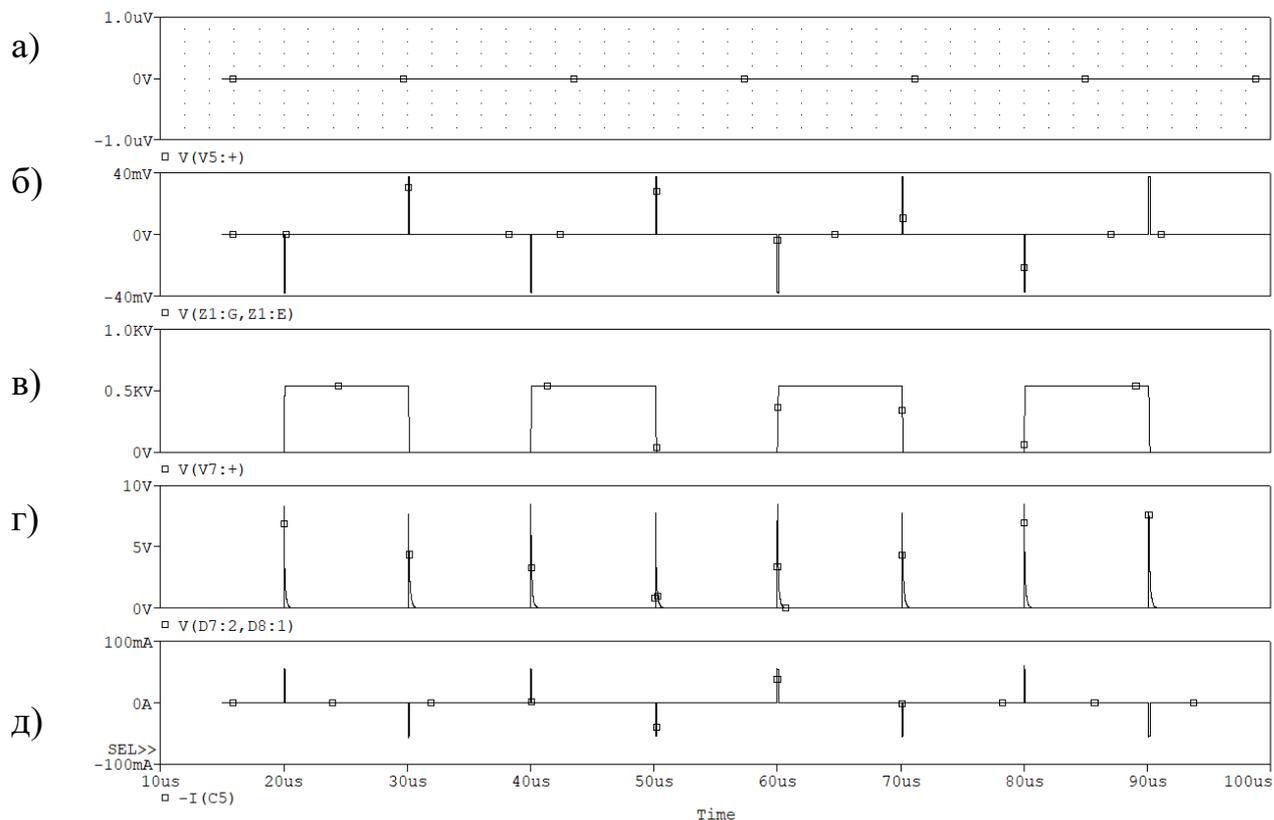
- а) сигнал устройства управления
- б) сигнал задающего генератора высокой частоты
- в) напряжение на первичной обмотке ТТР канала включения
- г) напряжение на вторичной обмотке ТТР канала выключения
- д) напряжение на затворе транзистора
- е) напряжение на резистивной нагрузке

Рисунок 4.22 – Временные диаграммы процессов, показывающие работу схемы драйвера с двухканальным управлением на высокой несущей частоте



а) ток первичной обмотки ТГР канала включения; б) ток через паразитную ёмкость ТГР канала включения; в) напряжение питания вторичной стороны драйвера; г) напряжение на выходе выпрямителя канала включения; д) напряжение на выходе выпрямителя канала выключения.

Рисунок 4.23 – Временные диаграммы процессов, показывающие работу схемы драйвера с двухканальным управлением на высокой несущей частоте



а) сигнал устройства управления; б) напряжение на затворе СТК (существенно меньше, чем пороговое) электродах СТК; в) напряжение на силовых электродах СТК; г) напряжение на выходе выпрямителя канала включения; д) ток через паразитную ёмкость ТГР канала включения.

Рисунок 4.24 – Временные диаграммы процессов, показывающие устойчивость драйвера к воздействию эффекта  $du/dt$

Результаты моделирования подтверждают, что силовой транзисторный ключ переключается по сигналам управления, без ложных переключений.

Из представленных диаграмм видно, что схема драйвера работоспособна и устойчива к негативному влиянию  $du/dt$ .

Достоинствами рассмотренного драйвера являются:

- возможность работы при коэффициенте заполнения от 0 до 1 включительно;
- отсутствие внешнего БВН для подпитки вторичной стороны драйвера;

- повышенная помехоустойчивость, благодаря воздействию на СПП высокочастотного сигнала, как во время импульса, так и во время паузы, что удерживает триггер в нужном состоянии.

Недостатками являются:

- наличие двух моточных элементов, что ухудшает технологичность схемы и ее удельные массогабаритные показатели;
- повышенная сложность схемы и, как следствие, большая себестоимость.

Основная область применения таких драйверов:

- инверторы;
- конвертеры;
- преобразователи частоты;
- регуляторы электродвигателей и генераторов.

То есть таких электроэнергетических устройствах, в которых коэффициент заполнения меняется от 0 до 1, а частота преобразования может быть как низкой, так и высокой.

## ВЫВОДЫ ПО ГЛАВЕ 4

1. Предложены принципы построения четырех разновидностей драйверов с ТГР:
  - с общим энергетически и информационным каналом связи между передающей и приемной сторонами на частоте сигнала управления;
  - с отдельными энергетическим и информационным каналами и динамическим управлением по фронтам;
  - с отдельными энергетическим и информационным каналами связи и передачей управляющего сигнала на высокой несущей частоте;
  - с двумя отдельными высокочастотными информационными каналами связи на включение и выключение СТК, одновременно выполняющими функцию энергетического канала.
2. Дано описание предложенных функциональных схем драйверов с ТГР и представлены временные диаграммы процессов, поясняющие их работу;
3. Перечислены достоинства и недостатки драйверов с ТГР с разным типом передачи сигнала управления, а также рациональные области их применения;
4. На основании предложенных функциональных схем синтезированы принципиальные электрические схемы драйверов с различными способами передачи сигнала управления через ТГР;
5. Разработаны компьютерные модели принципиальных электрических схем драйверов с ТГР в системе Orcad Pspice;
6. С помощью ИКМ проведено исследование процессов переключения драйверов для одиночных СТК верхнего и нижнего уровня, а также СТК в составе полумостовых схем;
7. С помощью ИКМ проверена работоспособность и эффективность узлов подавления негативного влияния паразитных параметров ТГР и эффекта  $du/dt$ ;

8. Приведены результаты моделирования, подтверждающие работоспособность предложенных схемотехнических решений драйверов во всех допустимых режимах, и их устойчивость к воздействию  $du/dt$ .

## ГЛАВА 5 РАСШИРЕНИЕ ФУНКЦИОНАЛЬНЫХ ВОЗМОЖНОСТЕЙ ДРАЙВЕРОВ С ТГР

### 5.1 Формирование регулируемой задержки на включения без задержки на выключения для предотвращения сквозных токов первого рода

Одной из важных задач при проектировании силовых электронных импульсных устройств различных классов является исключение сквозных токов через СТК в мостовых и полумостовых схемах. Решение этой задачи заключается в применении регулируемых задержек на включение СТК без задержек на отключение. Эту функцию, в общем случае, может выполнять, как устройство управления, так и драйвер. В настоящее время такую функцию принято возлагать на драйвер. На рисунке 5.1 представлена авторская схема формирования задержки на включение СТК без задержек на отключение на входе первичной стороны драйвера. Схема выполнена на двух быстродействующих компараторах HS1, HS2 и нелинейной времязадающей RCD-цепи, выполненной на элементах R7, C2, D3. Благодаря резистору R7 обеспечивается медленный разряд конденсатора C2, а благодаря диоду D3 обеспечивается его быстрый заряд, чем и обеспечивается задержка драйвера на включение, практически без задержки на выключение.

Для регулирования времени задержки на включение можно изменять номинал ёмкости конденсатора C2 или резистора R7. При приведенных на схеме (рисунок 5.1) параметрах элементов, время задержки на включение составляет 2,2 мкс, а время задержки на отключение не превышает 0,1 мкс.

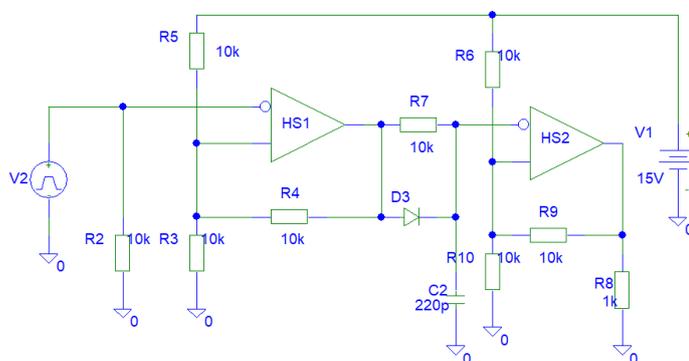
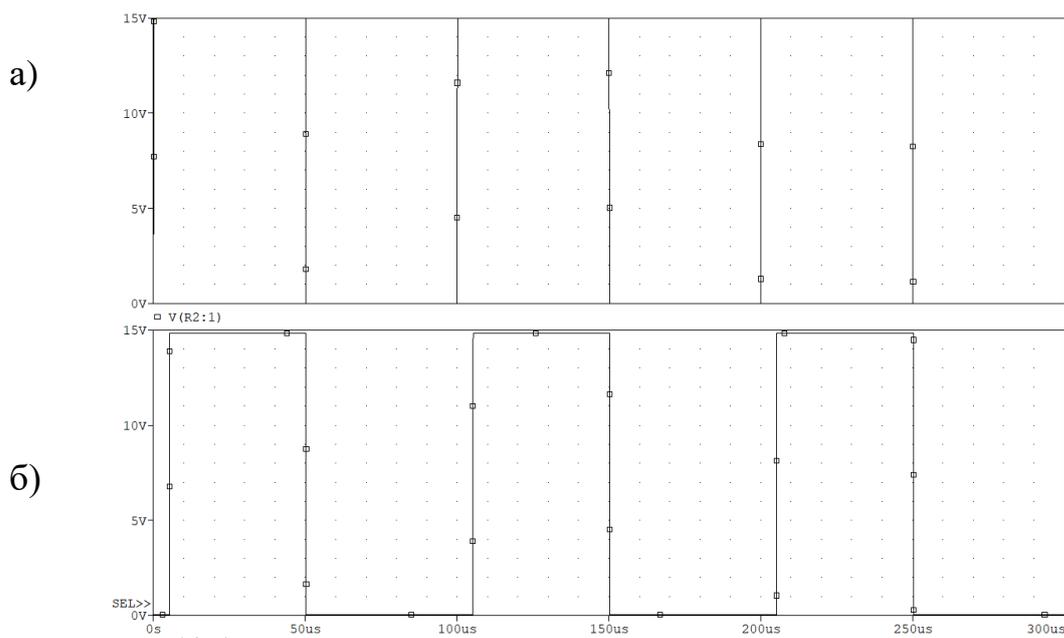


Рисунок 5.1 – Модель схемы формирователя задержки на включение

Результаты моделирования, подтверждающие работоспособность данной схемы приведены на рисунке 5.2



а) сигнал устройства управления

б) сигнал на выходе узла формирователя задержки на включение

Рисунок 5.1 – Временные диаграммы процессов формирования задержки на включение

Другой особенностью данной схемы является формирование гистерезиса по входному сигналу управления, что позволяет существенно увеличить помехозащищенность драйвера и улучшить его электромагнитную совместимость. Необходимость такого решения обусловлена тем, что драйвер работает непосредственно вблизи силового преобразовательного каскада, который является достаточно мощным источником импульсных электромагнитных помех, которые могут приводить к сбою работы драйвера, и как следствие, всего устройства, и даже вызвать развитие аварийных ситуаций.

В представленной схеме на рисунке 5.1 уровни сигнала управления и обеспечивающие включение и выключение драйвера, задаются с помощью резистивного делителя R3, R5 и резистора положительной обратной связи R4, которые задают ширину гистерезиса. Для повышения помехоустойчивости данной схемы, аналогичные элементы используются для компаратора HS2 –R6, R9, R10. На рисунке 5.3 представлены результаты моделирования, подтверждающие работоспособность данной схемы.

На рисунке 5.4 представлена статическая характеристика «вход-выход» данной схемы. Видно, что уровень включения соответствует 10 В, а уровень отключения соответствует напряжению 5 В, ширина гистерезиса составляет 3,8 В.

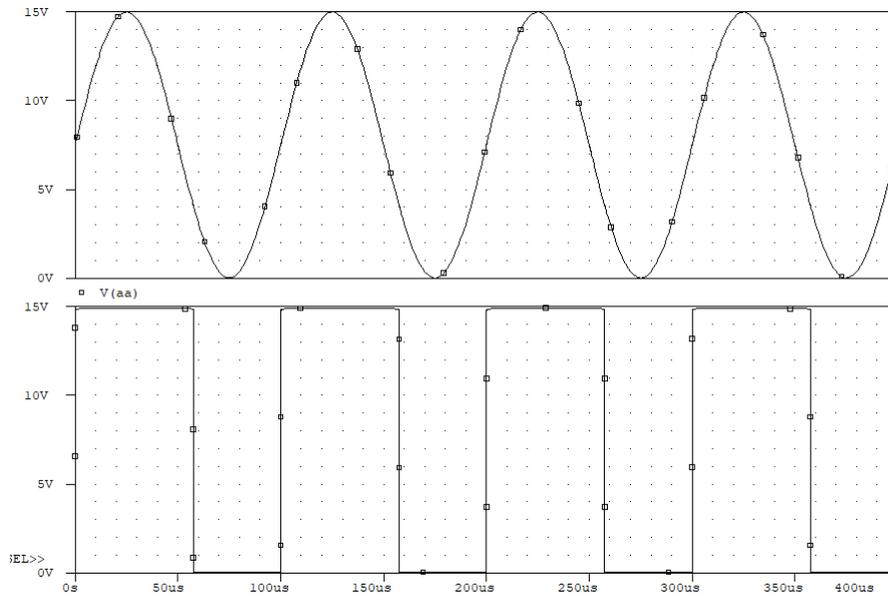


Рисунок 5.3 – Временные диаграммы процессов, подтверждающие помехоустойчивость схемотехнического решения

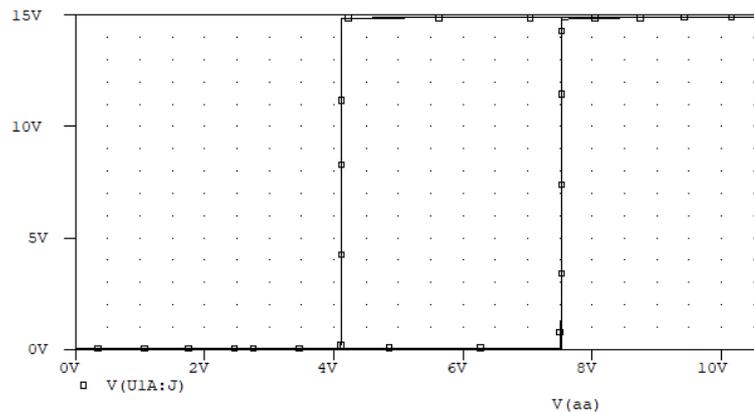


Рисунок 5.4 – Статическая характеристика «вход-выход»

## 5.2 Обеспечение двухполярного управления и активного запираем СТК

Индуктивность подводящих проводов от драйвера к СТК оказывает существенное негативное влияние на процессы переключения СТК и может приводить к ложным отпираем СТК при его выключении из-за эффекта  $du/dt$ . Применение активного запираения позволяет достаточно эффективно устранить эту проблему.

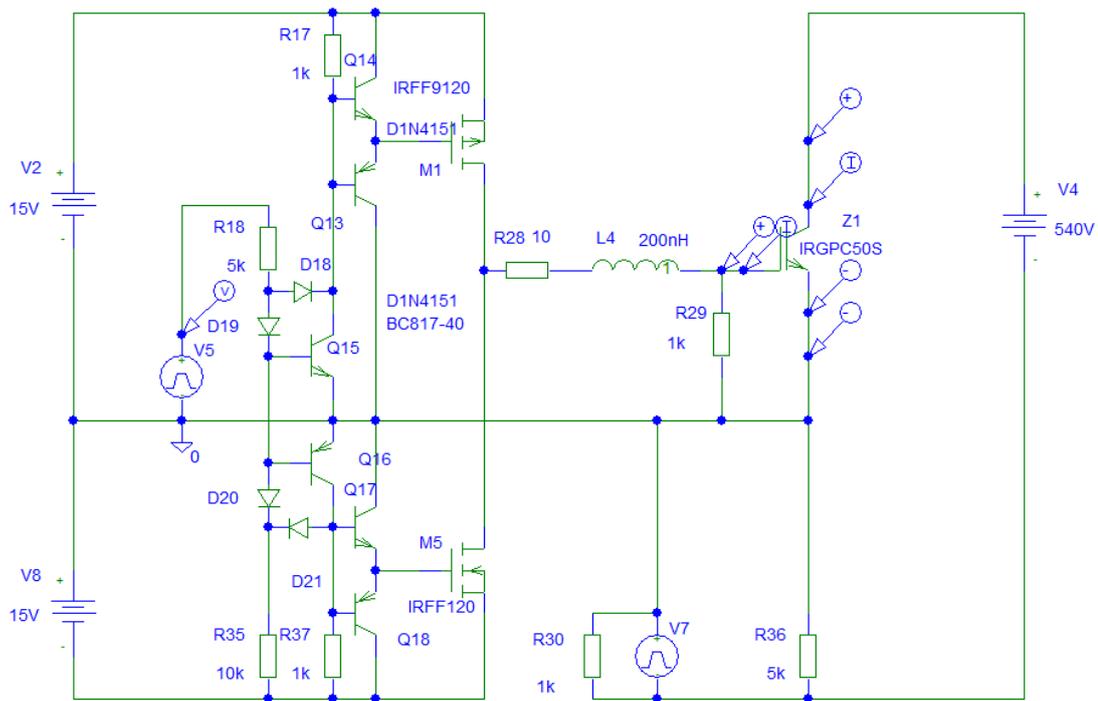
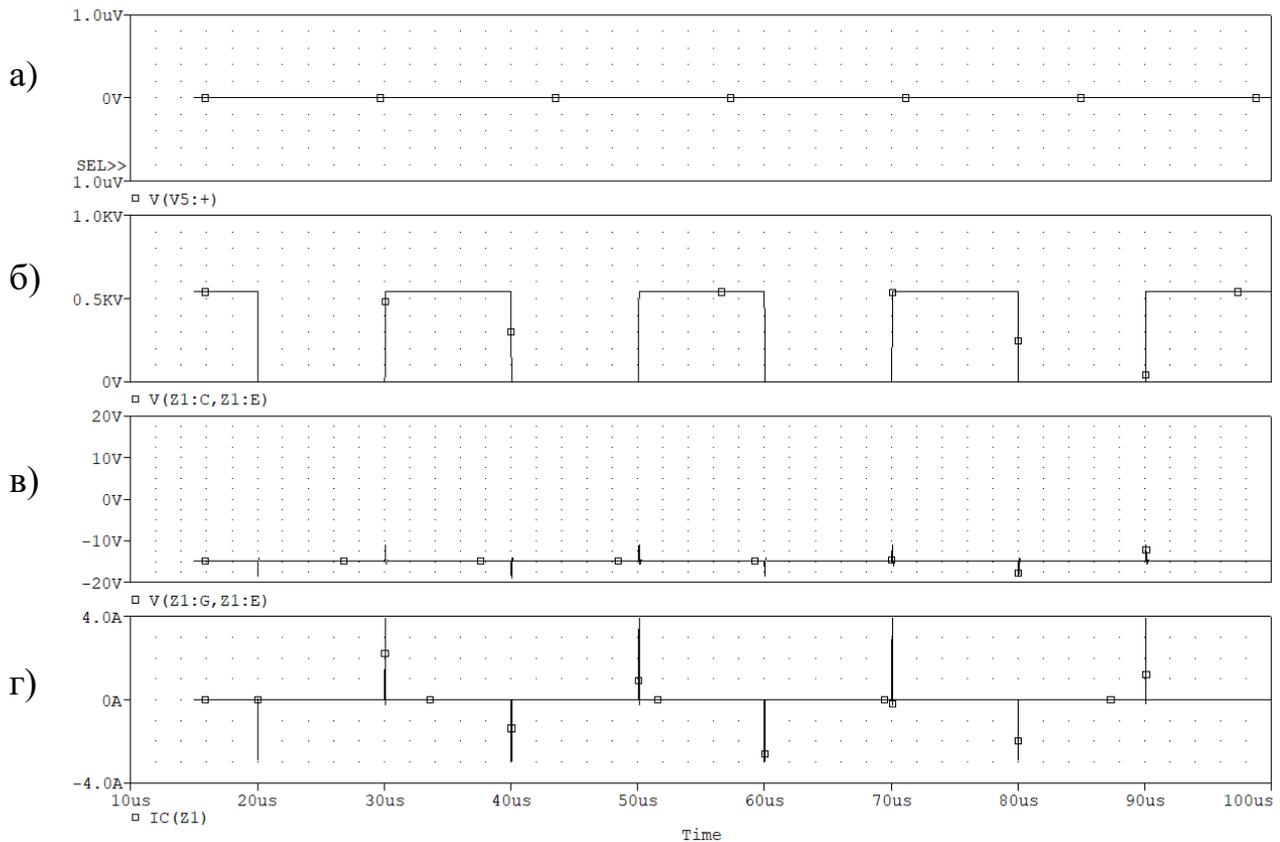


Рисунок 5.5 – Схема с двухполярным управлением СТК

При использовании СТК на высоких напряжениях (больше 500 В), методы активной шунтировки перестают быть эффективными из-за эффекта  $du/dt$ , влияние которого возрастает с увеличением коммутируемого напряжения. Для надежного запирания СТК используют активное запираение, подавая на затвор СТК отрицательное напряжение в момент отключения СТК. Пример разработанной схемы усилителя мощности, обеспечивающей активное запираение СТК, показан на рисунке 5.5. В данной схеме, диоды D18, D19, D20, D21 не дают транзисторам Q15 и Q17 уйти в область насыщения, благодаря чему снижаются задержки на отключение СТК, а также исключаются сквозные токи через транзисторы входного каскада M1, M5. Биполярные транзисторы Q14-Q18 образуют предварительный каскад усиления, для управления выходными МДП-транзисторами M1 и M5. Для моделирования индуктивности проводов, идущих от драйвера до СТК, используется дроссель L4.

На рисунке 5.7 приведены временные диаграммы процессов, подтверждающие эффективность предложенной схемы.



а) сигнал устройства управления; б) напряжение на силовых электродах СТК  
в) напряжение на затворе СТК; г) ток затвора СТК

Рисунок 5.7 – Временные диаграммы работы схемы с двухполярным управлением СТК

Диаграммы подтверждают способность драйвера исключать ложные отпираания СТК от эффекта  $du/dt$  и ёмкости Миллера. Так напряжение на затворе СТК не поднимается выше -10 В, при напряжении отпираения СТК 4 В, что говорит о надёжном запираении СТК.

Вариант схемы усилителя мощности с активным запираением СТК, выполненным полностью на биполярных транзисторах, показан на рисунке 5.8, а соответствующие временные диаграммы процессов, подтверждающие его работоспособность на рисунке 5.9.

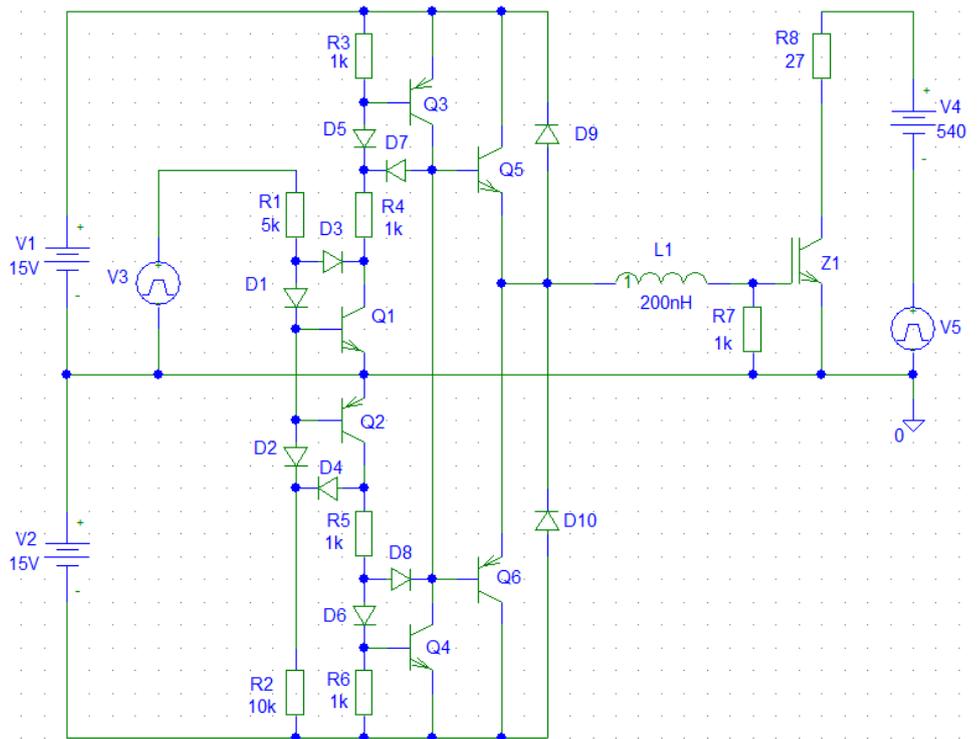
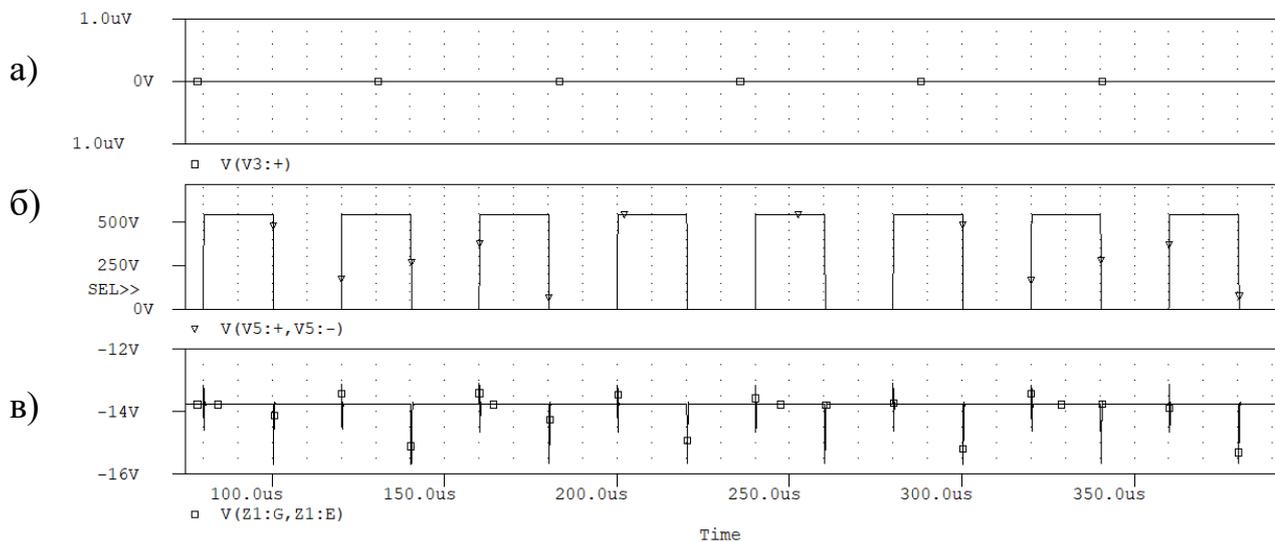


Рисунок 5.8 – Схема двухполярного управления СТК на биполярных транзисторах

На рисунке 5.9 показана реакция драйвера при эффекте  $du/dt$ . Напряжение на затворе СТК не поднимается выше -13 В, при напряжении отпирания СТК в 4 В, что говорит о надежном запирании СТК.



а) сигнал устройства управления; б) напряжение на силовых электродах СТК;  
в) напряжение на затворе СТК.

Рисунок 5.9 – Временные диаграммы работы схемы при эффекте  $du/dt$

5.3 Защита СТК от аварийного выхода в активную область по остаточному напряжению на включенном СТК.

При возникновении аварийных перегрузок по току СТК может выйти в активную область. Это, в свою очередь, может привести к существенному увеличению выделяемой в СТК мощности, его нагреву до недопустимо высокой температуры и, как следствие, выходу его из строя.

Для предотвращения такой ситуации необходима быстродействующая токовая защита, которая благодаря полной управляемости СТК может быстро запереть его путём воздействия на цепь затвора.

Защита СТК от перегрузок по току при коротких замыканиях нагрузки может быть дополнительной функцией драйвера, позволяющей предотвратить выход СТК из строя при возникновении нештатных аварийных ситуаций. Функция токовой защиты может быть реализована в драйверах с различными видами гальванической развязки и различными способами передачи сигнала управления.

В качестве критерия аварийной токовой перегрузки может быть использована информация об уровне напряжения на силовых электродах включённого СТК, которое в первом приближении, прямо пропорционально

величине протекающего тока. Использование такой информации позволяет обойтись без применения дополнительного датчика тока и возложить функцию защиты СТК на драйвер, а не на устройство управления силовым каскадом.

Основным достоинством такого варианта драйверной защиты является её простота, низкая стоимость и высокое быстродействие благодаря очень короткому контуру цепи обратной связи.

Однако следует иметь в виду, что подобная защита эффективна только при резком нарастании аварийного тока через СТК. Это обусловлено тем обстоятельством, что величина напряжения, при котором должна срабатывать защита, может соответствовать достаточно большому значению аварийного тока. Другим недостатком драйверной защиты является относительно большой технологический разброс уровня срабатывания и заметное влияние температуры на этот уровень.

Схема для измерения остаточного напряжения на включённом СТК, использующая всего лишь простой резистивный делитель и два развязывающих диода, представлена на рисунке 5.10.

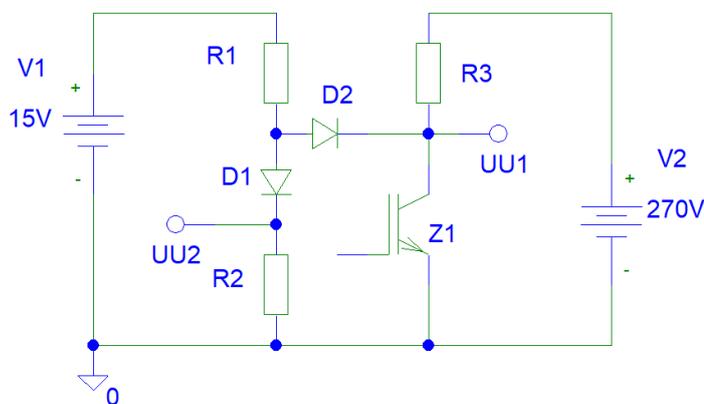


Рисунок 5.10 – Схема для измерения остаточного напряжения на включённом СТК

При этом благодаря особым нелинейным свойствам вольт-амперным характеристикам полупроводниковых диодов D1, D2 ток резистора R1 будет распределяться между этими диодами таким образом, что будут выполняться следующие соотношения:

$$UU_2 = \begin{cases} UU_1, & \text{если } UU_1 < UU_0 \\ UU_0, & \text{если } UU_1 > UU_0 \end{cases} \quad (36),$$

где,  $UU_1$  – остаточное напряжение на включенном СТК;

$$UU_{ост} = UU_1 = \begin{cases} I_{СТК} \cdot R_{ост} & \text{– для МДП} \\ U_0 + I_{СТК} \cdot R_{ост} & \text{– для IGBT} \end{cases} \quad (37);$$

$$UU_0 = \frac{E_{п} - U_{D1}}{R1 + R2} R2 \quad (38);$$

$UU_2$  – измеряемое напряжение на резисторе R2;

$I_{СТК}$  – ток через силовой транзисторный ключ во включенном состоянии (через силовые электроды);

$R_{ост}$  – остаточное сопротивление СТК во включенном состоянии.

Драйверная защита СТК может быть выполнена с разными способами разблокировки аварийно отключённого состояния после срабатывания:

- разблокировкой аварийно отключённого состояния СТК путём снятия и повторной подачи сигнала управления на вход драйвера;
- разблокировкой аварийно отключённого состояния СТК путём снятия и повторной подачи напряжения питания на драйвер.

При использовании драйверной защиты, построенной по первому принципу, драйвер автоматически возвращается в нормальный режим работы, если причина токовой перегрузки СТК будет устранена. Подобную защиту целесообразно применять только для драйверов, работающих при относительно невысокой частоте сигнала управления. В противном случае при аварийном отключении СТК на нём могут выделяться недопустимо большие динамические потери переключения.

На рисунке 5.11 представлена модель разработанной принципиальной электрической схемы драйверной защиты СТК, построенной по первому способу разблокировки.

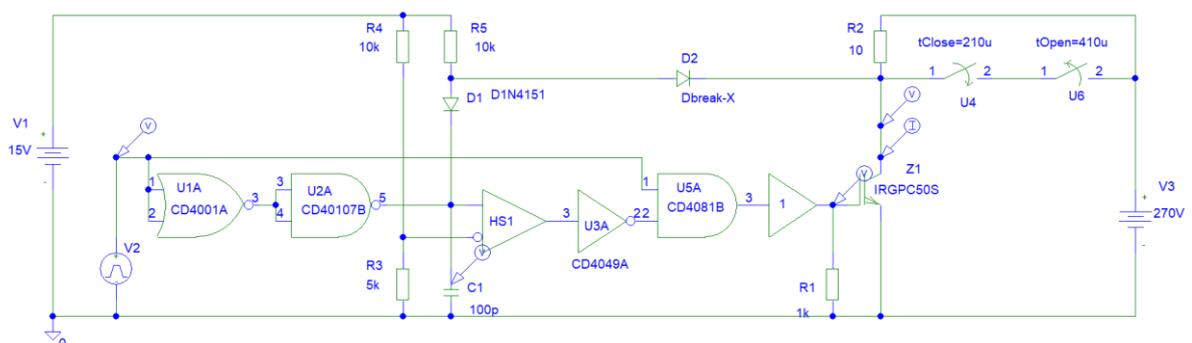


Рисунок 5.11 – Модель схемы драйверной защиты СТК

В представленной схеме сигнал управления моделируется импульсным источником напряжения V2, а функционирование схемы обеспечивается логическими элементами U1A, U2A, U5A, U3A, быстродействующим компаратором HS1 и развязывающими диодами D1, D2.

Уровень срабатывания токовой защиты по остаточному напряжению на включённом СТК задаётся резистивным делителем R3, R4 на инверсном входе компаратора HS1.

При отсутствии токовой перегрузки напряжение на прямом входе компаратора HS1 не будет превышать опорного уровня на его инверсном входе, поэтому на выходе компаратора будет низкий уровень напряжения.

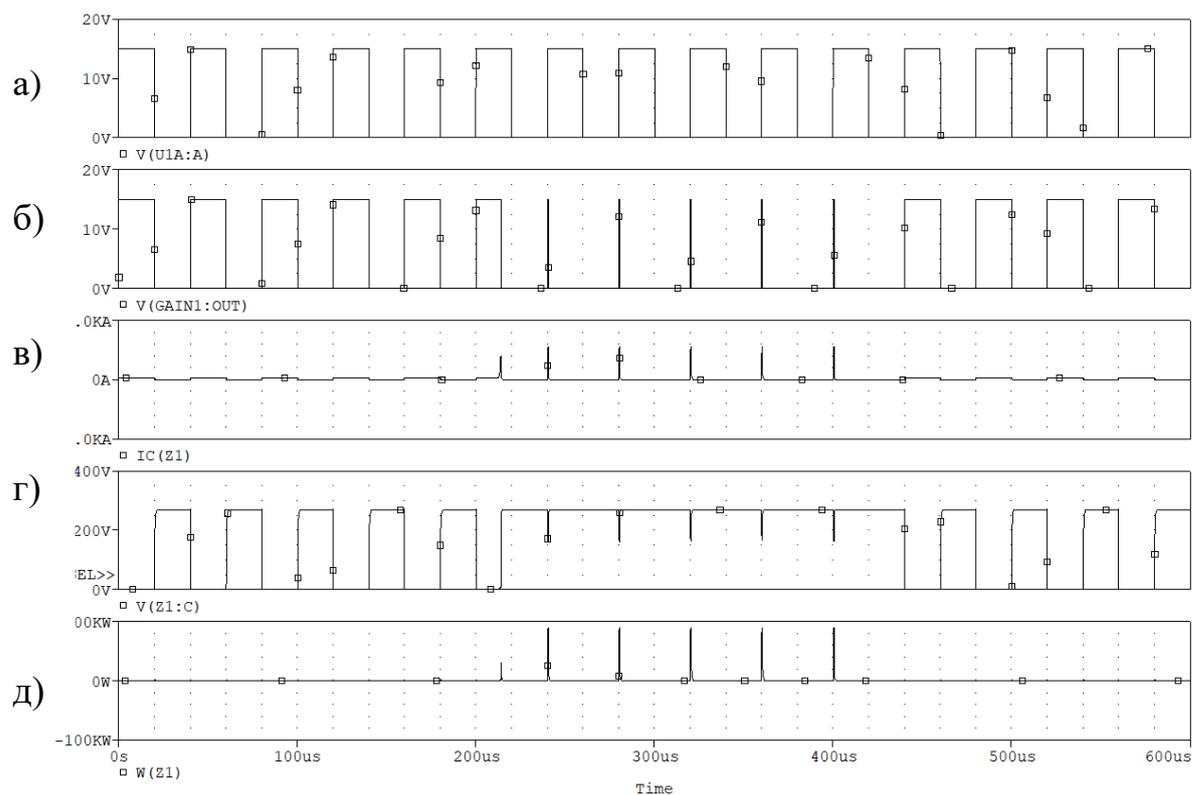
При возникновении аварийной токовой перегрузки напряжение на силовых электродах СТК увеличивается, что приведёт к повышению напряжения на прямом входе компаратора HS1 и, как следствие, к его переключению. При этом выходной сигнал компаратора через логические элементы U3A, U5A выдаст команду на аварийное отключение СТК и его блокировку в этом состоянии до тех пор, пока не снимется сигнал управления.

При снятии сигнала управления благодаря логическому элементу с открытым коллектором U2A происходит разблокировка защиты. С приходом следующего сигнала управления работа схемы возобновляется.

Необходимое время задержки на срабатывание защиты (порядка одной микросекунды) обеспечивается конденсатором C1. Введение такой задержки принципиально необходимо для исключения ложных срабатываний токовой защиты из-за неизбежных задержек на включение, как драйверного усилителя мощности, так и самого СТК.

Ключом U4 моделируется процесс возникновения K3 нагрузки, а ключом U6 – процесс ликвидации K3 нагрузки.

На рисунке 5.12 приведены временные диаграммы процессов, полученные с помощью ИКМ и подтверждающие работоспособность и эффективность синтезированной схемы драйверной защиты.



- а) сигнал устройства управления; б) напряжение на затворе СТК;  
 в) ток через СТК; г) напряжение на силовых электродах СТК;  
 д) мгновенная мощность СТК.

Рисунок 5.12 – Временные диаграммы работы схемы драйверной защиты

При использовании драйверной защиты, построенной по второму принципу, защита будет удерживать драйвер в аварийно отключённом состоянии, не зависимо от уровня сигнала управления до тех пор, пока не будет снято, а затем снова подано напряжение питания на драйвер. Одна из особенностей данного принципа построения драйверной защиты заключается в том, что она должна вступать в работу только при наличии разрешающего сигнала от РНП. Подобную защиту целесообразно применять для драйверов с достаточно высокой частотой переключения.

На рисунке 5.13 представлена модель принципиальной электрической схемы драйверной защиты СТК, построенной по второму способу разблокировки.

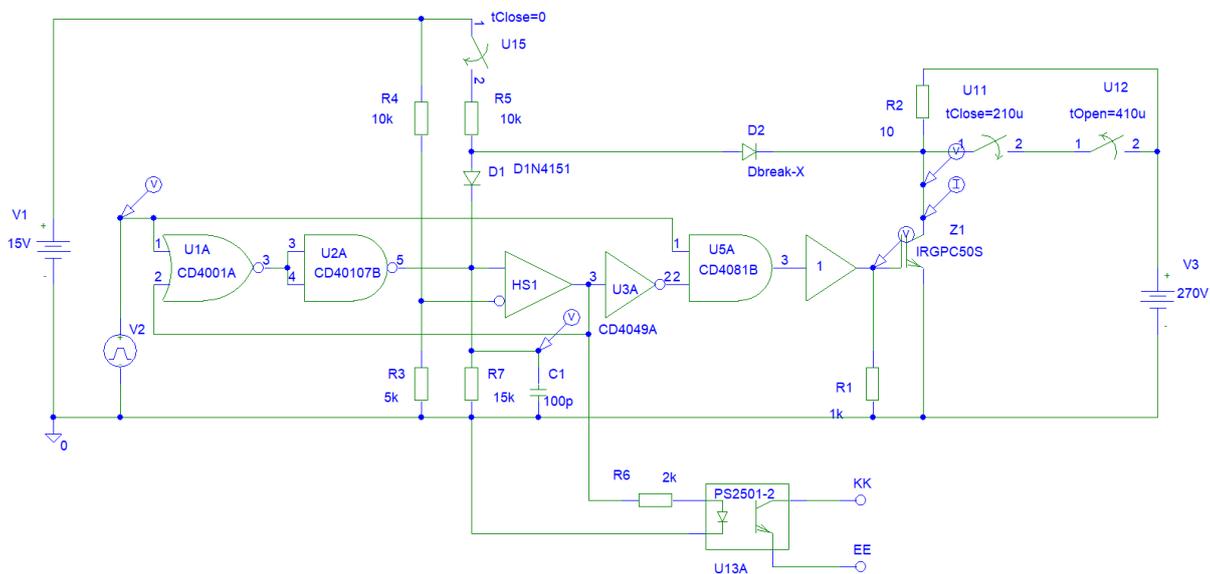


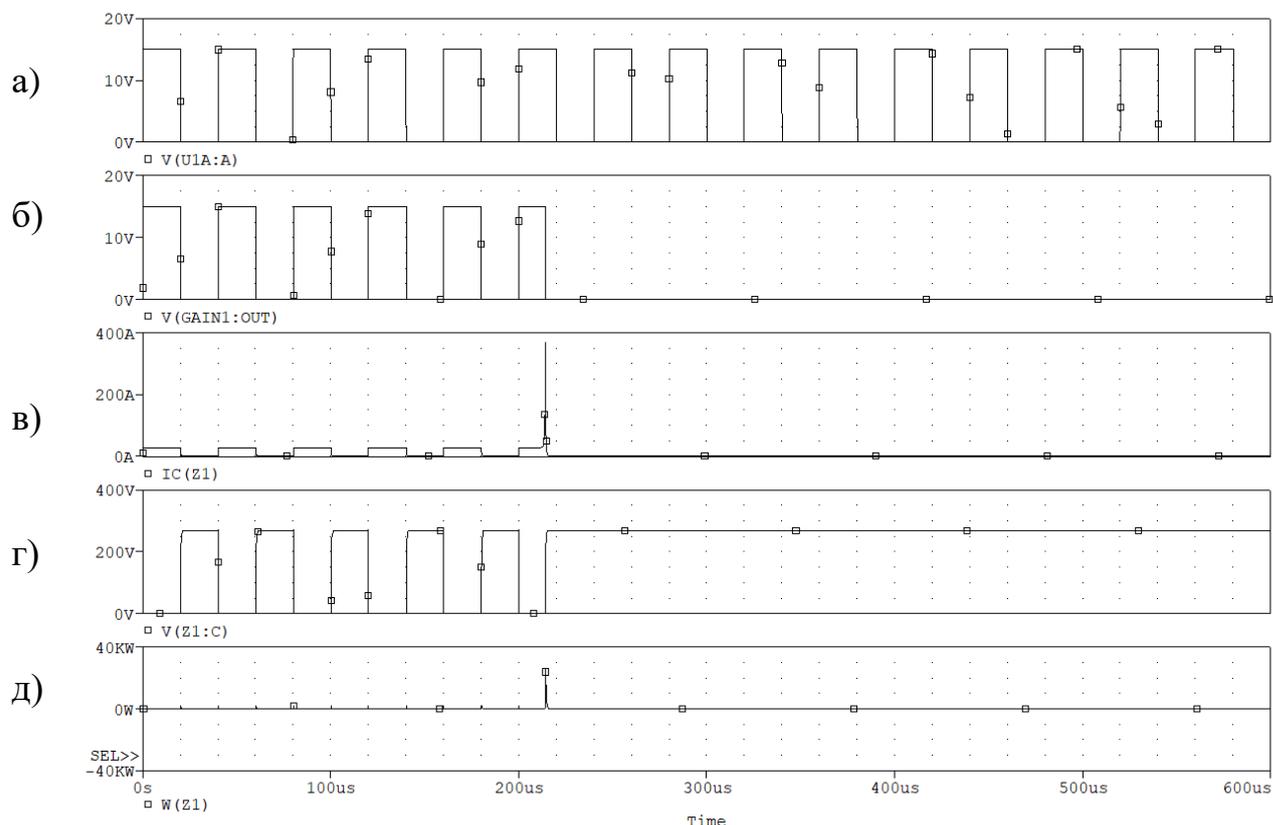
Рисунок 5.13 – Модель схемы драйверной защиты СТК от перегрузки

Эта схема драйверной защиты во многом аналогична предыдущей схеме, но вместе с тем имеет и некоторые отличия. Первое отличие заключается в применении ключа U15, имитирующего сигнал РНП на разрешение работы.

Другое отличие состоит в организации контура положительной обратной связи между выходом компаратора HS1 и входом логического элемента U1A. Это позволяет организовать разблокировку защиты не путём снятия сигнала управления, а только путём отключения питающего напряжения драйвера для предотвращения больших динамических потерь в СТК при аварийных ситуациях.

Третье отличие заключается в применении транзисторной оптопары U13A, обеспечивающей передачу в УУ информации об аварийном отключении СТК.

На рисунке 5.14 приведены временные диаграммы процессов, полученные с помощью ИКМ и подтверждающие работоспособность и эффективность предложенного схемотехнического решения драйверной защиты.



а) сигнал устройства управления; б) напряжение на затворе СТК;  
 в) ток через СТК; г) напряжение на силовых электродах СТК;  
 д) мгновенная мощность СТК.

Рисунок 5.14 – Временные диаграммы работы схемы драйверной защиты

В заключение этого параграфа следует отметить, что защита СТК от «медленного» нарастания аварийного тока должна возлагаться не на драйвер, а на устройство управления с обязательным применением быстродействующих, низко индуктивных и термостабильных датчиков тока с гальванической развязкой. Такие датчики тока должны иметь малый технологический разброс параметров и быть способными достаточно точно измерять постоянные, переменные и импульсные токи.

Основным недостатком применения таких датчиков тока является их низкая технологичность, высокая цена, а также высокие массогабаритные параметры. Это обстоятельство приводит к увеличению себестоимости и препятствует миниатюризации силовых электронных устройств, предназначенных для преобразования и регулирования электроэнергии и

являющихся неотъемлемой составной частью любых электротехнических комплексов и систем.

#### 5.4 Реле напряжения питания

Важной функцией драйвера является предотвратить выход СТК в активную область пока выходное напряжение БВН, питающее функциональные узлы драйвера, не будет находиться в допустимых пределах. В связи с этим в схему драйвера необходимо включать реле напряжения питания. Кроме того, РНП необходимо, поскольку, при подаче питания триггер узла СПП может самопроизвольно встать в любое состояние, также РНП должно обеспечивать достаточно крутые фронты своего включения и выключения. Возможный вариант схемотехнической реализации представлен на рисунке 5.15. РНП выполнена по дифференциальной схеме на биполярных n-p-n транзисторах Q15, Q16 и прицензионным термостабильным стабилитроне D19. Выходной каскад РНП выполнен на биполярном p-n-p транзисторе Q17, который будет воздействовать на соответствующий функциональный узел вторичной стороны драйвера для установки триггера СПП в нужное исходное состояние. Уровень срабатывания и отпускания РНП задается с помощью резисторов R37, R41.

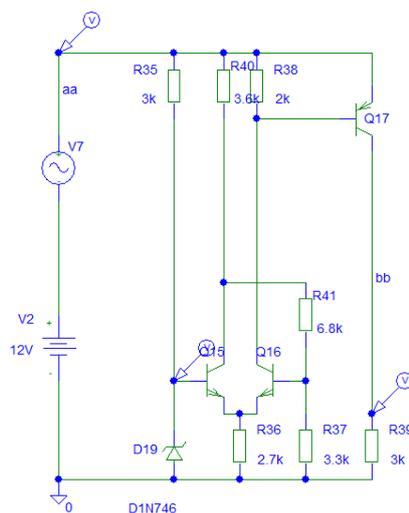
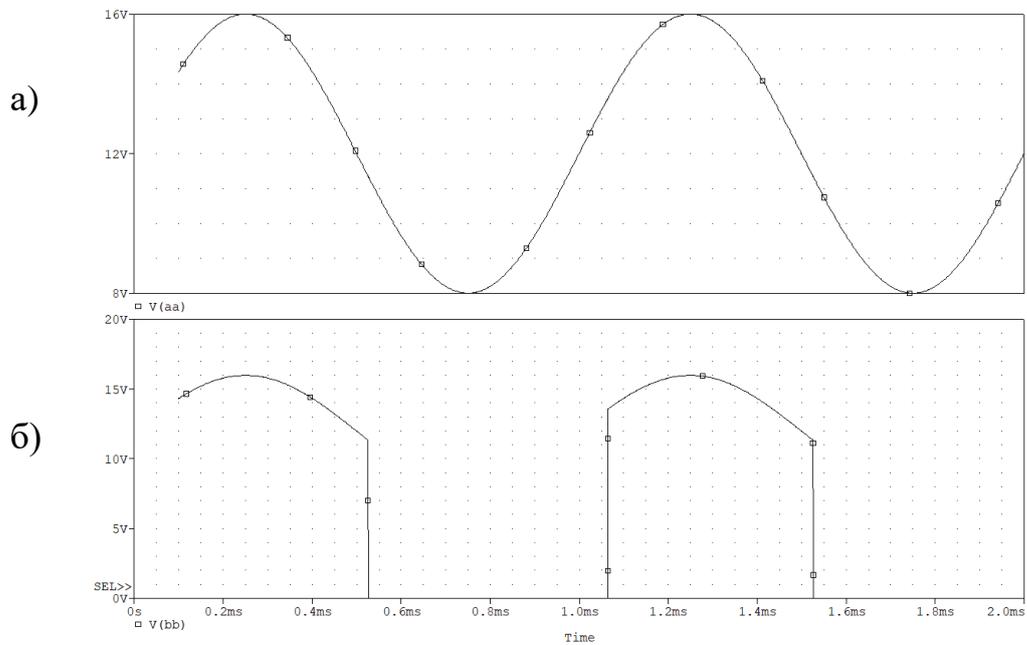


Рисунок 5.15 – принципиальная схема реле напряжения питания

Результаты моделирования данной схемы РНП представлены на рисунке 5.16, 5.17.



а) выходное напряжение БВН; б) выходной сигнал РНП  
 Рисунок 2.16 – Временные диаграммы работы схемы РНП

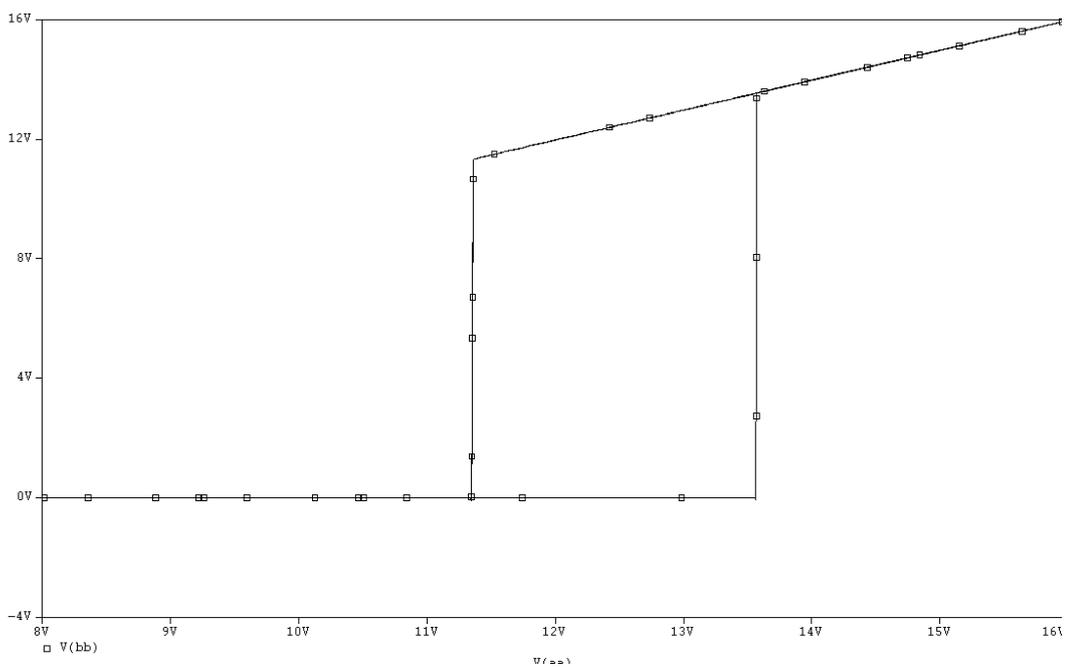


Рисунок 5.17 – Статическая характеристика «вход-выход»

## ВЫВОДЫ ПО ГЛАВЕ 5

1. Предложены схемотехнические решения для формирования регулируемой времени на включение СТК без задержки на его выключение для

предотвращения сквозных токов первого рода в мостовых и полумостовых схемах;

2. Предложены схемотехнические решения усилителя мощности драйвера с двухполярным управлением СТК для обеспечения его активного запирающего с целью устранения негативного влияния индуктивности подводящих проводов от драйвера к СТК и емкости Миллера СТК;

3. Предложена схема защиты СТК от аварийного выхода в активную область по уровню остаточного напряжения на включенном СТК;

4. Предложен способ построения РНП и его аппаратная реализация;

5. С помощью ИКМ в системе Orcad Pspice проверена работоспособность предложенных схемотехнических решений и приведены временные диаграммы процессов, подтверждающие их работоспособность.

## ГЛАВА 6 РАЗРАБОТКА И ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ МАКЕТНЫХ ОБРАЗЦОВ ДРАЙВЕРОВ С ТГР

Экспериментальная проверка характеристик и параметров драйверов проводится с целью верификации теоретических исследований и синтезированных структурных, функциональных и аппаратурных решений, а также разработанных принципиальных электрических схем драйверов с различными способами передачи сигнала управления через ТГР.

### 6.1 Описание экспериментальной установки

Для проверки работоспособности драйверов и исследования его технических характеристик были проведены испытания макетных образцов драйверов. Испытания проводились для одиночного нижнего СТК, одиночного верхнего СТК, а также для двух СТК в составе полумостовой схемы.

В качестве СТК использовались высоковольтные IGBT транзисторы с n-каналом (IR GNI140U06 в качестве одиночного СТК и IR GA125TS120U в качестве стойки) и высоковольтные MOSFET с n-каналом IXFN150N65X2, IXFK80N60P3, VSGT180DA120U. На рисунке 6.1 представлена фотография силовых транзисторов, использованных в качестве СТК, управляемых драйвером с ТГР.

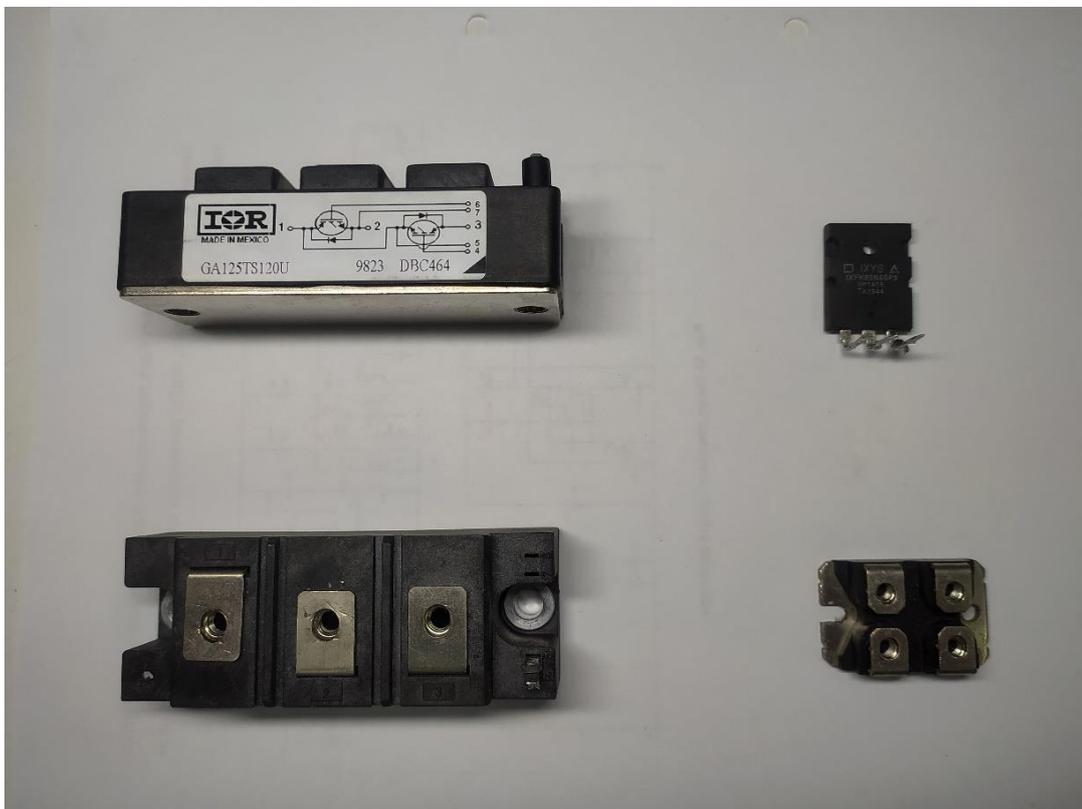


Рисунок 6.1 –Высоковольтные IGBT транзисторы слева и MOSFET справа

Испытания проводились на стенде, организованном в лаборатории НИО-310 МАИ с помощью следующего оборудования, фотографии которого представлены на рисунках 6.2, 6.3, 6.4, 6.5.:

- универсальный двухканальный генератор сигналов специальной формы Актаком AWG-4164 (1);
- двухканальный источник питания Актаком APS-2236, 0...30В, 0...5А, 300Вт для организации питания макетов драйверов (2);
- программируемый источник постоянного напряжения EA-PSI 9360-80 3U, 0...360В, 0...80А, 10 кВт, 2 штуки соединенные последовательно в качестве силового источника питания (3);
- цифровой осциллограф UNI-T UTD2102CEL (4);
- реостаты РПШ-2 с максимальным сопротивлением 100 Ом, 4 штуки соединенные параллельно в качестве нагрузки (5);
- блок вспомогательного напряжения (6);
- радиатор (7);
- макетный образец драйвера (8).



Рисунок 6.2 – Фотография испытательного стенда



Рисунок 6.3 – Фотография испытательного стенда

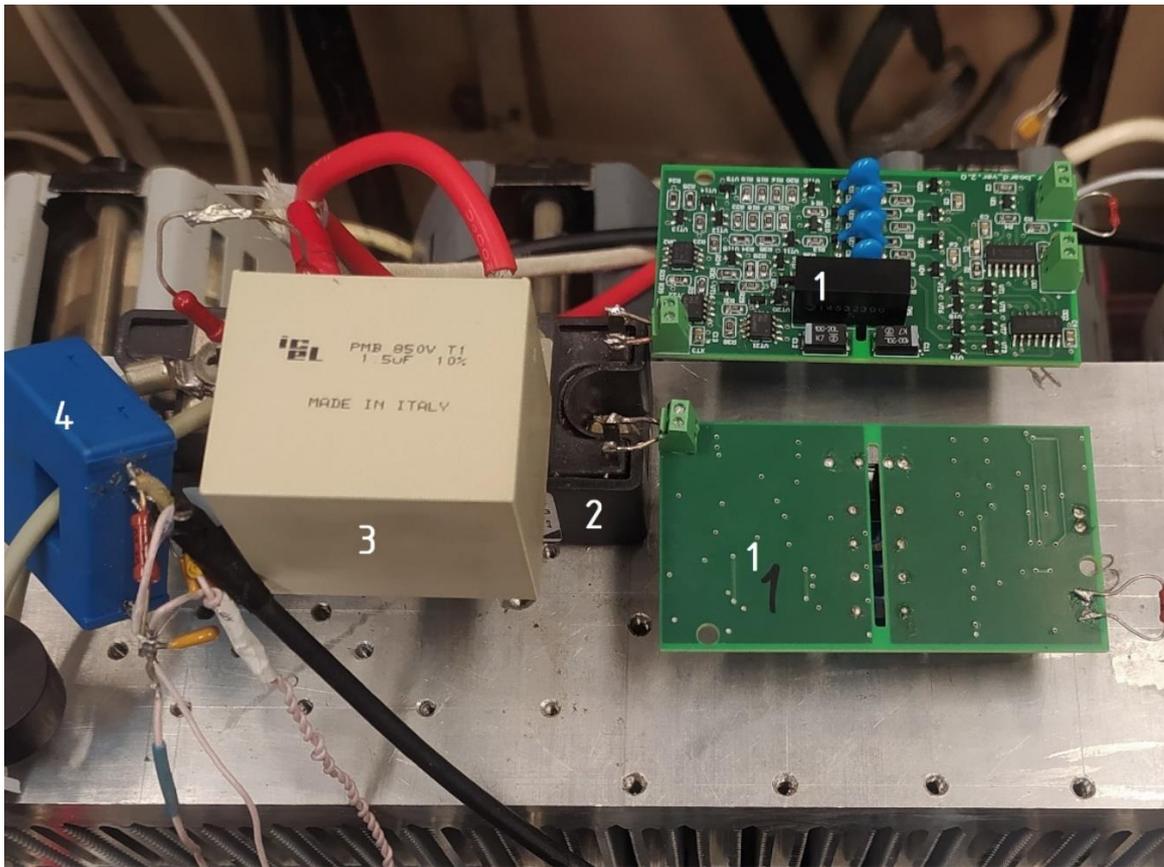


Рисунок 6.4 – Фотография подключения двух испытываемых макетов драйверов к IGBT модулю в режиме управления транзисторной стойкой.

Цифрами на рисунке 6.4 обозначены: 1 – платы макетов драйверов; 2 – IGBT модуль IR GA125TS120U; 3 – фильтрующий высоковольтный конденсатор, подключенный к силовым выводам модуля; 4 – датчик тока LEM LA55P, установленный на провод нагрузки.

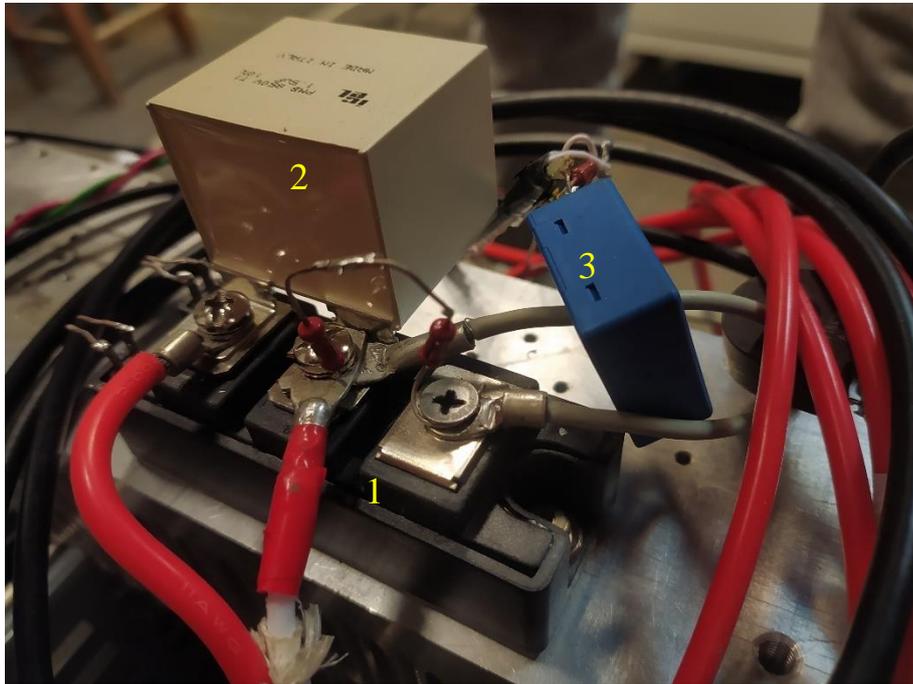


Рисунок 6.5 – Подключение силового питания к IGBT модулю.  
1–силовой IGBT модуль; 2– фильтрующий высоковольтный конденсатор;  
3 – датчик тока

В качестве ТГР были использованы трансформаторы, фотографии которых представлены на рисунке 6.6.



Рисунок 6.6 – Фотография трансформаторов, используемых в качестве ТГР для драйверов.

Трансформаторы выполнялись на тороидальных сердечниках марки 2000НМ, типоразмерами:  $K7 \times 4 \times 2$ ,  $K10 \times 6 \times 4,5$ . Обмотки выполнялись проводом ПЭТВ, провод эмалированный, термостойкий, влагостойкий, диаметр провода равен 0,13мм.

Разводка проводников печатных плат проводилась в программе Altium Designer 2020 в режиме ручной трассировки с шагом координатной сетки 0,125 мм. С целью максимально возможного уменьшения площади контуров и

снижения помех, вызванных паразитными эффектами, наводимых в этих контурах, было принято решение выбрать четырехслойную конструкцию платы.

В конструкции печатной платы предусмотрена технологическая щель между первичной и вторичной сторонами, предназначенная для обеспечения необходимого напряжения изоляции и исключения возможного пробоя. Основу платы составляет стеклотекстолит FR4. Габариты платы составляют 40мм x 75мм, общая толщина платы 1,5мм. Все элементы располагаются на одной стороне платы, для уменьшения габаритов используются в основном SMD компоненты: чип резисторы и чип конденсаторы типоразмера 0805, диоды и биполярные транзисторы в типовых корпусах SOT-23, комплементарные пары МДП транзисторов в типовых корпусах SOIC-8 и микросхемы в типовых корпусах SOIC-14. В выводном исполнении применяются только DC-DC преобразователь, обеспечивающий гальваническую развязку по питанию, и высоковольтные дисковые конденсаторы гальванической развязки информационного канала. Также для подсоединения платы драйвера к СУ и СТК предусмотрены выводные разъемы. Все контактные площадки и пояски отверстий имеют финишное покрытие из ПОС-63, внутренняя поверхность отверстий металлизирована.

## 6.2 Результаты экспериментальных исследований макетных образцов драйверов с ТГР

На рисунке 6.7 представлена фотография экспериментального образца драйвера для управления одиночным СТК (верхнего или нижнего уровня) с передачей сигнала управления через ТГР на высокой несущей частоте.

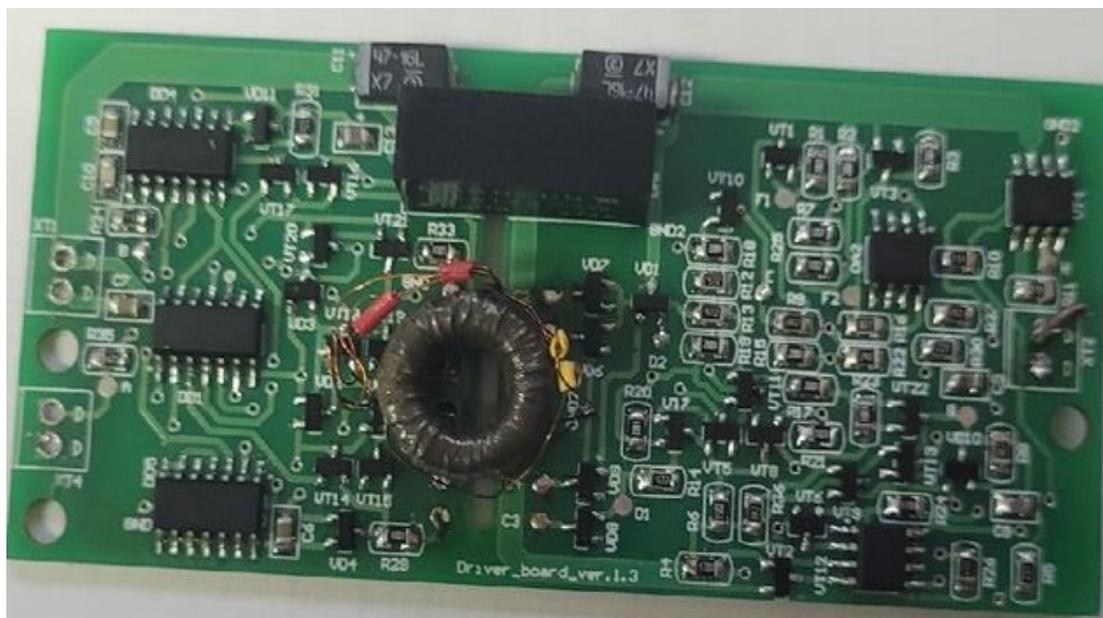


Рисунок 6.7 – Фотография экспериментального образца драйвера с ТГР для управления одиночным (верхним/нижним) СТК на высокой несущей частоте

На рисунке 6.8 представлены осциллограммы процессов переключения драйвера

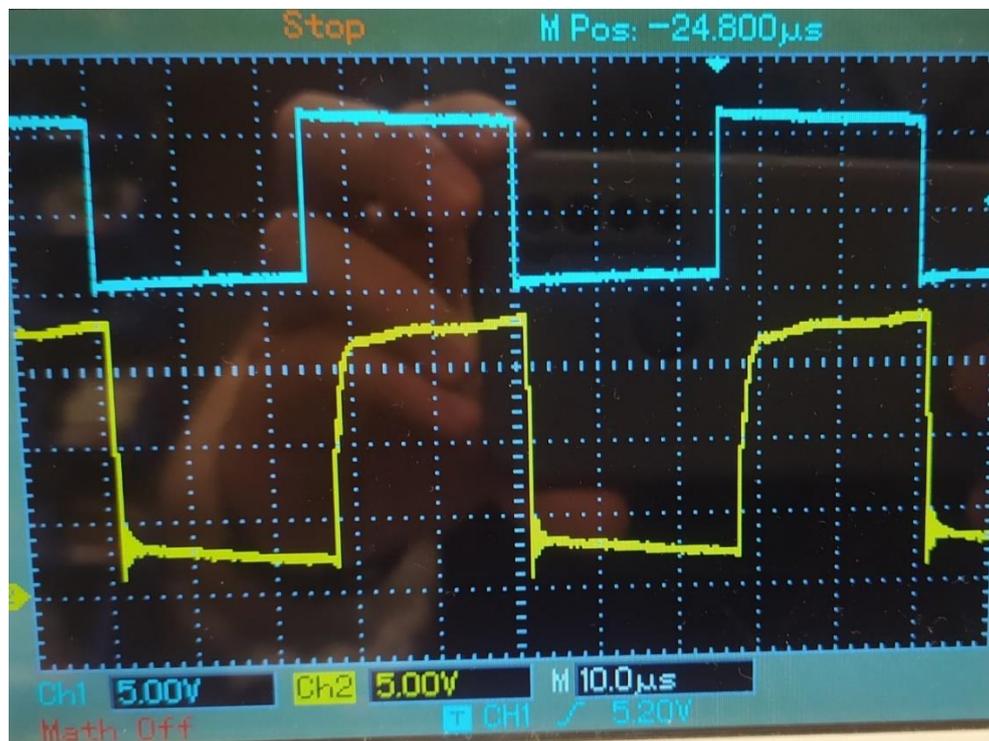


Рисунок 6.8 – Осциллограммы экспериментальных исследований:  
синий – входной сигнал управления драйвера;  
желтый – напряжение на затворе СТК.

На рисунке 6.9 представлена фотография экспериментального образца драйвера для управления двумя ключами в полумостовой схеме на высокой несущей частоте.

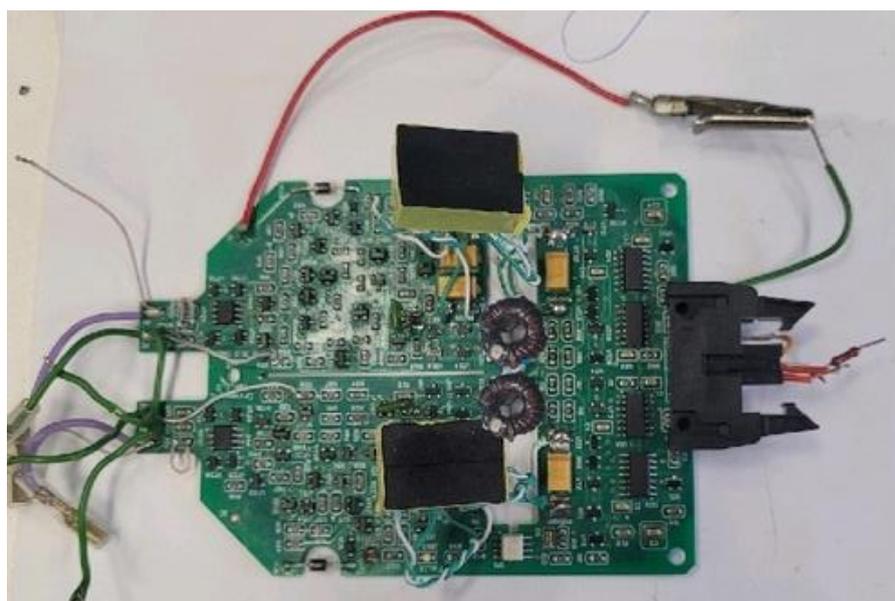


Рисунок 6.9 – Фотография экспериментального образца драйвера для управления двумя ключами в полумостовой схеме по фронтам сигнала управления

На рисунке 6.10 представлены осциллограммы процессов переключения драйвера



Рисунок 6.10– Осциллограмма экспериментальных исследований:  
 желтый – входной сигнал управления драйвера;  
 зеленый – напряжение на затворе СТК верхнего уровня;  
 оранжевый – напряжение на затворе СТК нижнего уровня;  
 фиолетовый – напряжение на первичной обмотке силового трансформатора мостового преобразователя.

На рисунке 6.11 представлена фотография экспериментального образца драйвера для управления двумя ключами в полумостовой схеме на частоте сигнала управления.

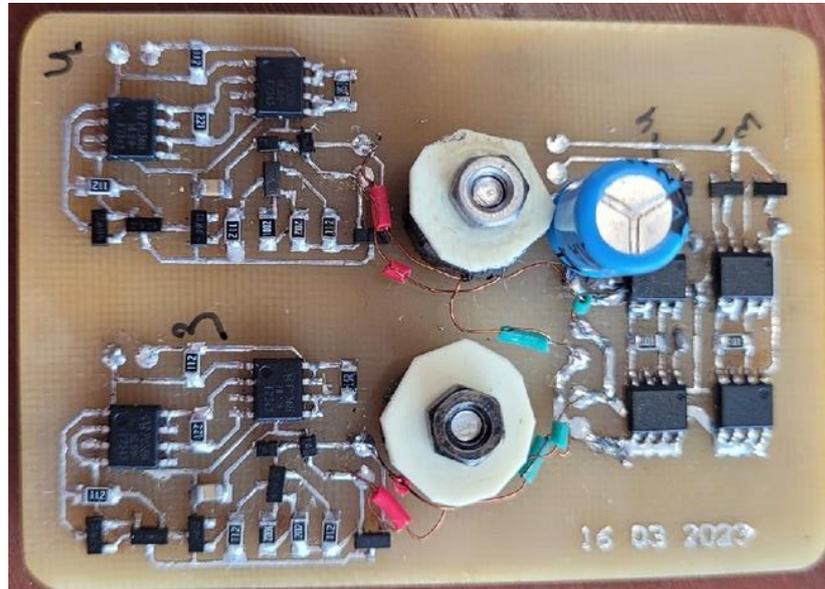


Рисунок 6.11 – Фотография экспериментального образца драйвера для управления двумя ключами в полумостовой схеме на частоте сигнала управления

На рисунке 6.12 представлены осциллограммы процессов переключения драйвера

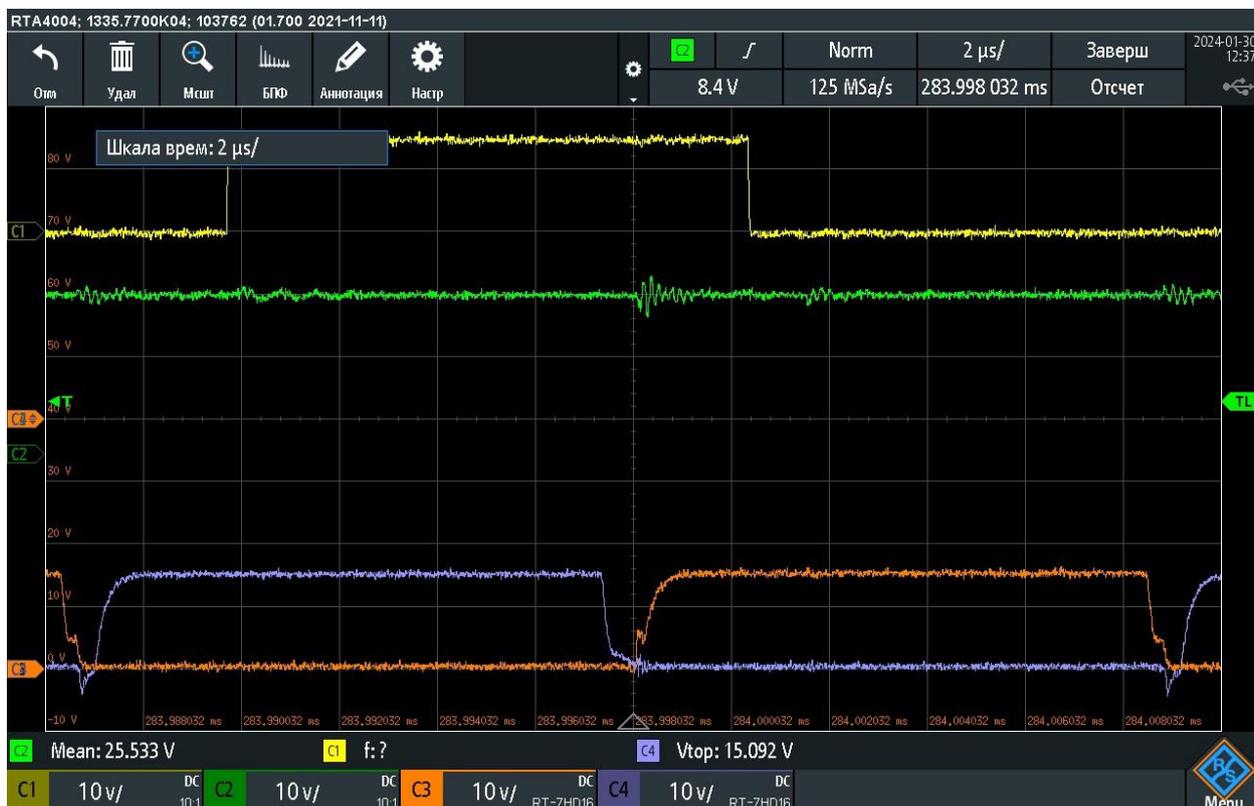


Рисунок 6.12– Осциллограмма экспериментальных исследований:  
 желтый – входной сигнал управления драйвера;  
 зеленый – напряжение питания первичной стороны драйвера;  
 фиолетовый – напряжение на затворе СТК верхнего уровня;  
 оранжевый – напряжение на затворе СТК нижнего уровня.

Представленная фотография осциллограмм процессов коммутаций на RL-нагрузку с блокирующим диодом.

Технические характеристики драйвера, определенные в результате испытаний, представлены в таблице 6.1.

Т а б л и ц а 6.1 – Основные технические характеристики драйвера при температуре окружающей среды +25°С

Основные технические характеристики	С передачей сигнала на высокой несущей частоте	С передачей сигнала управления по фронтам	С передачей сигнала управления на частоте сигнала управления
Номинальное напряжение питания драйвера, В	15 ± 10%	+15 ± 10%	+15 ± 10%
Напряжение срабатывания РНП, В	13,5/11,5	13,5/11,5	13,5/11,5
Ток потребления драйвера в состоянии ON/ OFF, мА	65/60	55/50	65/60
Выходной импульсный ток драйвера ON/ OFF, А	3/5	3/5	3/5
Несущая частота передаваемого сигнала, кГц	500	-	-
Частотный диапазон работы, кГц	25	25	25
Коэффициент заполнения	0-1	0-1	0-1
Время задержки на включение/ выключение, мкс	2/1,5	2,5 /1,5	2,5 /1,5
Время нарастание/спада, нс	100/100	100/100	100/100
Сохранение работоспособности при dU/dt, кВ/мкс	50	50	50
Выходное сопротивление драйвера в состоянии ON/ OFF, МОм	100/50	100/50	100/50

## ВЫВОДЫ ПО ГЛАВЕ 6

1. Разработаны экспериментальные макетные образцы драйверов с ТГР с различными способами передачи сигнала управления;
2. Собран испытательный стенд для исследования параметров и характеристик макетных образцов драйверов;
3. Проведено экспериментальное исследование работоспособности драйверов нижних и верхних СТК, как одиночных, так и в составе полумостовой схемы, при управлении силовыми высоковольтными МДП и IGBT транзисторами;

4. Проведенные экспериментальные исследования подтвердили работоспособность предложенных технических решений и совпали с результатами ИКМ;
5. По результатам проведенных экспериментальных исследований составлена таблица основных технических параметров макетных образцов драйверов с ТГР.

## ЗАКЛЮЧЕНИЕ

По результатам диссертационной работы «Драйверы с трансформаторной гальванической развязкой для высоковольтных силовых транзисторных ключей» можно сделать следующее заключение:

1. Проведен анализ технических требований, предъявляемых к драйверам;
2. Обосновано применение драйверов с ТГР;
3. Проведен поиск возможных структурных и схемотехнических решений драйверов с ТГР, опубликованных в открытой печати;
4. С помощью ИКМ в системе Orcad Pspice исследовано влияние паразитных параметров ТГР на процессы переключения различных типов СТК;
5. Получены аналитические соотношения для количественной оценки неизбежных паразитных параметров ТГР;
6. Предложены структурные и функциональные схемы драйверов с ТГР с различными видами передачи сигнала управления;
7. Разработаны схемотехнические решения узлов подавления негативного влияния неизбежных паразитных параметров ТГР и эффекта  $du/dt$  на процессы переключения драйверов и СТК;
8. Разработаны (синтезированы) принципиальные электрические схемы драйверов и их компьютерные модели в системе Orcad Pspice для проверки их работоспособности с помощью ИКМ;
9. Приведено (дано) описание работы принципиальных электрических схем драйверов;
10. Предложены методы повышения эффективности драйверов с ТГР и варианты их схемотехнической реализации;
11. С помощью ИКМ исследованы работоспособность и эффективность предложенных технических решений;
12. Разработана методика проектирования ТГР для драйверов с различным способом передачи сигнала управления;
13. Проведенные экспериментальные исследования подтвердили работоспособность предложенных технических решений и совпали с результатами ИКМ;

14. По результатам проведенных экспериментальных исследований составлена таблица основных технических параметров макетных образцов драйверов с ТГР.

## СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

- [1] Е.В. Машуков, Д.А. Шевцов //Влияние межэлектродных емкостей полупроводниковых схем согласования уровня на процессы переключения выходных транзисторов ШИМ регуляторов. // Транзисторные устройства распределения, преобразования и регулирования электроэнергии : тем. сб. науч. тр. –М.:ЭКОН, 1999, с. 49-53
- [2] Е.В. Машуков, Д.А. Шевцов, Д.О. Бочкарев // Процессы переключения силовых транзисторов мостовых каскадов с учетом паразитных параметров управляющих цепей// Практическая силовая электроника. 2003. № 12 (36). С. 32-36
- [3] Product Digest International Rectifier's Shortform Catalog, 50<sup>th</sup> Anniversary Edition, March 1997.
- [4] Воронин П.А. Силовые полупроводниковые ключи: семейства, характеристики, применение. – М.:Издательский дом Додэка-XXI», 2001. – 384с.
- [5] International Rectifier Application Note AN-937. Gate Drive Characteristics and Requirements for HEXFET Power MOSFETs. <http://www.infineon.com/dgdl/an937>.
- [6] Analysis and Design and Design of DC- Isolated Gate Drivers /Engineers Electronics and Electrical of Convention 27th IEEE Engineers in Israel/ Blumenfeld A, Cervera A/ Engineering Computer and Electrical of Department, Laboratory Electronics / Negev the of University Gurion-Ben.
- [7] A magnetically isolated gate driver for high-speed voltage sharing in series-connected MOSFETs/Philip Anthony, Neville McNeill, Derrick Holliday, Duncan Grant, George Hearn THE UNIVERSITY OF BRISTOL Merchant Venturers

Building, Woodland Road.

[8] Volovich G. Drivers for power switches. *Modern Electronics*. 2007, No 8m, pp. 32–40.

[9] Подгузова М.А., Мананникова Н.Г., Лукошин И.В., Пенкин В.Т., Шевцов Д.А., Шишов И.М. //Классификация и проблемы проектирования драйверов силовых транзисторных ключей // Практическая силовая электроника. 2023. № 1 (89). С. 21-25.

[10] «Схема управления силовым ключом на основе БТИЗ или МДП-транзисторов» патент RU2785321C1, Бюл. № 34 от 06.12.2022

[11] «Силовой ключ на МДП-транзисторе», патент RU 2152127, Бюл. № 18 от 27.06.2000.

[12] «Силовой ключ на МДП-транзисторе», патент RU 2524853, Бюл. № 14 от 20.05.2014.

[13] «Силовой ключ на МДП-транзисторе», патент RU 2337473, Бюл. № 30 от 27.10.2008.

[14] Магнитные свойства аморфных и нанокристаллических сплавов / Ю. Н. Стародубцев, В. Я. Белозеров. - Екатеринбург : Изд-во Урал. ун-та, 2002. - 378, с. : ил.

[15] ФЕРРИТЫ. / Куневич А.В., Подольский А.В., Сидоров И.Н. СПб: Инф.-изд. агенство ЛИК, 2004. - 358с.

[16] Daniil Shevtsov, Yevgeniy Mashukov, Sergey Averin, Vasily Kryuchkov “ELECTRIC MOTOR REGULATORS DEVELOPMENT WITH THE ENHANCED QUALITY DRIVERS” International Conference on Electrotechnical Complexes and Systems (ICOECS), Date of Conference: 21-25 Oct. 2019, Date Added to IEEE

Рр. 90-93.

[17] Силовые IGBT модули. Материалы по применению. – М.ДОДЭКА, 1997 г.  
– ISBN-5-87835-020-3

[18] Обмоточные провода ПНЭТ-имид <https://optochip.org/vniikp/5/1/2/ty16-505.489-78>

[19] Перспективная продукция ЗАО «ПКК МИЛАНДР» Микросхемы с гальванической развязкой на основе интегральных планарных трансформаторов  
[20]

[https://www.angstrem.ru/company/articles/dravyvery\\_upravleniya\\_igbt\\_proizvodstva\\_angstrem/](https://www.angstrem.ru/company/articles/dravyvery_upravleniya_igbt_proizvodstva_angstrem/)

[21] <https://electrum-av.com/images/pasporta/09.Driver/dr/pbv/dr1300p-bv.pdf> [22]  
<https://static.chipdip.ru/lib/157/DOC011157538.pdf>

[23] [https://datasheet.lcsc.com/szlcsc/2005211035\\_Texas-Instruments-ISO5500DWR\\_C553114.pdf](https://datasheet.lcsc.com/szlcsc/2005211035_Texas-Instruments-ISO5500DWR_C553114.pdf) ,

[24] <https://static.chipdip.ru/lib/010/DOC004010518.pdf>

[25] <https://static.chipdip.ru/lib/721/DOC012721639.pdf>

[26] <https://static.chipdip.ru/lib/632/DOC012632130.pdf>

[27] <https://static.chipdip.ru/lib/467/DOC029467706.pdf>

[28] <https://static.chipdip.ru/lib/467/DOC029467706.pdf>

[29] <https://electrum-av.com/images/pasporta/09.Driver/dr/pbv/dr1300p-bv.pdf>

[30]

[https://www.angstrem.ru/company/articles/dravyvery\\_upravleniya\\_igbt\\_proizvodstva\\_angstre](https://www.angstrem.ru/company/articles/dravyvery_upravleniya_igbt_proizvodstva_angstre)

[31] [https://datasheet.lcsc.com/szlcsc/2005211035\\_Texas-Instruments-ISO5500DWR\\_C553114.pdf](https://datasheet.lcsc.com/szlcsc/2005211035_Texas-Instruments-ISO5500DWR_C553114.pdf)

- [32]<https://www.milandr.ru/upload/iblock/093/093b0a45694b587835a83f04b4694cfc.pdf>
- [33]<https://www.milandr.ru/upload/iblock/093/093b0a45694b587835a83f04b4694cfc.pdf>
- [34] Шевцов Д.А., Подгузова М.А., Лукошин И.В. // Методы исключения негативного влияния  $du/dt$  на процессы переключения драйверов с трансформаторной гальванической развязкой. Практическая силовая электроника. 2024. № 1 (93). С. 36-39.
- [35] Лукошин И.В., Подгузова М.А., Шевцов Д.А. Устройство управления полумостовым четырехключевым преобразователем электроэнергии в режиме фазовой ШИМ. Практическая силовая электроника. 2024. № 2 (94). С. 38-42.
- [36] Подгузова М.А., Мананникова Н.Г., Лукошин И.В., Пенкин В.Т., Шевцов Д.А., Шишов И.М. // Классификация и проблемы проектирования драйверов силовых транзисторных ключей. Практическая силовая электроника. 2023. № 1 (89). С. 21-25.
- [37] Подгузова М.А., Шевцов Д.А., Шишов И.М., Подгузов В.А., Машуков Е.В.// Влияние паразитных параметров трансформатора гальванической развязки на процессы переключения драйверов силовых транзисторных ключей. Практическая силовая электроника. 2023. № 2 (90). С. 41-45.
- [38] Бирюкова Е.А., Подгузова М.А., Шевцов Д.А., Кован Ю.И. // Безынерционные датчики амплитуды трехфазного напряжения. Практическая силовая электроника. 2023. № 2 (90). С. 49-53.
- [39] Лукошин И.В., Подгузова М.А., Шевцов Д.А.//Драйверы с трансформаторной гальванической развязкой для высоковольтных силовых транзисторных ключей с фазовой ШИМ Практическая силовая электроника. 2023. № 4 (92). С. 37-43.
- [40] Шевцов Д.А., Шишов Д.М., Мананникова Н.Г., Подгузова М.А. // Стабилизированный источник вторичного электропитания с прямо - обратногоходовым однотранзисторным силовым преобразовательным каскадом. Практическая силовая электроника. 2022. № 1 (85). С. 30-34.
- [41] Бирюкова Е.А., Подгузова М.А., Шевцов Д.А., Шишов Д.М., Ильясов Р.И. // Системы стабилизации выходного напряжения синхронных генераторов. Практическая силовая электроника. 2022. № 2 (86). С. 26-31.

- [42] Мананникова Н.Г., Подгузова М.А., Шевцов Д.А., Шишов Д.М. // Новая структура силового каскада двухтактного двухтранзисторного прямо-обратноходового преобразователя напряжения при низком входном напряжении. Практическая силовая электроника. 2022. № 3 (87). С. 15-21.
- [43] Шевцов Д.А., Шишов Д.М., Мананникова Н.Г., Подгузова М.А. // Стабилизированный источник вторичного электропитания с прямо-обратноходовым одностранзисторным силовым преобразовательным каскадом. Практическая силовая электроника. 2021. № 1 (85). С. 30.
- [44] Подгузова Мария Андреевна// Алгоритм проектирования и методика расчета трансформатора гальванической развязки для драйверов силовая электроника 2023. № (91)
- [45] Лукошин И.В., Подгузова М.А., Шевцов Д.А. // Методы обеспечения безопасной работы высоковольтных силовых каскадов преобразователей постоянного напряжения в аварийных и переходных режимах. Практическая силовая электроника. 2024. № 1 (93). С. 26-31.
- [46] Shevtsov, D.A., Shishov, I.M., Lukoshin, I.V., Podguzova, M.A., Kovan, Y.I.// Development of a New Gate Driver with Capacitive Isolation// *International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices, EDM, 2024, страницы 1240–1243*
- [47] Shevtsov, D.A., Shishov, I.M., Lukoshin, I.V., Alekseev, A.O., Podguzova, M.A.// Eliminating the Negative Impact of the  $dU/dt$  Effect on Switching Processes in Drivers with Capacitive Galvanic Isolation.// *International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices, EDM, 2024, страницы 1240–1243*
- [48] Схема управления силовым ключом на основе БТИЗ или МДП-транзисторов. Шевцов Д.А., Шишов Д.М., Лукошин И.В., Кован Ю.И., Егошкина Л.А., Подгузова М.А. Патент на изобретение RU 2806902 С1, 08.11.2023. Заявка от 24.05.2023.
- [49] Схема управления силовым ключом на основе БТИЗ или МДП-транзисторов. Шевцов Д.А., Машуков Е.В., Шишов Д.М., Егошкина Л.А., Подгузова М.А., Кован Ю.И. Патент на изобретение RU 2785321 С1, 06.12.2022. Заявка № 2022120203 от 22.07.2022.

- [50] Схема управления силовым ключом на основе БТИЗ или МДП-транзисторов.// Шевцов Д.А., Шишов Д.М., Лукошин И.В., Кован Ю.И., Егошкина Л.А., Подгузова М.А., Алексеев А.О. RU 2 825 437 С1, 26.08.2024. Заявка № 2024107031 от 18.03.2024
- [51] FOD3184. 3A Output Current, High Speed MOSFET/IGBT Gate Driver Optocoupler. Fairchild Semiconductor, 2005.
- [52] ACPL-352J and ACFJ-3520. 5.0 Amp Output Current IGBT and SiC MOSFET Gate Drive Optocoupler with Integrated Over Current Sensing, Fault, Gate and UVLO Status Feedback. Avago Technologies, 2016.
- [53] TLP5214. Isolated IGBT/Power MOSFET gate drive AC and brushless DC motor drives Industrial Inverters and Uninterruptible Power Supply (UPS). Toshiba Semiconductor, 2015.
- [54] ADuM3223/ADuM4223. Isolated Precision Half-Bridge Driver, 4 A Output. Analog Devices, 2012.
- [36] ADuM4135. Single-/Dual-Supply High Voltage Isolated IGBT Gate Driver with Miller Clamp. Analog Devices, 2018.
- [55] ISO5500. 2.5-A Isolated IGBT, MOSFET Gate Driver. Texas Instruments, 2015.
- [56] ISO5851. High-CMTI 2.5-A and 5-A Isolated IGBT, MOSFET Gate Driver With Active Protection Features. Texas Instruments, 2017.
- [57] UCC21520, UCC21520A. 4-A, 6-A, 5.7- kVRMS Isolated Dual-Channel Gate Driver. Texas Instruments, 2017.
- [58] XTR26020. High Temperature Isolated Intelligent Gate Driver. X-REL Semiconductor, 2017.
- [59] EiceDRIVER 1EDI Compact. Single channel IGBT gate driver IC in wide body package. Infineon, 2016.
- [60] EiceDRIVER 1EDI Compact. Single channel IGBT gate driver IC with clamp in wide body package. Infineon, 2017.
- [61] Волович Г. Драйверы силовых ключей. Современная электроника. 2007. № 8.
- [62] International Rectifier Application Note AN937. Gate drive characteristics and requirements for HEXFET power MOSFETs. <http://www.irf.com>.
- [63] Староверов К. Как правильно выбрать напряжение управления затвором МОП-транзистора. Новости электроники. 2007. № 20

- [64] Driving IGBTs with unipolar gate voltage. DATAWEEK. Issue 31 May 2006. <http://data week.co.za>.
- [65] Francis R., Wood P., Alderman A. «Positive only» gate drive IGBTs created by Cres minimization. <http://www.irf.com>.
- [66] Clemente S., Teasdale K. Understanding and using power mosfet reliability data. International Rectifier Application Note AN976. <http://www.irf.com>.
- [67] Andreycaк B. Practical considerations in high performance MOSFET, IGBT, and MCT Gate drive circuit. Unitrode Corporation Application note slup097. <http://www.smeps.us/Unitrode.html>.
- [68] Balogh L. Design and application guide for high speed MOS FET g ate drive circuits. Unitrode Corporation Application note slup169. <http://www .smeps.us/Unitrode.html>.
- [69] Володин В. Инверторный источник сварочного тока С OLT 1 300. Радио. 2007. №4.
- [70] ESAB Service Manual Caddy 130/140/200 (LHN 130/140/200). ESAB AB, 2004 <http://www.esabna.com/html/downloads/files.cfm?directoryIn=Power%20Supplies>.
- [71] <http://www.feb.spb.ru/forum/index.php?topic=37.0>.
- [72] Lincoln Electric Invertec300I. Service Manual, 1995. <http://www.lincolnelectric.com>.
- [73] Telwin Technica 141161 Inverter. Troubleshooting and repair manual. <http://www.telwin.com>. [36] Инверторный источник сварочного тока DC250.31. Техническое описание и инструкция по эксплуатации. НПП «ТехноТрон», 2002. <http://www.tehnotron.ru>.
- [74] Dossier de depannage du poste a souder Gysmi183. GYS. <http://www.gys.fr>.
- [75] РЕГУЛИРОВАНИЕ ТОКОВ С ПРИБЛИЗИТЕЛЬНО ПОСТОЯННЫМИ ПОТЕРЯМИ В АСИНХРОННОМ ТЯГОВОМ ПРИВОДЕ С РАСЩЕПЛЁННЫМИ ОБМОТКАМИ  
*Анучин А.С., Жарков А.А., Лашкевич М.М., Кулик Е.С., Али Ю., Столяров Е.О.*  
Промышленная энергетика. 2023. № 3. С. 30-37
- [76] РАЗРАБОТКА И КОНСТРУИРОВАНИЕ ОБРАТНОХОДОВОГО ПРЕОБРАЗОВАТЕЛЯ С ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКОЙ ДЛЯ ПИТАНИЯ ДРАЙВЕРОВ СИЛОВЫХ ТРАНЗИСТОРНЫХ КЛЮЧЕЙ АВТОНОМНОГО ИНВЕРТОРА НАПРЯЖЕНИЯ *Попов Д.С., Кожин А.С.*  
Энергия - XXI век. 2018. № 2 (102). С. 81-87.

[77] УСТРОЙСТВО УПРАВЛЕНИЯ СИЛОВЫМИ КЛЮЧАМИ ИНВЕРТОРА  
*Раскин Л.Я., Беребердин А.В., Гудимова И.И., Аксарин Д.В.*  
Патент на полезную модель RU 71191 U1, 27.02.2008.  
Заявка № 2007135002/22 от 21.09.2007.

[78] УСТРОЙСТВО УПРАВЛЕНИЯ ТРЕХФАЗНЫМ АВТОНОМНЫМ  
ИНВЕРТОРОМ НАПРЯЖЕНИЯ *Матвеев Д.А., Бальзамов А.Ю.*  
Патент на полезную модель RU 168344 U1, 30.01.2017.  
Заявка № 2016121806 от 01.06.2016.

[79] ФИЛЬТР ИМПУЛЬСНО-КОММУТАЦИОННЫХ ПЕРЕНАПРЯЖЕНИЙ В  
СЕТИ ПОСТОЯННОГО ТОКА *Буравлев В.В., Мусаев М.М., Каплин В.Н.,  
Шуляк В.Г.* Патент на изобретение RU 2317629 C1, 20.02.2008.  
Заявка № 2006132125/09 от 06.09.2006.

[80] УСТРОЙСТВО ИНДИВИДУАЛЬНОГО НАЗНАЧЕНИЯ УЧАСТНИКА  
МАССОВОГО ОБЩЕСТВЕННОГО МЕРОПРИЯТИЯ  
*Чегуров А.Б., Чегурова М.А., Степанова-Никифорова М.Н., Семенюшкин Д.А.*  
Патент на полезную модель RU 194625 U1, 17.12.2019.  
Заявка № 2019129167 от 17.09.2019.

[81] ОСОБЕННОСТИ СХЕМНОЙ РЕАЛИЗАЦИИ СИЛОВОГО ИНВЕРТОРА  
ДЛЯ КОММУТАЦИИ ОБМОТОК ЯКОРЯ ВЕНТИЛЬНОГО ДВИГАТЕЛЯ  
*Кузнецов Д.С., Савин А.А.*  
В сборнике: ОБЩЕСТВО. НАУКА. ИННОВАЦИИ (НПК-2017). сборник  
статей. Всероссийская ежегодная научно-практическая конференция. Вятский  
государственный университет. 2017. С. 1347-1352.

[82] R. L. Lin, F. C. Lee, E. M. Baker, and D. Y. Chen, "Inductor-less piezo- electric  
transformer electronic ballast for linear fluorescent lamp." in IEEE APES'01 Rec.,  
2001, pp. 664-669.

[83] H. Kakedhashi, T. Hidaka, T. Ninomiya, M Shoyama, H. Ogasawara, and Y.  
Ohta, "Electronic ballast using piezoelectric transformers for flu- orescent lamps," in  
IEEE PESC'98 Rec., pp. 29-35.

[84] Y. Fuda, K. Kumasaka, M. Katsuno, H. Sato, and Y. Ino, "Piezoelectric  
transformer for cold cathode fluorescent lamp inverter," Jpn. J. Appl. Phys., pt. 1, vol.  
36, no. 5B, pp. 3050-3052, May 1997.

[85] P. J. M. Smidt and J. L. Duarte, "Powering neon lamps through piezo- electric  
transformers," in IEEE PESC'96 Rec., pp. 310-315. [5] M. Imori, T. Taniguchi, H.  
Matsumoto, and T. Sakai, "A photomulti- plier high voltage power supply  
incorporating a piezoelectric ceramic transformer," IEEE Trans. Nucl. Sci., pt. 2, vol.  
43, pp. 1427-1431, June 1996.

[86] T. Zaitzu, Y. Fuda, Y. Okabe, T. Ninomiya, S. Hamamura, and M. Kat-  
suno, "New piezoelectric transformer converter for ac adapter," in IEEE APES'97 Rec.,  
1997, pp. 568-572.

- [87] J. Navas, T. Bove, J. A. Cobos, F. Nuño, and K. Brebol, "Miniaturised battery charger using piezoelectric transformers," in IEEE APEC'01 Rec., 2001, pp. 492-496.
- [88] D. Vasic, F. Costa, and E. Sarraute, "A new MOSFET & IGBT gate drive insulated by a piezoelectric transformer," in IEEE PESC'01 Rec., 2001, pp. 1479-1484.
- [89] T. Zaitso, T. Inoue, O. Ohnishi, and Y. Sasaki, "2 MHz power converter with piezoelectric ceramic transformer," IEICE Trans. Electron., vol. E77-C, pp. 280-286, Feb. 1994.
- [90] C. Y. Lin and F. C. Lee, "Design of a piezoelectric transformer converter [11] Philips, "Piezoelectric transformers," Application note Philips Magnetic and its matching networks," in IEEE PESC'94 Rec., 1994, pp. 607-612.  
Products, Date of release: 2/97.
- [91] R. L. Steigerwald, "A comparison of half-bridge resonant converter topologies," IEEE Trans. Power Electron., vol. 3, pp. 174-182. Apr. 1988.
- [92] P. W. Wheeler, J. Rodriguez, J. C. Clare, L. Empringham, and A. Weinstein, "Matrix converters: A technology review," IEEE Trans. Ind. Electron., vol. 49, no. 2, pp. 276-287, Apr. 2002.
- [93] J. W. Kolar, F. Schafmeister, S. D. Round, and H. Ertl, "Novel three-phase AC-AC sparse matrix converters," IEEE Trans. Power Electron., vol. 22, no. 5, pp. 1649-1661, Sep. 2007.
- [94] K. Shimoyama, M. Takei, Y. Souma, A. Yajima, S. Kajiwara, and H. Nakazawa, "A new isolation technique for reverse blocking IGBT with ion implantation and laser annealing to tapered chip edge sidewalls," presented at the ISPSD) 2006, Naples, Italy, Jun. 4-8.
- [95] H. Takahashi, M. Kaneda, and T. Minato, "1200V class reverse blocking IGBT (RB-IGBT) for AC matrix converter," in Proc. ISPSD 2004, 24-27 May, pp. 121-124.
- [96] H. Fortin Blanchette and K. Al Haddad, "An efficient approach to design discrete packaging of bidirectional resonant power switch for matrix converter applications," IEEE Trans. Power Electron., vol. 23, no. 4, pp. 2195-2200, Jul. 2008.
- [97] G. Li, K. Sun, L. Huang, and S. Igarashi, "RB-IGBT gate drive circuit and its application in two-stage matrix converter," in Proc. APEC Conf. 2008, 12 Austin, TX, pp. 245-251.
- [98] J. Andreu, J. M. Diego, and I. M. De Alegira, "Matrix converter: Improvement on the start-up and the switching behavior," in Proc. IEEE APEC Conf., Austin, TX, 2008, pp. 1642-1647.
- [99] L. Chen and F. Z. Peng, "Dead-time elimination for voltage source inverters," IEEE Trans. Power Electron., vol. 23, no. 2, pp. 574-580, Mar. 2008.
- [100] S. Schulz, A. Ecklebe, A. Lindemann, and Otto-von-Guericke, "Influence of parasitic elements on the commutation of a resonant matrix converter," presented at the CIPS Conf., Nuremberg, Germany, 2008. [10] H. Sugimura, M. Sang-Pil, K. Soon-Kurl, E. Hiraki, and M. K. Nakaoka, "Active voltage clamped edge-resonant soft switching PWM high frequency cyclo-converter using bidirectional switches," in Proc. IEEE PESC Conf., Rhodes, Greece, 2008, pp. 3917-3923.
- [110] S. Park and T. M. Jahns, "A self-boost charge pump topology for a gate drive high-side power supply," IEEE Trans. Power Electron., vol. 20, no. 2, pp. 300-307, Mar. 2005.

- [111] B. Murari, F. Bertotti, and G. A. Vignola, *Smart Power ICs, Technologies and Applications*, 2nd ed. New York: Springer-Verlag, 2002.
- [112] T. McDonald, M. Soldano, A. Murray, and T. Avram, "Power MOSFET avalanche design guidelines," Int. Rectifier, El Segundo, CA, Appl. Note AN-1005.
- [113] N. Rouger, J.-C. Crebier, R. Mitova, L. Aubard, and C. Schaeffer, "Fully integrated driver power supply for insulated gate transistors," in Proc. IEEE ISPSD Conf., Naples, Italy, 2006, pp. 1-4.
- [114] J. C. Crebier and N. Rouger, "Loss free gate driver unipolar power supply for high side power transistors," *IEEE Trans. Power Electron.*, vol. 23, no. 3, pp. 1565-1573, May/Jun. 2008.
- [115] N. Rouger and J.-C. Crebier, "Toward generic fully integrated gate driver power supplies," *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 2106- 2114, Jul. 2008.

# ПРИЛОЖЕНИЕ А



ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ  
ВЫСШЕГО ОБРАЗОВАНИЯ

**«МОСКОВСКИЙ  
АВИАЦИОННЫЙ ИНСТИТУТ  
(НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ)»  
(МАИ)**

**Институт № 3  
«Системы управления, информатика и  
электроэнергетика»**

Волоколамское ш., дом 4  
Москва, А-80, ГСП-3 125993  
Факс: (499)158-29-77  
Телефон: (499)158-00-02, 158-58-70  
Телефон дирекции: (499)158-27-21

Электронная почта: [mai@mai.ru](mailto:mai@mai.ru)  
Электронная почта института: [dekan3@mai.ru](mailto:dekan3@mai.ru)

«06» 09 2024 г.

Рег. № 300-17/169

## АКТ

о внедрении в учебный процесс кафедры 310 «Электроэнергетические, электромеханические и биотехнические системы» результатов диссертационной работы Подгузовой Марии Андреевны «Драйверы с трансформаторной гальванической развязкой для высоковольтных силовых транзисторных ключей»

Результаты диссертационной работы Подгузовой Марии Андреевны «Драйверы с трансформаторной гальванической развязкой для высоковольтных силовых транзисторных ключей» в частности:

- алгоритм расчета и методика проектирования трансформатора гальванической развязки для драйверов с различными способами передачи сигнала управления;
- принципы построения драйверов с трансформаторной гальванической развязкой с различными способами передачи сигнала управления;
- аналитические соотношения для количественной оценки межобмоточной ёмкости и индуктивности рассеяния трансформатора гальванической развязки с тороидальным сердечником и однослойными обмотками,

используются в учебных курсах лекций и практических занятий по дисциплинам: «Основы электроники», «Методы и средства бесконтактной защиты систем распределения электроэнергии», «Силовая электроника» и «Компьютерное моделирование преобразователей энергии» для студентов, обучающихся по профилям «Информационные технологии в электроэнергетических и электромеханических системах» и «Электрооборудование летательных аппаратов» на кафедре 310 «Электроэнергетические, электромеханические и биотехнические системы».

Директор дирекции института №3  
«Системы управления, информатика и  
электроэнергетика»

Следков Ю. Г.

Заведующий кафедрой 310 «Электроэнергетические,  
электромеханические и биотехнические системы»

Ковалев К. Л.



Общество с ограниченной ответственностью  
«РЭСТАР»  
Москва, 125080, Волоколамское ш, д.2, цок. эт.,  
пом. I, комн. 137  
ИНН/КПП 7743034958/774301001  
ОГРН 1157746014293  
тел./факс (499) 640-13-11, (916) 1-746-746  
e-mail: rstart@mail.ru  
Исх. № 28 от 13.09.2024

### АКТ

о внедрении результатов диссертационной работы Подгузовой Марии Андреевны

Настоящим актом подтверждается, что результаты диссертационной работы на соискание степени кандидата технических наук «Драйверы с трансформаторной гальванической развязкой для высоковольтных силовых транзисторных ключей» выполненной Подгузовой Марией Андреевной используются в разработках ООО «РЭСТАР».

Перечень внедренных результатов:

1. Схема драйвера с общим информационным и энергетическим каналом связи через ТТР между его первичной и вторичной сторонами.
2. Схема защиты силового транзисторного ключа от перегрузок по току при коротких замыканиях нагрузки.
3. Имитационно компьютерные модели формирователей управляющих импульсов для передачи информационного сигнала через трансформатор гальванической развязки.

Полученные результаты диссертационной работы Подгузовой Марии Андреевны позволяют обеспечить аварийное отключения драйвера при коротких замыканиях нагрузки, не зависимо от уровня сигнала управления до тех пор, пока не будет снято, а затем снова подано напряжение питания на драйвер. Результаты работы использованы при разработке и проектировании транзисторного импульсного регулятора бесколлекторного электродвигателя постоянного тока.

Генеральный директор



Сухов Д.В.